الفصل العاشر

١٠

الذاكرة

Memory

١٠-١ مقدمة

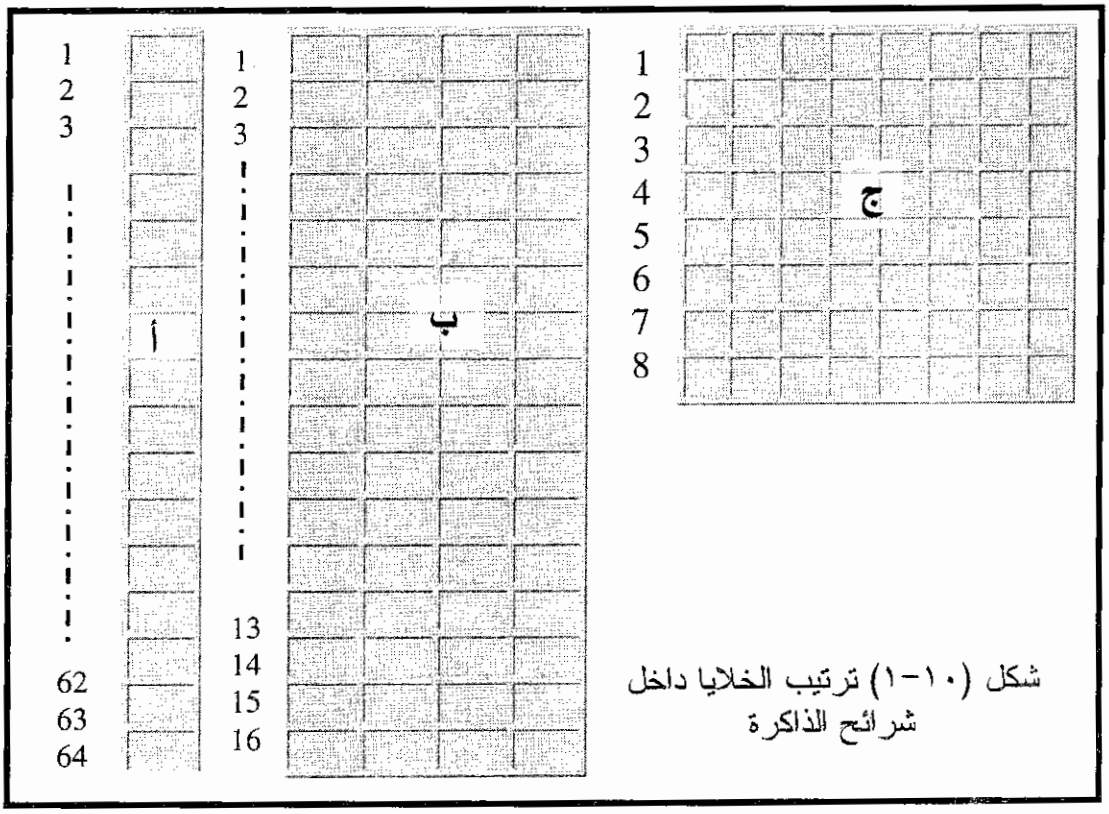
لقد شرحنا فى فصل سابق مسجلات الإزاحة ، التى تعتبر نوعا من أنواع أجهزة التخزين محدودة المساحة ، وبالتالى يمكن اعتبارها ذاكرة محدودة . الذاكرة التى سنشرحها فى هذا الفصل هى الذاكرة الكبيرة المساحة والتى تستخدم فى تخزين كم معين (كبير) من البيانات والتى لا يمكن تخزينها فى مسجلات إزاحة . المعالجات والحاسبات تعتمد أساسا فى تشغيلها على الذاكرة بأنواعها المختلفة لكى تخزن فيها البرامج والبيانات المستخدمة فى أثناء عمليات المعالجة لهذه البيانات . يمكن تقسيم الذاكرة إلى نوعين من حيث طريقة التخزين . النوع الأول وهو الذاكرة المغناطيسية التى تعتمد فى طريقة تخزينها للبيانات على إعادة توزيع مادة مغناطيسية على قرص معين بطريقة مغناطيسية . من اشهر أمثلة ذلك الأقراص المرنة والأقراص الصلبة وشرائط التسجيل ، كلها تسجل البيانات مغناطيسيا . هذه الأنواع لن نتعرض لها فى هذا الفصل . النوع الثانى من الذاكرة هو الذاكرة المصنعة من أشباه الموصلات semiconductors والتى توجد فى صورة شرائح . وحدة التخزين فى هذا النوع هى القلاب أو المكثف . هذا النوع (الثانى) هو الذى سنشرحه بالتفصيل فى هذا الفصل .

١٠-٢ وحدة تخزين البيانات (البت والبايت والورد)

الوحدة الأساسية لتخزين البيانات هى البت . والبت هى الخانة الثنائية التى يمكن أن تكون واحد أو صفر . البت كما سنرى بعد قليل يمكن بناؤها من قلاب أو من مكثف ، وعلى حسب طريقة البناء سيحدد نوع الذاكرة . ٤ بتات مع بعضها تسمى نبل nibble . النبل لم يعد يستخدم الآن كوحدة من وحدات التعامل مع البيانات . ٨ بتات تسمى البايت byte . البايت هى الوحدة الشائعة الاستخدام الآن فى دنيا التعامل مع البيانات والحاسبات عامة . ١٦ بت ، أو ٢ بايت تسمى ورد وهذه أيضا قليلة الاستخدام عن البايت .

عند بناء شرائح الذاكرة يتم ترتيب الخلايا التخزينية (البتات) بأكثر من طريقة داخل كل شريحة . فيمكن مثلا ترتيب هذه الخلايا التخزينية فى صورة بتات متتابعة بحيث يمكن التعامل مع كل بت على حده كما فى شكل (١٠-١أ) ، أو فى صورة وحدات ، كل منها عبارة عن نبل (٤ بت) ، يتم التعامل معها على هذا الأساس كما فى شكل (١٠-١ب) ، أو أخيرا فى صورة بايتات يتم التعامل معها على هذا الأساس أيضا كما فى شكل (١٠-١ج) الذى يبين ٦٤ وحدة تخزينية (بت) فى شريحة معينة تم ترتيبها بثلاث طرق مختلفة . الطريقة الأولى ٦٤×١ بت ونقول فى هذه الحالة شريحة مكونة من ٦٤ بت . الطريقة الثانية ١٦×٤ بت ونقول شريحة مكونة من ١٦ نبل . والطريقة الثالثة ٨×٨ بت ونقول شريحة مكونة من ٨ بايت . فى العادة تذكر شرائح الذاكرة بعدد وحدات التخزين المستخدمة مضروبا فى عدد البتات فى كل وحدة من هذه الوحدات . فنقول مثلا شريحة مكونة من ١٦ك×٤ بت . هذه الشريحة بالطبع تحتوى ١٦كيلو نبل ، أو نقول شريحة مكونة من ١٦ك×٨ بت لشريحة مكونة من ١٦ك بايت وكل بايت من ٨ بت بالطبع .

كما ذكرنا فإن التعامل مع الذاكرة يكون على مستوى البايت لأن الشرائح التى تتعامل على مستوى البت أو النبل تكاد تكون غير موجودة الآن . عند التعامل مع ذاكرة مكونة من بايتات فإن كل بايت تتحدد بعنوان معين ، وهذا العنوان يكون هو رقم الصف الذى تشغله هذه البايت فى شرائح الذاكرة . فالبايت الثالثة مثلا يكون عنوانها هو ٣ ، والبايت العاشرة يكون عنوانها هو ١٠ ، وهكذا .



شكل (١٠-١) ترتيب الخلايا داخل شرائح الذاكرة

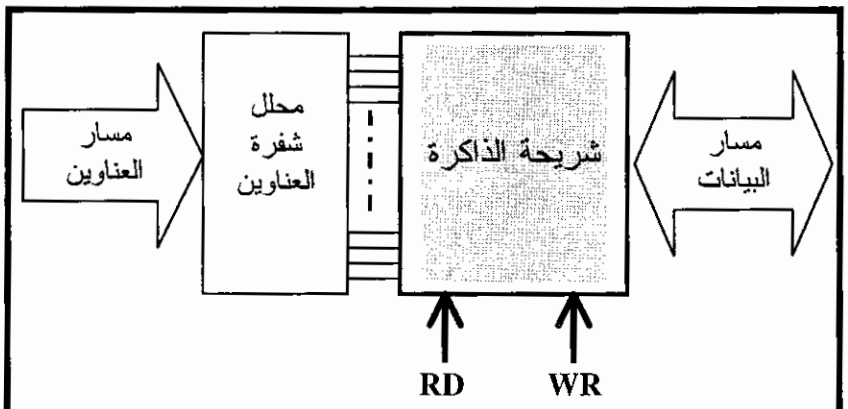
١٠-٣ العمليات الأساسية على الذاكرة

هناك عمليتان أساسيتان يتم التعامل بهما مع الذاكرة . العملية الأولى هى عملية **الكتابة** Write, WR فى الذاكرة ، والعملية الثانية هى عملية **القراءة** Read, RD منها . الكتابة هى تخزين بيانات معينة فى مواضع معينة فى الذاكرة ، بينما عملية القراءة هى استخراج أو استرجاع بيانات معينة أيضا من مواضع معينة فى الذاكرة . كما رأينا فى العمليتين فإنه لابد من تحديد العنوان الذى سيتم التعامل معه سواء بغرض الكتابة أو بغرض القراءة .

يتم إدخال البيانات إلى شريحة الذاكرة أو استخراجها من شريحة الذاكرة على مجموعة من الخطوط المتوازية تسمى **مسار البيانات** أو خطوط البيانات . كما ذكرنا فإن معظم شرائح الذاكرة الآن منظمة فى صورة بايتات ، أى أنه يتم إدخال أو استخراج بايت كاملة إلى أو من الشريحة . لذلك فإن مسار البيانات لمثل هذه الشرائح يتكون من ٨ خطوط . مسار البيانات يكون ثنائى الاتجاه لأن البيانات تدخل إلى الذاكرة من خلاله وتخرج منها من خلاله أيضا . لاحظ أن البيانات تكون خارجه من الذاكرة عند لحظة معينة وتكون داخلة عند لحظة أخرى ولا يمكن أن تكون داخلة وخارجة عند نفس اللحظة أو فى نفس الوقت .

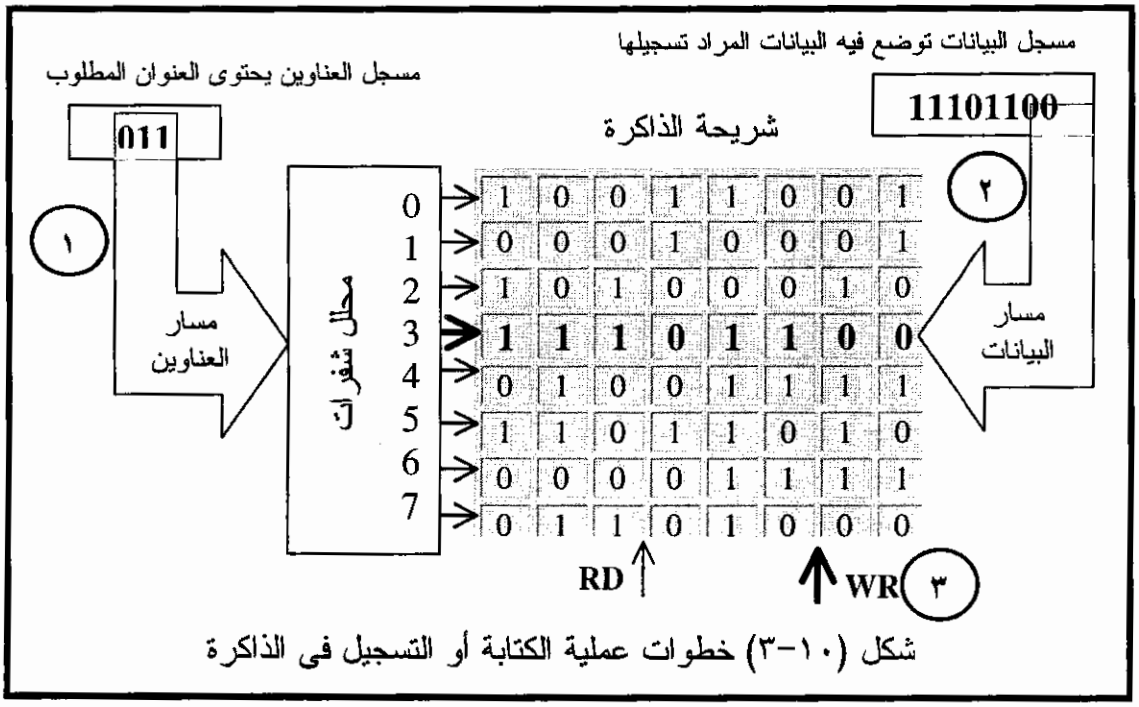
عند الكتابة أو القراءة من الذاكرة لابد من تحديد العنوان الذى سيتم التعامل معه . هذا العنوان يتحدد أو يوضع على مجموعة من الخطوط المتوازية أيضا تسمى **مسار العناوين** . عدد خطوط مسار العناوين لأى شريحة ذاكرة يتحدد على حسب سعة هذه الشريحة ، والعلاقة بين سعة الشريحة وعدد خطوط مسار العناوين لها هى أن سعة الشريحة تساوى ٢ مرفوعة لأس عدد خطوط مسار العناوين . فإذا كان عدد خطوط مسار العناوين هو ٤ فإن سعة هذه الشريحة هى $٢^{٤}=١٦$ بايت ، وإذا كان عدد خطوط مسار العناوين هو ٨ فإن سعة هذه الشريحة هو $٢^{٨}=٢٥٦$ بايت ، وهكذا . مسار العناوين أحادى الاتجاه ويحمل إشارة العناوين إلى الذاكرة ، أى أن الإشارة عليه تكون دائما داخله لشريحة الذاكرة . شكل (١٠-٢) يبين شريحة ذاكرة وقد وصل عليها كل من مسار البيانات ومسار العناوين . لاحظ أن مسار

العناوين يدخل على محلل شفرة decoder يخرج منه عدد من الخطوط مساوى لعدد البايتات الموجودة فى الشريحة . بجانب مسارى البيانات والعناوين فإن أى شريحة لابد أن يكون لها خطان يتحدد من خلالهما الغرض من التعامل مع هذه الشريحة ، هل هو بغرض الكتابة أم بغرض القراءة . يتم ذلك من خلال خطان يسميان خطى التحكم ، أحدهما هو الخط Read, RD الذى يتم تنشيطه إذا كان الغرض من التعامل هو القراءة ، والخط الآخر هو الخط Write, WR الذى يتم تنشيطه إذا كان الغرض هو الكتابة فى شريحة الذاكرة . أحيانا يتم تنشيط هذه الخطوط بوضعها تساوى صفر وفى هذه الحالة نقول أنها منخفضة الفعالية Active low وفى هذه الحالة نضع شرطة على الخط لكى نميزه بهذه الصفة كما يلى : $\overline{WR}$ و $\overline{RD}$. من الممكن أن يكون خط التحكم عالى الفعالية وفى هذه الحالة لا نضع شرطة فوق اسم الخط . بعض الشرائح القديمة يكون لها خط تحكم واحد عندما يكون بصفر فإنه يمكن الكتابة فى الذاكرة وعندما يكون هذا الخط واحد فإنه يمكن القراءة من الذاكرة . فى هذه الحالة يكتب اسم الخط مع وجود شرطة على الحالة المنخفضة الفعالية كما يلى : $RD/\overline{WR}$.



شكل (١٠-٢) المسارات وخطوط التحكم فى شريحة الذاكرة

١٠-٣-١ عملية الكتابة فى الذاكرة



شكل (١٠-٣) خطوات عملية الكتابة أو التسجيل فى الذاكرة

تتم عملية الكتابة فى أى شريحة ذاكرة على ٣ خطوات كما يلى :

١- وضع العنوان على مسار العناوين الخاص بالشريحة .

٢- توضع البيانات المراد تسجيلها فى الشريحة على مسار البيانات .

٣- ينشط خط التحكم WR فيتم فورا تسجيل البيانات فى العنوان المحدد وتختفى البيانات التى كانت موجودة أصلا فى هذا العنوان . شكل (١٠-٣) يبين رسما تخطيطيا لهذه العملية .

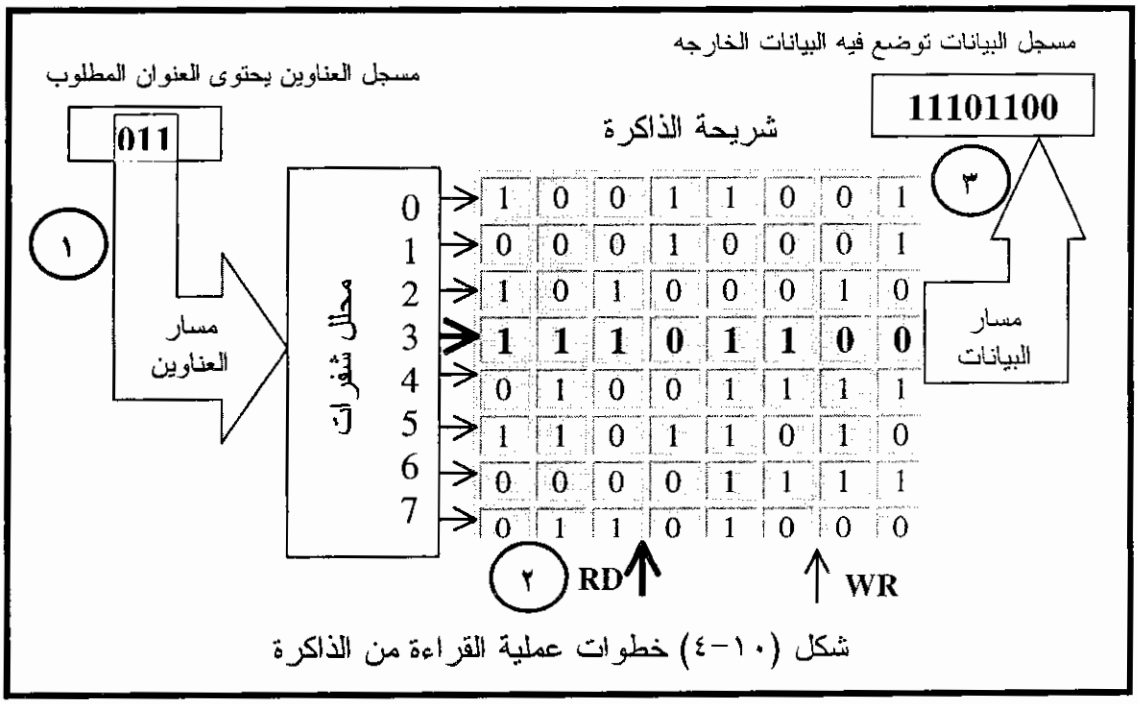
١٠-٣-٢ عملية القراءة من الذاكرة

تتم عملية القراءة من أى شريحة ذاكرة على ٣ خطوات كما يلى :

١- وضع العنوان على مسار العناوين الخاص بالشريحة .

٢- ينشط خط التحكم RD .

٣- تخرج البيانات من العنوان المحدد إلى مسار البيانات . البيانات الموجودة فى هذا العنوان لا تتأثر ولكن يؤخذ منها نسخة فقط . شكل (١٠-٤) يبين رسما تخطيطيا لهذه العملية .

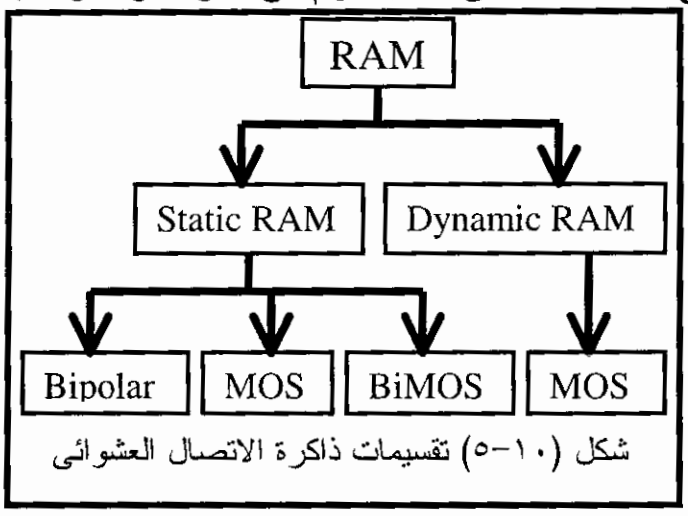


شكل (١٠-٤) خطوات عملية القراءة من الذاكرة

١٠-٤ ذاكرة الاتصال العشوائى
Random Access Memory, RAM

فى هذا النوع من الذاكرة يمكن الكتابة أو القراءة من أى عنوان يتم تحديده فى شريحة الذاكرة وليس بالضرورة أن تكون عملية القراءة أو الكتابة من عناوين متتالية ، من هنا كانت التسمية بالعشوائية ، أى أنه يمكن اختيار العنوان الذى ستتعامل معه بأى طريقة . هذا النوع من الذاكرة كما ذكرنا يمكن القراءة منه والكتابة فيه ، كما أن محتوياته أى البيانات المسجلة فيه تفقد بانقطاع القدرة عن هذه الشرائح ، لذلك يطلق عليها الاسم Volatile ، على العكس من النوع الآخر من الذاكرة الذى سندرسه بعد قليل والذى يسمى ذاكرة القراءة فقط Read Only Memory , ROM والذى لا يفقد محتوياته بانقطاع القدرة ولذلك يسمى ذاكرة Nonvolatile . كما نرى فقد جرت العادة بطريق الخطأ على اطلاق اسم RAM أو الذاكرة عشوائية الاتصال

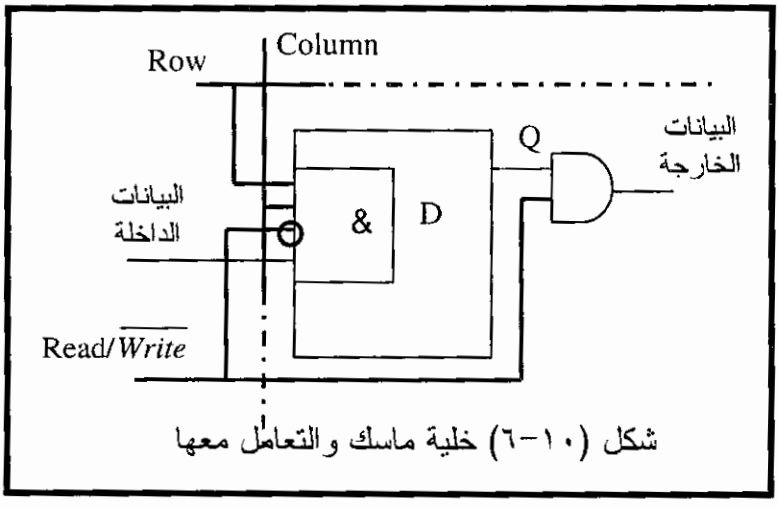
على الذاكرة القابلة للكتابة والقراءة مع أن كل من النوعين سواء الرام أو الروم تعتبر ذاكرة اتصال عشوائى لأننا يمكننا الاتصال بأى مكان فيها وليس بالضرورة أن يكون الاتصال عشوائيا . ولكن بحكم أن هذا أصبح شائعا فإننا سنعنى هنا أن الرام هى ذاكرة القراءة والكتابة معا بينما الروم هى ذاكرة القراءة فقط .



شكل (١٠-٥) تقسيمات ذاكرة الاتصال العشوائى

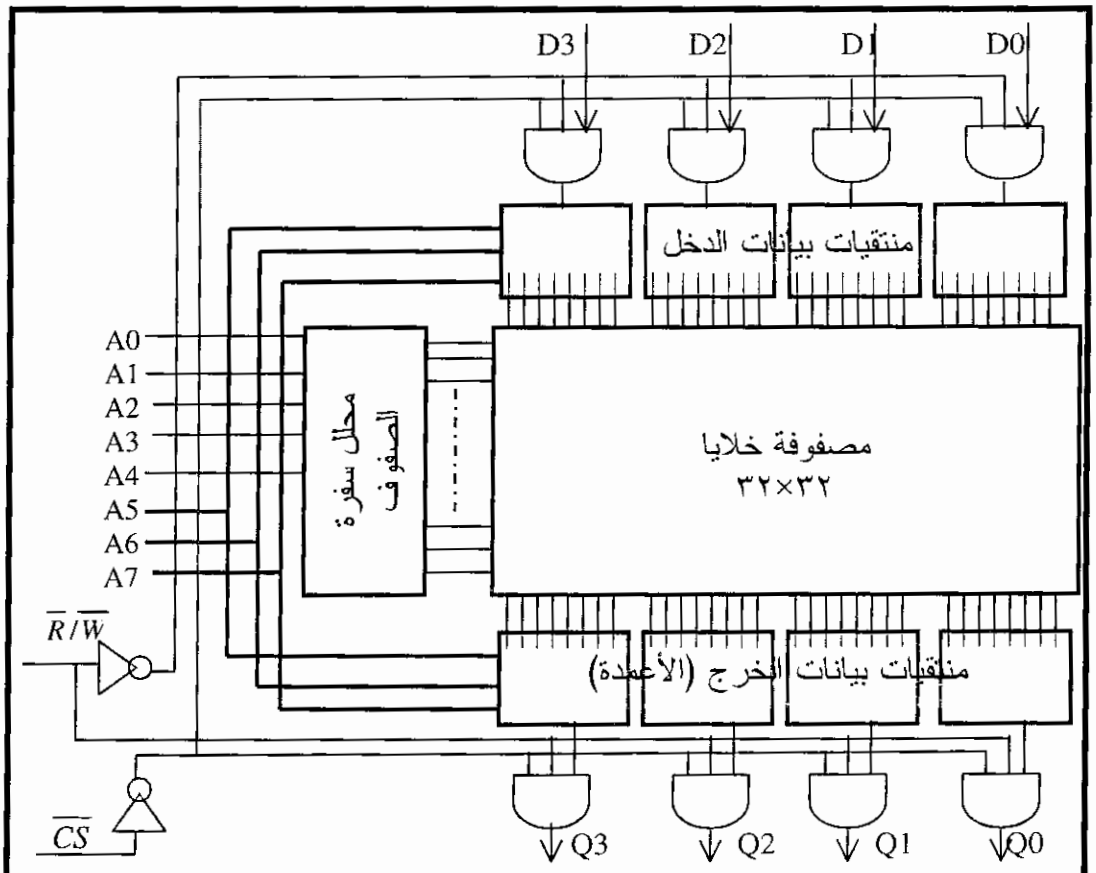
تصنع شرائح ذاكرة القراءة والكتابة من أشباه الموصلات باستخدام تكنولوجيا التصنيع المعروفة بثنائية القطبية Bipolar technology أو باستخدام التكنولوجيا المعروفة بـ MOS أو باستخدام الطريقتين معا BiMOS . الذاكرة العشوائية تقسم أيضا إلى نوعين من حيث طريقة الاحتفاظ بالبيانات ، فهناك الذاكرة الاستاتيكية Static RAM, SRAM والذاكرة الديناميكية Dynamic RAM, DRAM . الذاكرة الاستاتيكية تحتفظ بمحتوياتها طالما أن القدرة موجودة على الشريحة . بينما الذاكرة الديناميكية فتحتفظ بمحتوياتها لأزمنة قصيرة جدا وإذا لم تجدد هذه البيانات باستمرار فإنها تفقد بالرغم من وجود القدرة لأن البيانات فى هذه الحالة تكون فى صورة شحنة على مكثف . لذلك لابد من إنعاش هذا المكثف أو تجديد الشحنة عليه كل فترة زمنية معينة . شكل (١٠-٥) يبين رسما صندوقيا لتقسيمات مختلفة لذاكرة الاتصال العشوائى .

خلية التخزين فى الذاكرة الاستاتيكية SRAM هى الماسك latch ، وهذا الماسك من الممكن أن يصنع بتكنولوجيا ال Bipolar أو تكنولوجيا ال MOS أو بالطريقتين معا BiMOS وبالطبع فإن هذا ليس مكان الشرح التفصيلى لكل واحدة من هذه التكنولوجيات . شكل (١٠-٦) يبين ماسك مصنوع بأى طريقة من الطرق السابقة . دخل هذا الماسك يتم التحكم فيه من خلال بوابة آند لها ٣ مداخل : الدخل الأول ينشط عند اختيار الصف الذى تقع فيه هذه الخلية Row=1 . الدخل الثانى

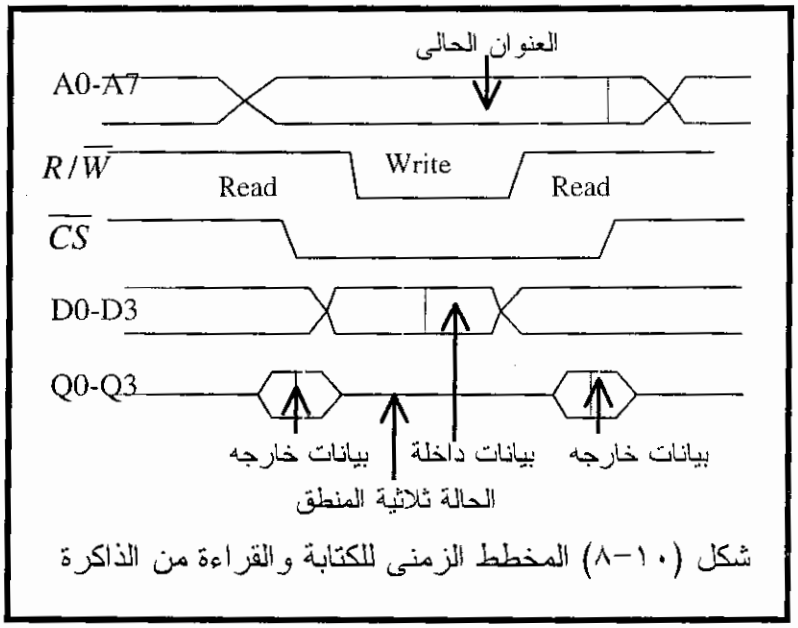


شكل (١٠-٦) خلية ماسك والتعامل معها

ينشط عند اختيار العمود الذى تقع فيه هذه الخلية Column=1 . الدخل الثالث ينشط عندما يكون الخط Read/ $\overline{Write}$=0 أى فى حالة الكتابة فى الذاكرة . فى هذه الحالة تنشط الآند التى تتحكم فى دخل الخلية ويتم تسجيل البيانات الموجودة على خط بيانات الدخل فى الخلية . لاحظ أنه فى هذه الأثناء يتم إخماد بوابة الآند الموجودة فى خرج الخلية نتيجة الصفر الموجود على الخط Read/ $\overline{Write}$=0 . عند القراءة من الخلية يكون الخط Read/ $\overline{Write}$=1 وبالتالى تنشط البوابة الموجودة فى الخرج وتخمد البوابة الموجودة فى الدخل وبالتالى تخرج البيانات الموجودة داخل الخلية إلى الخارج على خط بيانات الخرج .



شكل (١٠-٧) كيفية تنظيم ٢٥٦×٤ بت ذاكرة عشوائية استاتيكية



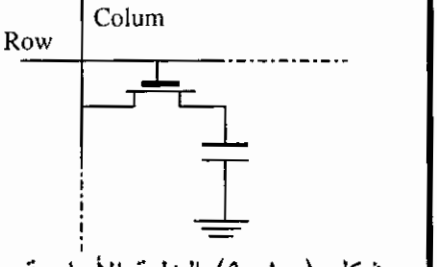
شكل (١٠-٨) المخطط الزمنى للكتابة والقراءة من الذاكرة

يتم تنظيم خلايا التخزين داخل شريحة الذاكرة فى صورة مصفوفة مكونة من عدد من الصفوف وعدد من الأعمدة . الخلية التى ينشط فيها الصف مع العمود فى نفس الوقت هى التى يتم اختيارها للتعامل سواء للقراءة أو الكتابة . شكل (١٠-٧) يبين طريقة تنظيم الخلايا فى شريحة سعتها ١٠٢٤ بايت منظمة فى صورة ٢٥٦ ×٤ بايت . أى أن وحدة التعامل مع هذه الشريحة هى النبل أو ٤ بايت ، أى أنه يتم قراءة أو تخزين ٤ بايت مرة واحدة . الخلايا مرتبة فى هذه الشريحة فى صورة ٣٢ صف و ٣٢ عمود . طالما أن الشريحة بها ٢٥٦ نبل فإنها ستحتاج إلى ٨ خطوط عناوين . ٥ من هذه الخطوط A0 إلى A4

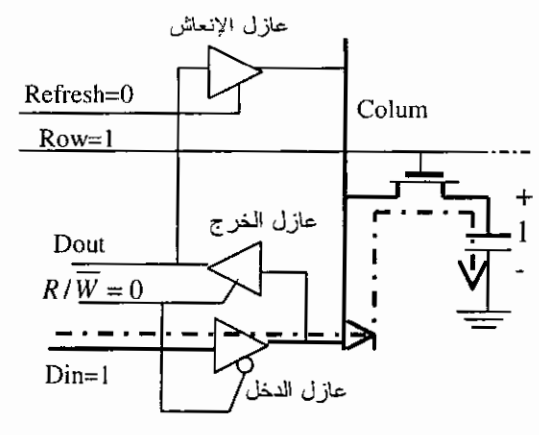
تدخل على محلل شفرات الصفوف الذى يخرج منه ٣٢ خط يتم اختيار واحد منها على حسب الشفرة الموجودة على خطوط الدخل . الأعمدة مقسمة إلى ٤ مجموعات كل مجموعة تحتوى ٨ أعمدة كدخل . هذه الأعمدة فى كل مجموعة تدخل على منتقى بيانات يختار الإشارة الموجودة على واحد من هذه الخطوط ويضعها على خط الخرج . هذا الخط يتم اختياره على حسب الشفرة الموجودة على خطوط العناوين المتبقية A5 إلى A7 . هذه الخطوط تدخل على الأربع منتقيات على التوازى لتختار واحد من كل مجموعة خطوط . فإذا كانت هذه الخطوط تساوى 000 فإن ذلك يعنى أن الخط رقم صفر من كل مجموعة سيتم اختياره . هناك ٤ منتقيات فى دخل الشريحة و ٤ فى خرجها وكل منتقى سواء فى الدخل أو الخرج يتم التحكم فيه من خلال نفس الثلاث خطوط A5 إلى A6 كما ذكرنا . منتقيات الدخل تختار واحد من الأعمدة لتوصل عليه البيانات الموجودة على أحد خطوط الدخل D0 إلى D3 وبالتالى تسجل فى الخلية المقابلة للصف النشط من خرج محلل شفرة الصفوف . مجموعة المنتقيات الموجودة فى الخرج يتم اختيار أحد خطوط كل منتقى ليخرج على الخرج . لاحظ أن مجموعة منتقيات الخرج تدخل على بوابات آند تنشط بالخط $\overline{CS}=0$ والخط $R/\overline{W}=1$ ، بينما إشارة الدخل تدخل من خلال بوابات آند تنشط بالخط $\overline{CS}=0$ والخط $R/\overline{W}=0$. شكل (١٠-٨) يبين المخطط الزمنى لعملية القراءة والكتابة فى الذاكرة .

١٠-٥ ذاكرة الاتصال العشوائى الديناميكية
Dynamic RAM, DRAM

خلية التخزين فى الذاكرة الديناميكية هى المكثف وليست ماسك كما ذكرنا سابقا . لذلك فإن هذا النوع من الذاكرة يمتاز ببساطته ولذلك فإنه يمكن بهذه الطريقة الحصول على شرائح ذاكرة عالية الكثافة مع رخص ثمنها الكبير بالنسبة للذاكرة الاستاتيكية . من عيوب هذه الخلية أنها تفقد محتوياتها بعد فترة قصيرة من الزمن ، لذلك لابد من إنعاش هذه الخلية كل ٢ إلى ٤ ميللى ثانية وإلا فإن محتوياتها ستفقد . نقصد بالإنعاش إعادة كتابة البت مرة أخرى ، فإذا كانت الخلية تحتوى واحد يعاد كتابة واحد ، وإذا كانت الخلية تحتوى صفر يعاد كتابة هذا الصفر مرة أخرى . شكل (١٠-٩) يبين مكونات هذه الخلية حيث نرى أنها تتكون من ترانزستور CMOS متبوعا بمكثف . عند تنشيط خط الصف Row فإن الترانزستور يوصل ويصبح المصدر والبلاعة متصلان . إذا كان خط العمود عليه واحد فإنه يشحن المكثف وبالتالى يكون قد تم تخزين واحد ، أما إذا كان العمود عليه صفر فإن المكثف يفرغ شحنته وبالتالى يكون قد تم تخزين صفر فى هذه الخلية . أى الترانزستور هنا بمثابة مفتاح يوصل

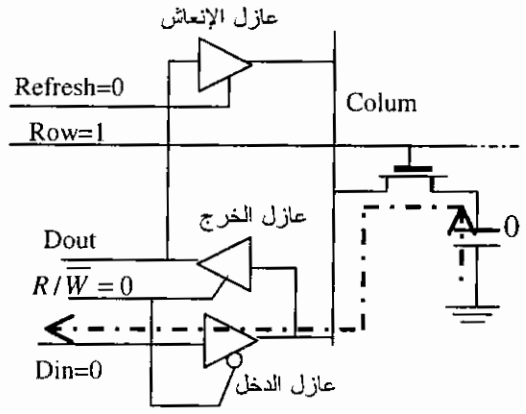


شكل (١٠-٩) الخلية الأساسية للذاكرة الديناميكية

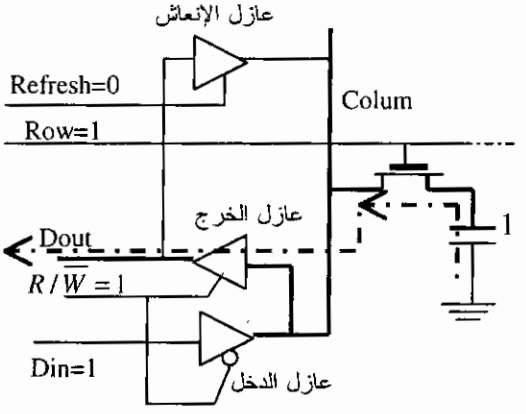


شكل (١٠-١٠) تخزين ١ فى الخلية الأساسية للذاكرة الديناميكية

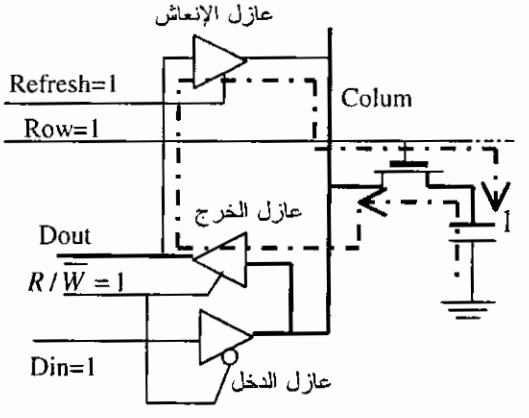
خط العمود على المكثف أو يمنعه . شكل (١٠-١٠) يبين الدائرة التفصيلية لعملية تسجيل واحد فى هذه الخلية . فى هذه الحالة نضع الخط $R/\overline{W}=0$ وبالتالى فإن عازل الدخل يكون نشط فيسمح بمرور الواحد الموجود على الخط Din=1 إلى المكثف فيشحنه لأن الخط Row=1 ويكون الترانزستور موصل . فى هذه الأثناء يكون عازل الخرج مفتوح فيمنع خروج البت المدخله ، كما أن عازل الإنعاش يكون مفتوح أيضا نتيجة أن الخط Refresh=0 وبالتالى يمنع عملية الإنعاش التى سنراها بعد قليل . شكل (١٠-١١) يبين عملية تخزين صفر فى المكثف . الجديد هنا هو أن الخط Din=0 وبالتالى فإن المكثف يوصل بالأرضى على هذا الخط فيفقد شحنته ويصبح عليه صفرا . شكل (١٠-١٢) يبين عملية القراءة من الخلية حيث نرى أن الجديد هنا هو أن الخط $R/\overline{W}=1$ وبالتالى يفصل عازل الدخل ويصبح عازل الخرج موصلا فيتم توصيل المكثف على خط الخرج Dout فنقرأ البيانات على خرج الشريحة. عازل الإنعاش فى هذه الحالة يكون غير موصلا . شكل (١٠-١٣) يبين عملية إنعاش الخلية حيث فى هذه الحالة يبقى الخط $R/\overline{W}=1$ ويوضع الخط Refresh=1 فيصبح عازل الإنعاش موصلا وبالتالى تدور البيانات الخارجة إلى المكثف مرة أخرى فيعاد شحن نفس البيانات التى كانت موجودة فيه أصلا . فى العادة تتم عملية الإنعاش للذاكرة فى فترات انشغال الحاسب بعمليات أخرى .



شكل (١٠-١١) تخزين صفر فى الخلية الأساسية للذاكرة الديناميكية



شكل (١٠-١٢) قراءة واحد من الخلية الأساسية للذاكرة الديناميكية



شكل (١٠-١٣) إنعاش الخلية الأساسية للذاكرة الديناميكية

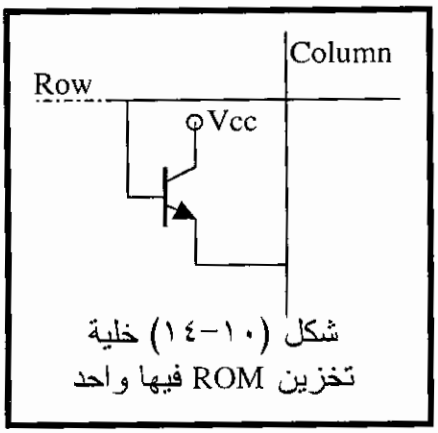
١٠-٦ ذاكرة القراءة فقط

Read Only Memory, ROM

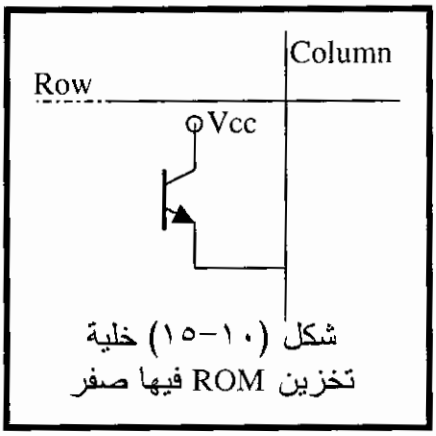
كما ذكرنا من قبل فإن هذا النوع من الذاكرة يمكن القراءة منه فقط . بعض أنواعه يمكن مسحه وإعادة الكتابة عليه باستخدام أجهزة خاصة . هذا النوع من الذاكرة لا تضيع محتوياته بانقطاع القدرة عنه ، لذلك فإنه يتم تسجيل البيانات الضرورية عليها مثل جداول التحويل ، وأوامر بدأ الأنظمة مثل الحواسب وغير ذلك الكثير . كلمة ROM تطلق عادة على شرائح الذاكرة التى لا يمكن إعادة برمجتها . بينما PROM تطلق على الشرائح القابلة لإعادة البرمجة ، وعملية إعادة البرمجة تكون إما باستخدام أجهزة برمجة خاصة ، أو تتم كهربيا حيث يمكن مسحها وإعادة برمجتها كهربيا مثل Electrically Erasable Programmable ROM, EEPROM .

خلايا التخزين فى ذاكرة القراءة فقط ROM تكون عبارة عن ترانزستور توصل قاعدته بخط اختيار الصف Row فى حالة تسجيل واحد فى هذه الخلية بحيث عند قراءة الخلية وتنشيط الصف الخاص بهذه الخلية فإن الترانزستور يكون موصلا وبالتالى يظهر الجهد Vcc على خط العمود Column . فى حالة تسجيل صفر فى هذه الخلية فإن خط الصف لا يوصل بقاعدة الترانزستور كما فى الحالة السابقة بحيث يكون الترانزستور مفتوح وبالتالى فإن الخط Column يقرأ صفر فى هذه الحالة . شكل (١٠-١٤) يبين خلية وقد برمجت لتخزن واحد وشكل (١٠-١٥) يبين خلية مماثلة وقد برمجت لتخزن صفر . كما نرى فإن هذه الخلايا لا يمكن إعادة برمجتها . شكل (١٠-١٦) وشكل (١٠-١٧) يبين نفس الدائرتين السابقتين ولكن باستخدام تكنولوجيا ال MOS بدلا من الترانزستور ثنائى القطبية كما فى شكلى (١٠-١٤ و ١٠-١٥) .

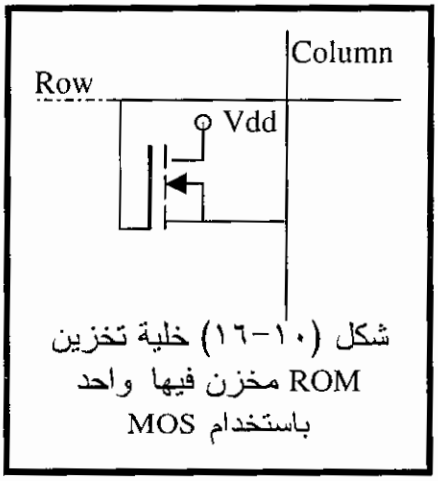
شكل (١٠-١٨) يبين طريقة تنظيم خلايا الذاكرة فى شريحة تتكون من ١٦ بايت . نلاحظ وجود محلل شفرات ٤ إلى ١٦ الذى ينشط أحد خطوط الخرج (صف) تبعا للشفرة الموجودة على الدخل . عند تنشيط صف معين فإن الخلية التى بها واحد تخرج واحد على العمود المقابل لها والخلية التى بها صفر تخرج صفر على العمود المقابل لها أيضا . معنى ذلك أن تنشيط أى عمود سيخرج محتويات الثمانية خلايا الموجودة فى هذا الصف على الأعمدة المناظرة وبالتالى على خرج الخلية . مفروض أن خطوط الخرج ستكون موصلة على بوابات ثلاثية المنطق حتى يمكن توصيلها على



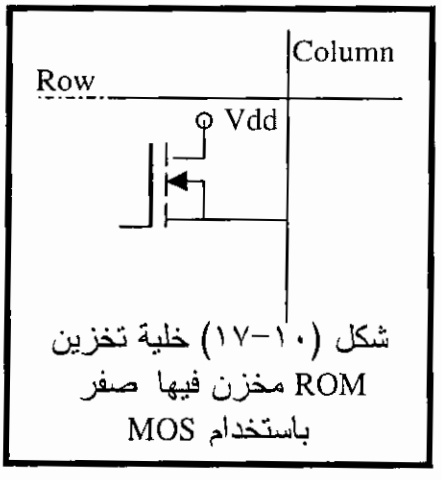
شكل (١٠-١٤) خلية
تخزين ROM فيها واحد



شكل (١٠-١٥) خلية
تخزين ROM فيها صفر



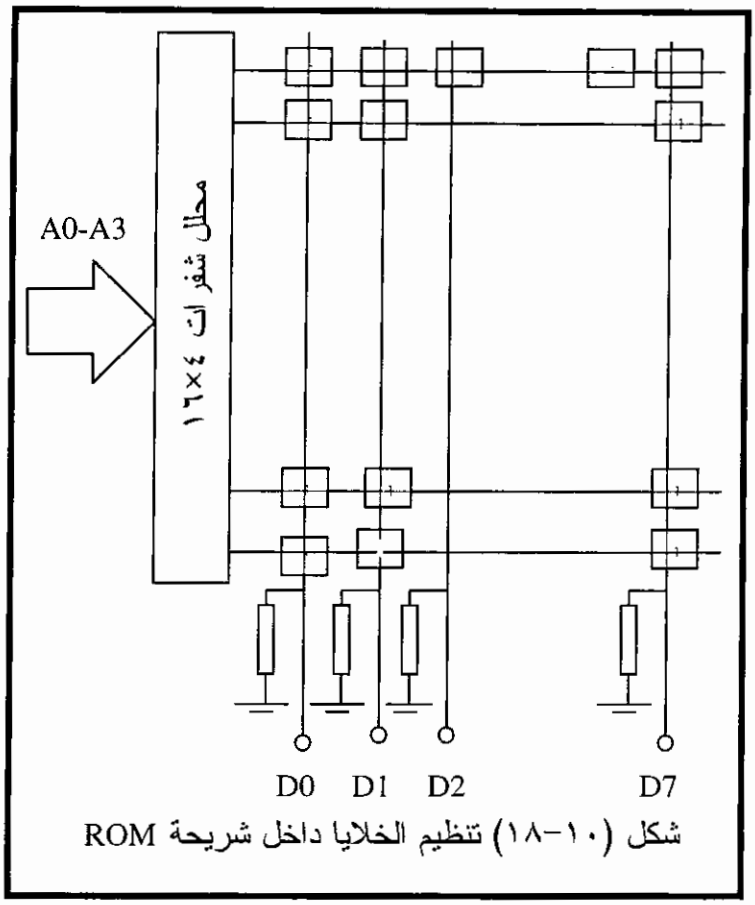
شكل (١٠-١٦) خلية تخزين
ROM مخزن فيها واحد
باستخدام MOS



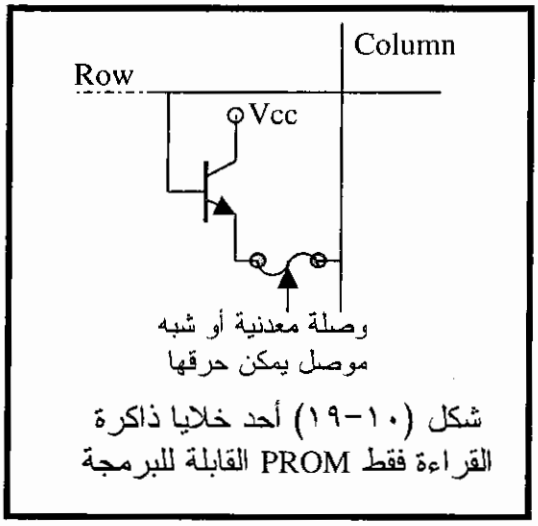
شكل (١٠-١٧) خلية تخزين
ROM مخزن فيها صفر
باستخدام MOS

مسار البيانات لأى حاسب أو معالج .

هناك أنواع من شرائح ذاكرة القراءة فقط القابلة للبرمجة . أول هذه الأنواع هى الأنواع التى تبرمج مرة واحدة فقط بواسطة المستخدم . فى هذه الحالة تكون كل الخلايا عبارة ترانزستور يصل بين الصف والعمود من خلال وصلة دقيقة يمكن حرقها لتمثل الصفر أو نتركها كما هى فتمثل الواحد . شكل (١٠-١٩) يبين واحدة من هذه الوصلات . المادة التى تصنع منها هذه الوصلات إما أن تكون سلك معدنى دقيق وعند مرور تيار بشدة معينة فيه فإنه ينصهر . أو أن هذه الوصلة تكون من مادة شبه موصلة مثلا موضوعة فى صورة اثنين دايود موصلين عكسيا ويمثلان الصفر عند هذه النقطة . عند مرور تيار عكسى فى أحد الوصلتين يحدث لها انهيار وتصبح موصلة وتبقى الوصلة الأخرى مستخدمة كدايود فى الاتجاه الأمامى وبذلك تمثل هذه الوصلة واحد . تباع الشرائح القابلة للبرمجة فى كثافات تخزينية عالية تصل إلى ٢٥٠ك بايت وأكثر .



شكل (١٠-١٨) تنظيم الخلايا داخل شريحة ROM



شكل (١٠-١٩) أحد خلايا ذاكرة القراءة فقط PROM القابلة للبرمجة

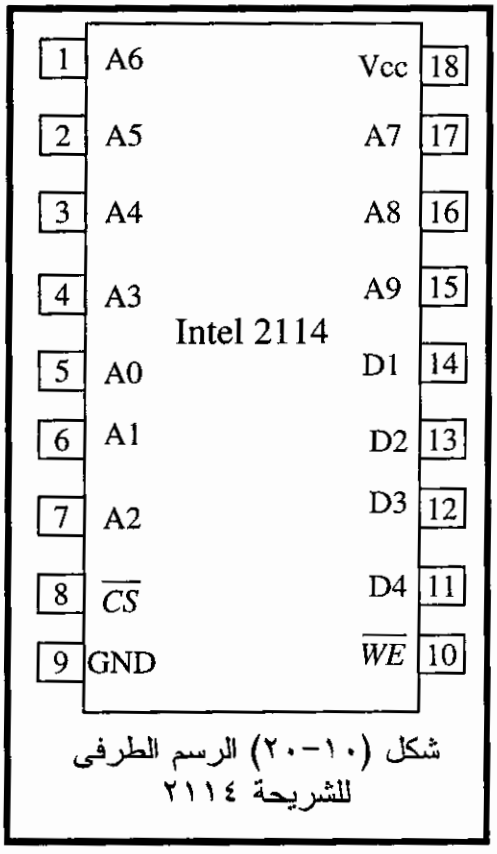
الأجهزة التى تقوم ببرمجة مثل هذه الشرائح تختار الخلية المطلوبة بتنشيط الصف والعمود المقابلين لها ، ثم تقوم بدفع تيار عالى نسبيا فى الوصلة الخاصة بهذه الخلية فتنحرق ويبقى مكانها صفر كما أشرنا . أى أن معظم خلايا ال PROM الغير مبرمجة تكون أصلا وحايد قبل حرقها ثم يتم اختيار البتات التى ستتحول إلى أصفار وتحرق .

الأنواع التى تكون وصلاتها عبارة عن مادة شبه موصلة يمكن تصميمها بحيث بعد حرقها يمكن إعادة خواصها الإلكترونية مرة ثانية عن طريق تعريضها لأشعة فوق بنفسجية مكثفة فترة من الوقت تصل إلى ٢٠ دقيقة تقريبا ترجع بعدها كل الوصلات إلى حالتها الأصلية حيث يمكن برمجتها مرة أخرى وهذه العملية تسمى عملية مسح الشريحة . هذه الأنواع تتميز بوجود شباك زجاجى على قمتها يمكن للأشعة أن تدخل منه لداخل الشريحة فى حالة مسحها . هذه الشرائح تسمى الشرائح القابلة للمسح والبرمجة Erasable PROM. EPROM . هناك

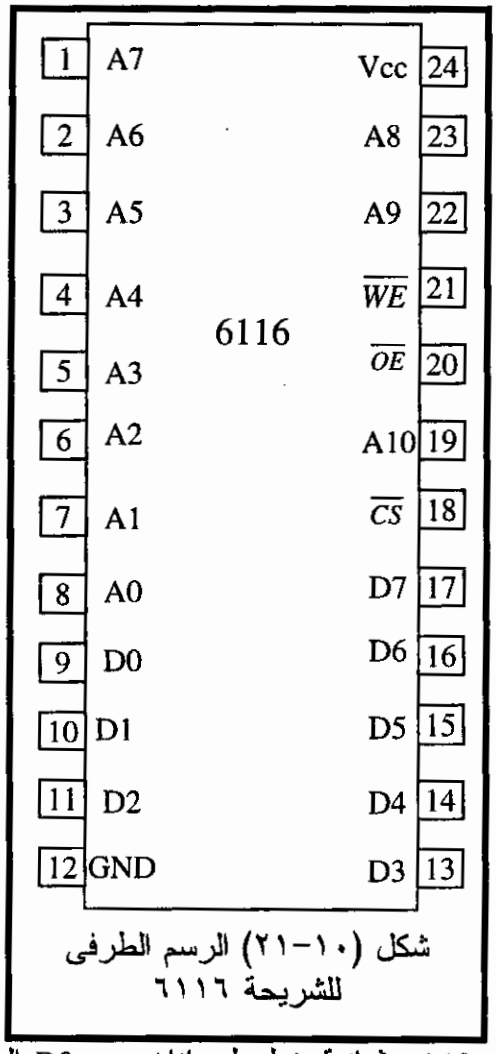
بعض الأنواع من شرائح الذاكرة القابلة للقراءة فقط والتى يمكن برمجتها ومسحها عن طريق نبضة كهربية تحرق الوصلة فى حالة البرمجة ، ونبضة كهربية أخرى تعيد الوصلة إلى حالتها الأصلية فى حالة مسح الشريحة . هذه الشرائح تسمى الشرائح القابلة للمسح وللبرمجة كهربيا Electrically Erasable PROM, EEPROM .

١٠-٧ الشريحة ٢١١٤ ذاكرة استاتيكية ١كيلو ×٤ بت

تتكون هذه الشريحة من ١٠٢٤ نبل ، كل نبل من ٤ بت كما ذكرنا من قبل . الشريحة تمثل ذاكرة استاتيكية . زمن الاتصال بالشريحة حوالى ٤٥٠ نانوثانية . الخطوط A0 حتى A9 تمثل خطوط العنونة ، والخطوط D1 إلى D4 تمثل خطوط إدخال وإخراج البيانات . الخط $\overline{WE}$ هو خط الكتابة فى الشريحة حيث يجب أن يكون صفر عند الكتابة فى الشريحة . الخط $\overline{CS}$ يجب أن يكون صفر حتى تكون الشريحة فعالة يمكن القراءة منها أو الكتابة فيها . شكل (١٠-٢٠) يبين الرسم الطرفى لهذه الشريحة .



شكل (١٠-٢٠) الرسم الطرفى للشريحة ٢١١٤



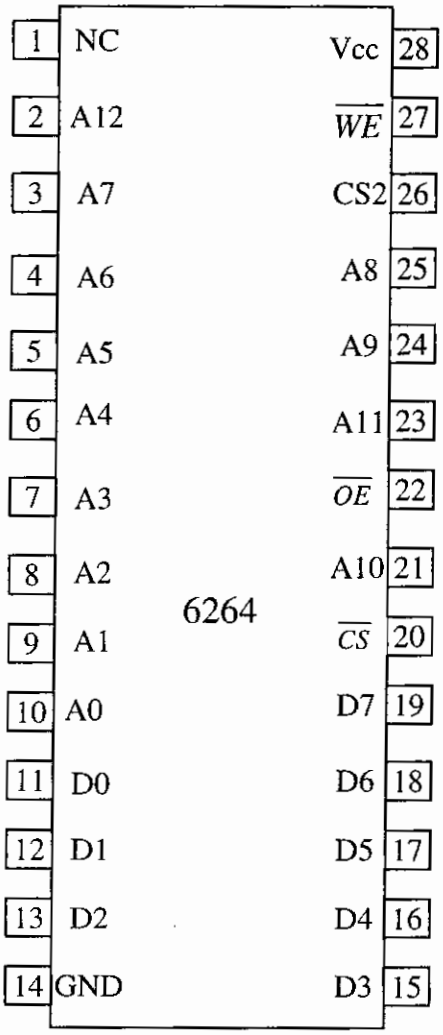
شكل (١٠-٢١) الرسم الطرفى للشريحة ٦١١٦

١٠-٨ الشريحة ٦١١٦ ذاكرة استاتيكية ٢ كيلو بايت

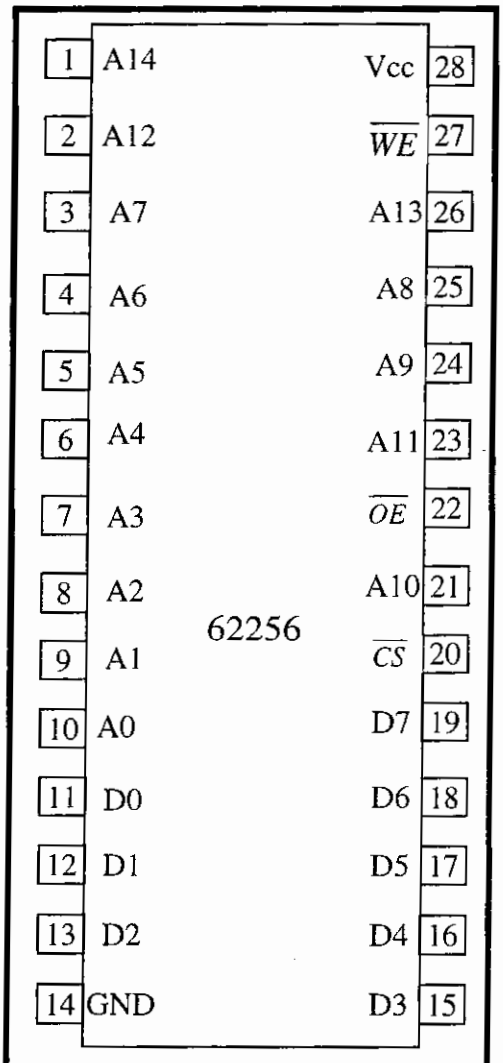
تتكون هذه الشريحة من ٢٠٤٨ بايت ذاكرة استاتيكية . الشريحة لها ١١ خط عناوين A0 إلى A10 وثمانية خطوط بيانات هى D0 إلى D7 . لكى تعمل الشريحة لابد أن يكون الخط $\overline{CS}$=0 أى فعال . عند التسجيل فى الذاكرة يتم تنشيط الخط $\overline{WE}$ بوضعه يساوى صفر ، وعند القراءة من الذاكرة ينشط الخط $\overline{OE}$ بجعله يساوى صفر أيضا . شكل (١٠-٢١) يبين الرسم الطرفى لهذه الشريحة . زمن الاتصال بهذه الشريحة ١٥٠ نانوثانية .

١٠-٩ الشريحة ٦٢٦٤ ذاكرة استاتيكية ٨ كيلو بايت

تحتوى هذ الشريحة على ٨ كيلوبايت من الذاكرة العشوائية الاستاتيكية . لذلك فهذه الشريحة لها ١٣ خط عناوين و ٨ خطوط بيانات . الشريحة لها خطين تنشيط وهما الخطين CS2 عالى الفعالية والخط $\overline{CS}$ منخفض الفعالية . هناك خط الكتابة فى الشريحة وهو الخط $\overline{WE}$ منخفض الفعالية وخط القراءة $\overline{OE}$ منخفض الفعالية أيضا . الشريحة لها ٢٨ طرف منها الطرف ١ غير موصل NC . زمن الاتصال بهذه الشريحة ١٢٠ نانوثانية . شكل (١٠-٢٢) يبين الرسم الطرفى لهذه الشريحة .



شكل (١٠-٢٢) الرسم الطرفى للشريحة ٦٢٦٤



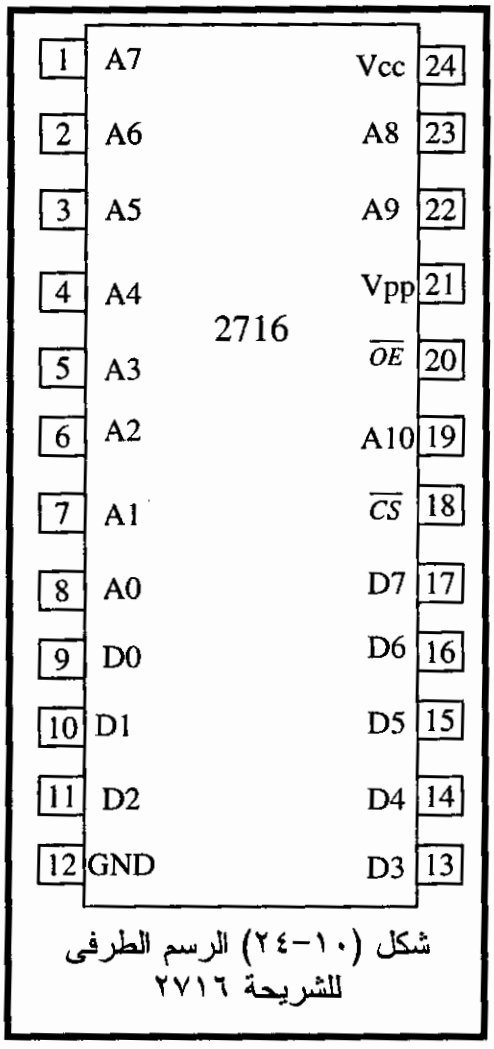
شكل (١٠-٢٣) الرسم الطرفى للشريحة ٦٢٢٥٦

١٠-١٠ الشريحة ٦٢٢٥٦ ذاكرة استاتيكية ٣٢ كيلو بايت

تحتوى هذ الشريحة على ٣٢ كيلوبايت من الذاكرة العشوائية الاستاتيكية . لذلك فهذه الشريحة لها ١٥ خط عناوين و ٨ خطوط بيانات . الشريحة لها خط تنشيط واحد وهو الخط $\overline{CS}$. هناك خط الكتابة فى الشريحة وهو الخط $\overline{WE}$ منخفض الفعالية وخط القراءة $\overline{OE}$. الشريحة لها ٢٨ طرف هى نفس أطراف الشريحة ٦٢٦٤ مع استخدام الطرف ١ كخط عناوين A14 والطرف ٢٦ كخط A13 بدلا من CS2 فى الشريحة السابقة . زمن الاتصال بهذه الشريحة ١٢٠ نانوثانية . شكل (١٠-٢٣) يبين الرسم الطرفى لهذه الشريحة .

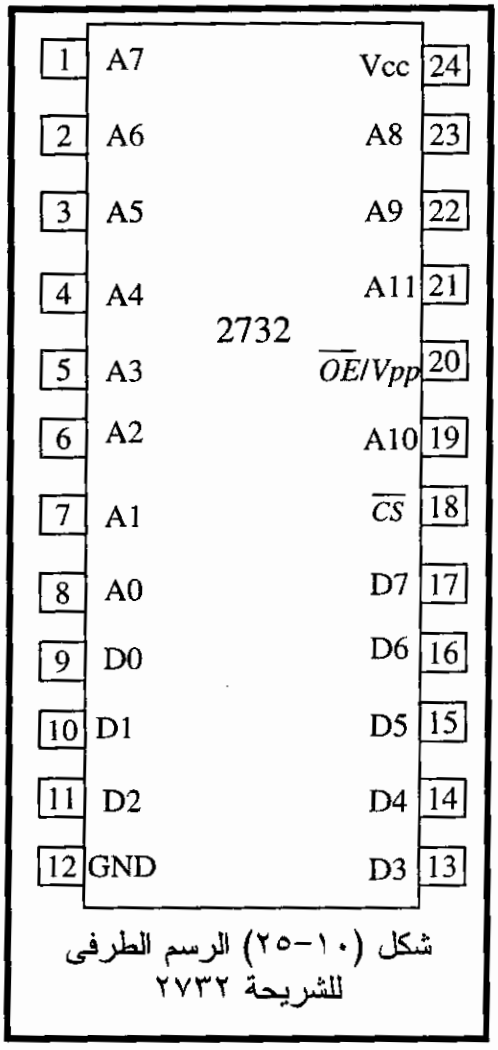
١٠-١١ الشريحة ٢٧١٦ ذاكرة EPROM ٢ كيلوبايت

تحتوى هذه الشريحة على ٢ كيلوبايت من ذاكرة القراءة فقط القابلة للمسح وإعادة البرمجة . لاحظ أن أطراف هذه الشريحة متوافقة تماما مع الشريحة ٦١١٦ ، لذلك فهى تحتوى على ١١ خطا للعناوين A0 إلى A9 وثمانية خطوط بيانات هى الخطوط D0 حتى D7 . هناك خط تنشيط للشريحة وهو الطرف ١٨ $\overline{CS}$ وطرف القراءة وهو الطرف ٢٠ $\overline{OE}$. الطرف ٢١ يوضع عليه ٢٥ فولت مستمر أثناء عملية البرمجة . أثناء عملية القراءة من الشريحة يوضع على هذا الطرف ٥ فولت .



شكل (١٠-٢٤) الرسم الطرفى للشريحة ٢٧١٦

قبل برمجة الشريحة تكون محتويات أى خلية غير مبرمجة تساوى واحد ولذلك عند قراءة أى شريحة غير مبرمجة تجد أن محتوياتها هى FF بالنظام الستعشرى . بعض هذه الشرائح يكون جهد البرمجة لها هو ١٢،٥ فولت . شكل (١٠-٢٤) يبين الرسم الطرفى لهذه الشريحة . يمكن مسح محتويات الشريحة بتعريضها للأشعة فوق البنفسجية عالية الكثافة لمدة حوالى ١٥ دقيقة . بعد البرمجة ينصع بتغطية نافذة الشريحة بلاصق أسود لمنع الضوء من التسرب إليها .



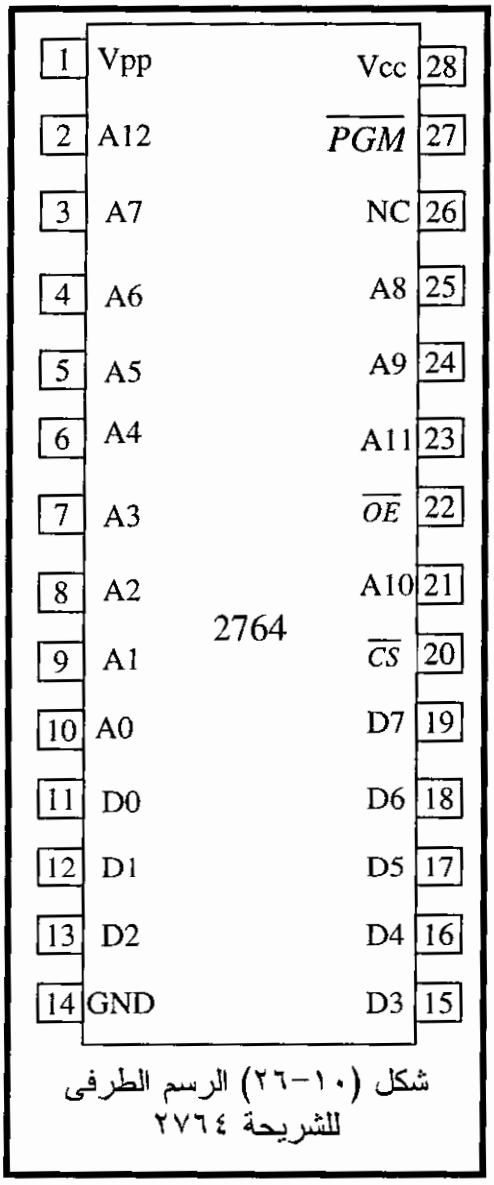
شكل (١٠-٢٥) الرسم الطرفى للشريحة ٢٧٣٢

١٠-١٢ الشريحة ٢٧٣٢ ذاكرة EPROM ٤ كيلوبايت

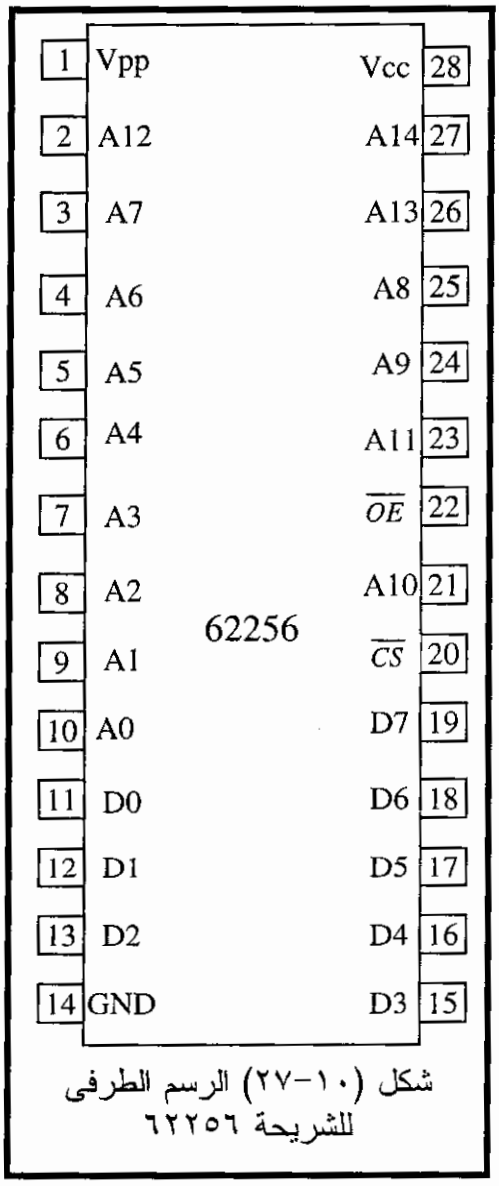
شكل (١٠-٢٥) يبين الرسم الطرفى لهذه الشريحة . جميع خواص الشريحة ٢٧١٦ مطبقة هنا أيضا لذلك ننصح بقراءة شرحها حتى لا نكررها هنا . لاحظ أن الشريحة ٢٧٣٢ لها نفس عدد الأطراف مثل الشريحة ٢٧١٦ بالرغم من أن خطوط العنونة زادت خط وهو الخط A11 .

لاحظ التغلب على ذلك فى استخدام الطرف ٢٠ لأداء وظيفتين حيث يوضع عليه جهد البرمجة Vpp فى حالة البرمجة ، وهو نفسه أيضا $\overline{OE}$ حيث يوضع بصفر فى حالة القراءة من الشريحة ، ويوضع بواحد (٥ فولت) فى أى حالة أخرى .

١٠-١٣ الشريحة ٢٧٦٤ ذاكرة EPROM ٨ كيلوبايت والشريحة ٢٧٢٥٦ ذاكرة EPROM ٣٢ كيلوبايت



شكل (١٠-٢٦) الرسم الطرفى للشريحة ٢٧٦٤



شكل (١٠-٢٧) الرسم الطرفى للشريحة ٦٢٢٥٦

شكلى (١٠-٢٦ و ١٠-٢٧) يوضحان الرسم الطرفى للشريحتين . خطوط التحكم هنا لها نفس الوظيفة التى سبق شرحها مع الشريحة ٢٧١٦ . الخط الجديد هنا هو الخط $\overline{PGM}$ فى الشريحة ٢٧٦٤ وهذا الخط يوضع بصفر (ينشط) فى حالة برمجة الشريحة ويوضع بواحد (٥ فولت) فى حالة القراءة من الشريحة .

١٠-١٤ تمارين

١- اشرح لماذا تعتبر كل من ذاكرة القراءة والكتابة RAM وذاكرة القراءة فقط ROM عشوائية الاتصال .

٢- اشرح فائدة مسار العناوين ومسار البيانات وخطوط التحكم فى أى شريحة ذاكرة .

٣- ما هى فائدة الخط CE أو CS فى أى شريحة .

٤- ما هى سعة شريحة ذاكرة بالبت لها ١٥ خط عناوين و ٨ خطوط بيانات .

٥- أعد شكل (١٠-٧) ولكن لتنظيم ٢٥٦ ×٨ بت ذاكرة بدلا من ٢٥٦×٤ بت .

٦- اشرح كيف تستخدم شريحتين ٢١١٤ للحصول على ذاكرة سعتها ١ كيلوبايت × ٨ بت .

٧- اشرح كيف تستخدم شريحتين ٦١١٦ للحصول على ذاكرة سعتها ٢ كيلوبايت × ١٦ بت.

٨- فى دائرة إلكترونية توجد شريحة ٦١١٦ ، هل يمكن استبدالها بشريحة ٢٧١٦ تحمل نفس البرنامج ، وهل ستحتاج لتعديل فى الدائرة .