المـــحـــتويـــات

عرض الكتاب

الفصل الأول : عصر الميكروبروسيسور 1

1-1 عصر الميكروبروسيسور 2

1-2 أين يقع المعالج فى داخل الميكروكومبيوتر ؟ 5

1-2-1 الذاكرة 6

1-2-2 وحدات الأدخال والأخراج 7

1-2-3 وحدة المعالجة المركزية 8

1-3 ماذا تعنى هذه الألفاظ ؟ 8

1-3-1 الميكروكومبيوتر والميكروبروسيسور 8

1-3-2 البرمجة والبناء software and hardware 9

1-3-3 الأمر والبرنامج 10

1-3-4 لغات البرمجة 10

1-3-5 البت والبايت 12

1-4 تمارين 13

الفصل الثانى : البناء المعمارى للمعالج 14

2-1 مقدمة 15

2-2 المهام الأساسية المطلوبة من المعالج 15

2-3 أجزاء المعالج الأساسية 16

2-4 المسجلات والعدادات فى شريحة المعالج 17

2-4-1 مسجل التراكم accumulator 17

2-4-2 عداد البرنامج program counter 18

2-4-3 مسجل وفاكك شفرة الأوامر instruction reguster & decoder 18

2-4-4 مسجل الحالة status register 19

2-4-4-1 علم الصفر zero flag 20

2-4-4-2 علم الأشارة sign flag 20

2-4-4-3 علم الحمل carry flag 20

2-4-4-4 علم الباريتى parity flag 20

2-4-4-5 علم الحمل النصفى أو البينى half carry flag 20

2-4-5 مسجل مؤشر المكدسة stack pointer register 22
2-4-6 المسجلات عامة الأغراض 22
2-5 نظرة خارجية على شرائح المعالج 24
2-5-1 مسار العناوين address bus 24
2-5-2 مسار البيانات data bus 25
2-5-3 خطوط التحكم control lines 26
2-6 شرائح المعالجات ذات 8 بت 8 bit microprocessors 28
2-6-1 الشريحة Intel8085 28
2-6-2 المعالج Z80 29
2-7 تمارين 32

الفصل الثالث : برمجة المعالج **34**
3-1 مقدمة 35
3-2 لغات الحاسب 35
3-3 ما هو الأمر ؟ 35
3-4 ما هو البرنامج ؟ 36
3-5 كيف يقوم المعالج بتنفيذ البرنامج ؟ 37
3-6 طريقة كتابة البرنامج للمعالج 38
3-6-1 الشفرات الثنائية binary codes 38
3-6-2 الشفرات الستعشرية hexadecimal codes 39
3-6-3 الشفرات الحرفية mnemonics codes 40
3-7 اللغات ذات المستوى العالى high level languages 43
3-8 خطوات كتابة برنامج بلغة الأسمبلى 43
3-9 تمارين 46

الفصل الرابع : برمجة المعالج Intel8085 **48**
4-1 مقدمة 49
4-2 مجموعة أوامر الأنتقال Transfer instructions 49
4-2-1 الأمر MOV 49
4-2-2 الأمر MVI 51
4-2-3 الأمر LXI 53

4-2-4 الأمران STA و LDA 56
4-2-5 الأمران LHLD و SHLD 57
4-3 تمارين 59
4-4 مجموعة أوامر الحساب arithmatic instructions 60
4-4-1 الأمران ADD و SUB 61
4-4-2 الأمران ADI و SUI 63
4-4-3 الأمران ADC و SBB 64
4-4-4 الأمران INR و DCR 66
4-4-5 الأمران INX و DCX 67
4-5 تمارين 68
4-6 مجموعة أوامر القفز jump instructions 70
4-6-1 القفز غير المشروط unconditional jump 70
4-6-2 القفز المشروط conditional jump 71
4-7 مهمة أخرى للأسمبلر 72
4-7-1 الأمر والمعاملات 73
4-7-2 التعليق comment 74
4-7-3 العلامة label 75
4-8 أوامر الأدخال والأخراج input output instructions 77
4-9 مجموعة أوامر المنطق logic instructions 79
4-10 كيفية الأتصال بالذاكرة Memory addressing 82
4-10-1 الطريقة المباشرة direct method 83
4-10-2 الطريقة غير المباشرة indirect method 83
4-11 تمارين 92

الفصل الخامس : برمجة المعالج Z80 **95**
5-1 مقدمة 96
5-2 مجموعة أوامر الأنتقال transfer instructions 96
5-2-1 نقل معلومة من مسجل الى مسجل آخر 96
5-2-2 تحميل مسجل بثابت أو معلومة فورية 97
5-2-3 نقل معلومة من مسجل الى الذاكرة والعكس 101
5-2-3-1 الطريقة المباشرة direct addressing 101

5-2-3-2 الطريقة غير المباشرة
102 indirect addressing
104 5-2-3-3 طريقة الفهرسة indexed addressing
105 5-3 تمارين
105 5-4 مجموعة أوامر الحساب arithmatic instructions
106 5-4-1 الأمران ADD و SUB
108 5-4-2 الأمران ADC و SBC
110 5-4-3 الأمران INC و DEC
111 5-4-4 العمليات الحسابية على أزواج المسجلات
112 5-4-5 أمر المقارنة compare instruction
114 5-5 تمارين
114 5-6 مجموعة أوامر القفز jump instructions
114 5-6-1 القفز غير المشروط unconditional jump
115 5-6-2 القفز المشروط conditional jump
116 5-6-3 القفز النسبى relative jump
116 5-7 مهمة أخرى للأسمبلر
117 5-8 أوامر الأدخال والأخراج input output instructions
117 5-8-1 أوامر الأدخال input instructions
118 5-8-2 أوامر الأخراج output instructions
119 5-9 مجموعة أوامر المنطق logic instructions
136 5-10 تمارين

139 الفصل السادس : المعالج من البداية حتى النهاية
140 6-1 مقدمة
140 6-2 الجمع الثنائى binary addition
141 6-2-1 دائرة نصف المجمع half adder
142 6-2-2 دائرة المجمع الكامل full adder
143 6-3 الطرح الثنائى binary subtraction
147 6-4 وحدة الحساب والمنطق arithmatic and logic unit
150 6-5 مسجل التراكم accumulator register
154 6-6 اضافة ذاكرة للمعالج الأفتراضى
158 6-7 تمارين

الفصل السابع : أساسيات مواجهة المعالج **159**
7-1 مقدمة 160
7-2 فصل buffering خطوط المعالج 160
7-2-1 ماذا نعني بكلمة فصل ؟ 160
7-2-2 متى نحتاج لفصل خطوط المعالج ؟ 161
7-3 البوابات ثلاثية المنطق tristate logic gates 163
7-3-1 بوابات المنطق الثنائى 165
7-3-2 البوابات ثلاثية المنطق 166
7-4 الماسك latch 168
7-5 بعض الشرائح التى تستخدم فى فصل المسارات 169
7-5-1 الشريحة 74244 عازل ثمانى ثلاثى المنطق 169
7-5-2 الشريحة 74245 فاصل ذو ثمان بتات ثنائ الأتجاه ثلاثى المنطق 170
7-5-3 الشريحة 74374 فاصل ماسك ذو ثمان بتات 171
7-6 تمارين 172

الفصل الثامن : فصل مسارات المعالج **173**
8-1 مقدمة 174
8-2 لماذا مسار العناوين ؟ 175
8-3 لماذا مسار التحكم ؟ 177
8-4 تهيئة مسارات المعالج 8085 لعملية المواجهة 179
8-4-1 مسار العناوين للمعالج 8085 180
8-4-2 مسار البيانات للمعالج 8085 181
8-4-3 مسار التحكم للمعالج 8085 183
8-5 تهيئة مسارات البروسيسور Z80 لعملية المواجهة 185
8-6 تمارين 188

الفصل التاسع : مواجهة الذاكرة memory interfacing **191**
9-1 مقدمة 192
9-2 أساسيات بناء ذاكرة الحاسب 193
9-3 كيف سنوصل الذاكرة على المعالج ؟ 196
9-3-1 مثال توضيحى 197

9-3-2 نظام بلوكات الذاكرة 197
9-3-3 بناء البلوكات من شرائح 200
9-4 تمارين 207

الفصل العاشر : الأدخال والأخراج 208
10-1 مقدمة 209
10-2 طرق ارسال واستقبال المعلومات الرقمية 211
10-3 الطريقة الأولى من طرق الأدخال والأخراج
باستخدام الأمرين IN و OUT 213
10-3-1 دائرة بوابة الأخراج output port 214
10-3-2 دائرة بوابة الأدخال input port 220
10-4 الطريقة الثانية من طرق الإدال والإخراج
باستخدام خريطة الذاكرة memory map 222
10-4-1 دائرة بوابة الأخراج باستخدام خريطة الذاكرة 224
10-4-2 دائرة بوابة الأدخال باستخدام خريطة الذاكرة 225
10-5 البوابات القابلة للبرمجة 227
10-5-1 تركيب الشريحة 8255A 228
10-5-2 برمجة الشريحة 8255A 230
10-5-3 حالات modes تشغيل الشريحة 8255A 234
10-5-3-1 الحالة صفر mode zero 235
10-5-3-2 الحالة واحد mode one 238
10-5-3-3 الحالة اثنين mode two 244
10-6 تمارين 245

الفصل الحادى عشر : التحكم فى أشارة مرور 247
11-1 مقدمة 248
11-2 تركيب الدائرة 248
11-2-1مثال توضيحى 249
11-3 الأطراف الأخرى للمعالج 8085 250
11-3-1 أشارات التزامن clock 251
11-3-2 بدأ واعادة التشغيل 252
11-3-3 الطرفان HOLD و HLDA 254

11-3-4 الطرف READY 255
11-3-5 طرفى الحالة S0 و S1 256
11-3-6 أطراف المقاطعة 256
11-3-7 الطرفان SID و SOD 257
11-4 الأطراف الأخرى للمعالج Z80 258
11-4-1 أطراف المقاطعة 258
11-4-2 الطرف RFSH 258
11-4-3 الطرف HALT 259
11-4-4 الطرف WAIT 259
11-4-5 الطرف M1 260
11-4-6 الطرف CLK 260
11-5 إشارات المرور 260
11-6 تمارين 269

الفصل الثانى عشر : البرامج الفرعية subroutines 270
12-1 مقدمة 271
12-2 ما هو البرنامج الفرعى ؟ 271
12-3 كيف يعود المعالج الى نفس المكان الذى خرج منه ؟ 273
12-4 حساب أزمنة التأخير 277
12-5 تمارين 280

الفصل الثالث عشر : المقاطعة interrupt 282
13-1 مقدمة 283
13-2 طريقة طرق الأبواب لخدمة الأجهزة المحيطة polling 283
13-3 المقاطعة 285
13-4 مقاطعة المعالج 8085 286
13-4-1 الخطوط RST7.5 و RST6.5 و RST5.5 287
13-4-2 الخط TRAP 296
13-4-3 الخط INTR 297
13-4-4 كيف يتم تحديد العنوان الذى سيتم القفز اليه فى حالة المقاطعة INTR ؟ 298
13-5 مقاطعة المعالج Z80 299

13-5-1 الخط NMI 299
13-5-2 الخط INT 301
13-6 تمارين 305

الفصل الرابع عشر : التركيب الهيكلى للمعالج intel/8086/8088 307
14-1 مقدمة 308
14-2 نظرة داخلية على محتويات المعالج 8086/8088 309
14-3 نظرة تفصيلية على مسجلات المعالج 8086/8088 310
14-3-1 المسجلات عامة الأغراض 312
14-3-2 المسجلات الخاصة 315
14-4 تجزىء الذاكرة memory segmentation 315
14-4-1 مسجل تجزىء البرامج CS 318
14-4-2 مسجل تجزىء البيانات DS 318
14-4-3 مسجل تجزىء المكدسة SS 318
14-4-4 مسجل التجزىء الإضافى ES 319
14-4-1 مسجل الأعلام SR 319
14-5 طرق العنونة addressing modes 321
14-5-1 عنونة المسجل 322
14-5-2 العنونة الفورية 322
14-5-3 العنونة المباشرة 323
14-5-4 العنونة غير المباشرة 323
14-5-5 عنونة القاعدة زائد الفهرسة 324
14-5-6 العنونة النسبية 325
14-6 تمارين 325

الفصل الخامس عشر : برمجة المعالج intel8086/8088 328
15-1 مقدمة 329
15-1 خطوات كتابة وتنفيذ برامج لغة التجميع 329
15-2 مكونات برنامج الأسمبلى 335
15-3 أوامر لغة الأسمبلى 335
15-4 مجموعة أوامر الانتقال 338
15-5 الديبجر debugger 338

15-5-1 إظهار محتويات المسجلات 338
15-5-2 عرض أوامر الأسمبلى ابتداء من عنوان معين 339
15-5-3 عرض محتويات جزء من الذاكرة 340
15-5-4 تنفيذ البرنامج حتى عنوان معين 340
15-5-5 متابعة تنفيذ البرنامج عن طريق تنفيذ
عدد n من الخطوات 341
15-5-6 تغيير محتويات عنوان فى الذاكرة 341
15-5-7 الخروج من الديبجر 342
15-6 تمارين 342

15-7 أوامر القفز 343
15-7-1 القفز غير المشروط 343
15-7-2 القفز المشروط 343
15-7-3 الأمر Loop 345
15-8 أول خطوات التعامل مع الذاكرة 346
15-8-1 الطريقة المباشرة 346
15-8-2 الطريقة غير المباشرة 346
15-9 أوامر الحساب 348
15-10 أوامر المنطق 356
15-11 أوامر الإزاحة والدوران 358
15-12 تمارين 364

الفصل السادس عشر : مواجهة المعالج 8086/8088 366
16-1 مقدمة 367
16-2 الوظائف المختلفة لأطراف الشريحة 8086/8088 367
16-2-1 نبضات الساعة 373
16-3 عزل مسارات المعالج 8086 373
16-4 مواجهة الشريحة 8086/8088 مع الذاكرة 375
16-5 الإدخال والإخراج من وإلى المعالج 8086/8088 380
16-6 شريحة مواجهة لوحة المفاتيح القابلة للبرمجة 8279 382
16-7 المؤقت القابل للبرمجة 8254 384
16-8 الاتصالات القابلة للبرمجة 8251 391

16-9 الاتصال المباشر مع الذاكرة 8237A 392
16-10 المواجهة مع المعالجات الحسابية المساعدة 80x87 393
16-11 تمارين 394

الفصل السابع عشر : ثم ماذا ؟ ? What else **396**
17-1 مقدمة 397
17-2 المعالج 80186 397
17-2-1 أطراف المعالج 80186 400
17-2-2 برمجة المعالج 80186 403
17-3 المعالج 80286 404
17-3-1 التركيب الهيكلى للمعالج 80286 404
17-4 المعالج 80386 406
17-4-1 التركيب الهيكلى للمعالج 80386 406
17-4-2 تنظيم الذاكرة للمعالج 80386 407
17-4-3 نظام الإدخال والإخراج فى المعالج 80386 409
17-4-4 أطراف المعالج 80386 409
17-4-5 مسجلات المعالج 80386 411
17-5 الذاكرة المخبأة Cache memory 413
17-6 المعالج 80486 414
17-7 انسيابية الأوامر Instruction pipelining 415
17-8 سلسلة معالجات بنتيم Pentium Processors 420
17-9 المعالج بنتيم برو Pentium Pro Processor 422
17-10 تمارين 425

الملحق الأول : الحساب الرقمى **427**
الملحق الثانى : بعض المشاريع المقترحة يمكن تنفيذها بالمعالج **435**
مراجع الكتاب **438**
القاموس **439**