الفصل التاسع
٩
مسجلات الإزاحة
Shift Registers

obeikandl.com

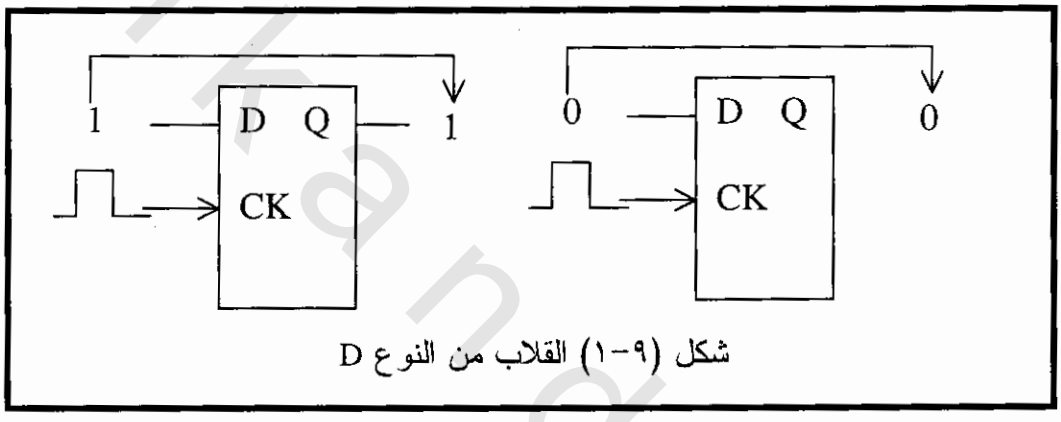
obeikandl.com

٩-١ مقدمة

مسجلات الإزاحة shift registers من المكونات الإلكترونية الكثيرة الاستخدام فى الكثير من التطبيقات الرقمية . يستخدم مسجل الإزاحة فى تسجيل البيانات الرقمية حيث يمكن إجراء بعض العمليات على محتويات المسجل . من هذه العمليات مثلا ، إزاحة البيانات من اليمين إلى اليسار أو العكس ، أو دوران البيانات من اليمين لليسار أيضا أو العكس . يمكن إدخال البيانات على المسجل على التوازى وإخراجها على التوالى ، أو إدخالها على التوالى ثم إخراجها على التوازى . كل هذه العمليات سنرى فى هذا الفصل كيفية تحقيقها .

٩-٢ وحدة بناء مسجل الإزاحة

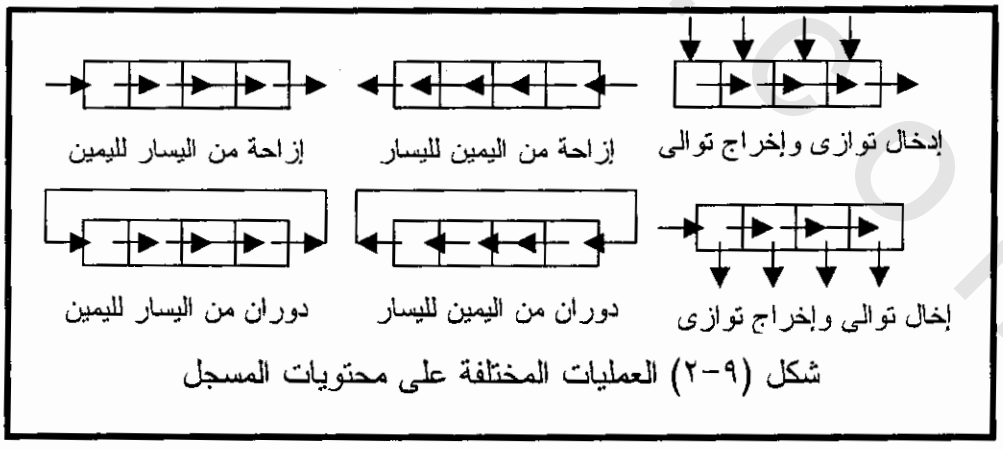
وحدة بناء مسجل الإزاحة هو القلاب من النوع D . هذا القلاب له دخل واحد اسمه D ، والدخل الآخر هو طرف التزامن CK كما رأينا فى الفصل السابع . هذا القلاب له خرج Q وعكسه $\overline{Q}$. الإشارة الموجودة على الدخل D تنتقل إلى الخرج Q بعد إعطاء نبضة على طرف التزامن CK ، ومن هنا كانت التسمية D اختصارا لكلمة تأخير delay . شكل (٩-١) يبين قلاب من النوع D وكيفية تسجيل الدخل على الخرج على سبيل التذكرة .



شكل (٩-١) القلاب من النوع D

٩-٣ العمليات المختلفة على محتويات مسجل الإزاحة

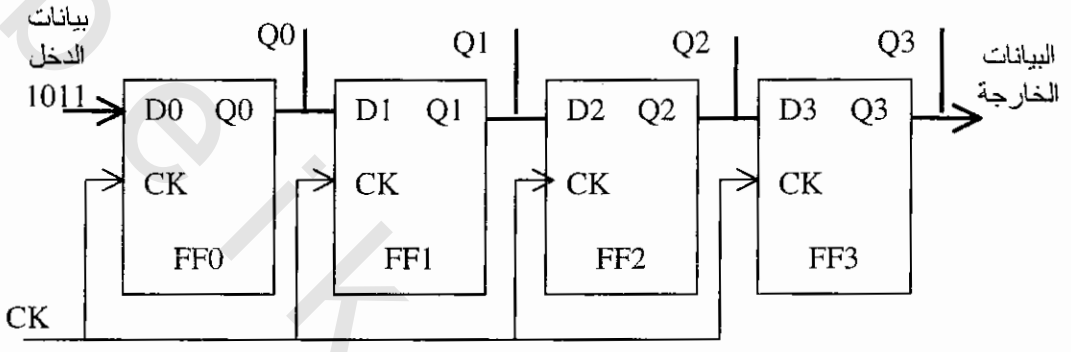
كما ذكرنا فإنه هناك الكثير من العمليات التى يمكن إجراؤها على محتويات مسجل الإزاحة . شكل (٩-٢) يبين رسما تخطيطيا لهذه العمليات .



شكل (٩-٢) العمليات المختلفة على محتويات المسجل

٩-٤ الإدخال والإخراج المتتالى للبيانات
Serial In Serial Out

شكل (٩-٣) يبين طريقة توصيل ٤ قلابات من النوع D لتعمل كمسجل إزاحة يمكن إزاحة محتوياته من اليسار لليمين مع كل نبضة على طرف التزامن CK . يتم إدخال البيانات من أقصى يسار المسجل وإخراجها على التوالى من أقصى يمين المسجل . جدول ٩-١ يبين محتويات كل قلاب مع كل نبضة من نبضات التزامن بفرض أن المسجل قد تم تصفيره فى البداية ، والبيانات المراد إدخالها إلى المسجل هى 1011 . لاحظ من الجدول أنه بعد ٤ نبضات تم إدخال كل البيانات فى المسجل .



شكل (٩-٣) مسجل إزاحة من اليسار لليمين

فى جدول ٩-٢ تم وضع صفر على الدخل D0 وإعطاء نبضات تزامن حيث نلاحظ أنه بعد ٤ نبضات خرجت كل البيانات الموجودة داخل المسجل من الخرج Q3 وتم تصفير المسجل مرة أخرى .

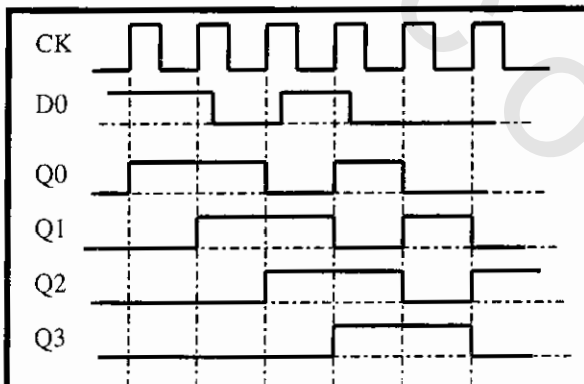
شكل (٩-٤) يبين تغير الخرج على كل قلاب من قلابات المسجل الموجود فى شكل (٩-٣) مع الزمن عند وضع دخل معين على الدخل D3 وإعطاء نبضات على طرف التزامن CK ، تتبع هذا الشكل وحاول فهمه .

CK	D0	Q0	Q1	Q2	Q3
0	0	0	0	0	0
1	1	1	0	0	0
2	1	1	1	0	0
3	0	0	1	1	0
4	1	1	0	1	1

جدول ٩-١ بعد ٤ نبضات تزامن تم تسجيل الدخل 1011 على خرج المسجل

CK	D0	Q0	Q1	Q2	Q3
4	1	1	0	1	1
5	0	0	1	0	1
6	0	0	0	1	0
7	0	0	0	0	1
8	0	0	0	0	0

جدول ٩-٢ استمرار الإزاحة حتى تم تصفير المسجل مرة أخرى



شكل (٩-٤) خروج المسجل مع الزمن

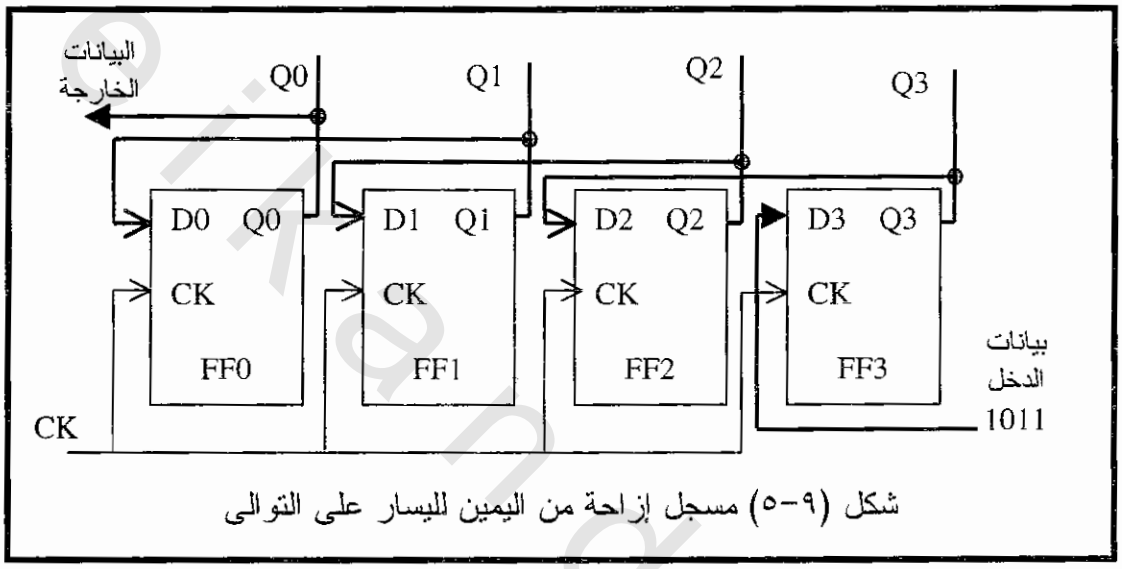
obeikandl.com

٩-٥ إدخال البيانات على التوالى وإخراجها على التوازى
Serial In Parallel Out

فى شكل (٩-٣) تم إدخال البيانات على التوالى من اليسار . بعد أى عدد من نبضات التزامن يمكن قراءة الخرج من على كل الخروج Q3 Q2 Q1 Q0 مرة واحدة على التوازى . بذلك نكون قد أدخلنا البيانات على التوالى من ناحية اليسار وقرأناها مرة واحدة على التوازى .

٩-٦ الإزاحة على التوالى من اليمين لليسار
Serial Right To Left Shift

بإعادة ترتيب التوصيلات بين القلابات فى شكل (٩-٣) يمكن إدخال البيانات من ناحية اليمين وإزاحتها من اليمين لليسار مع كل نبضة تزامن . لاحظ أنه فى هذه الحالة تم توصيل خرج كل قلاب كدخل للقلاب الذى على يساره . شكل (٩-٥) يبين هذا المسجل .



شكل (٩-٥) مسجل إزاحة من اليمين لليسار على التوالى

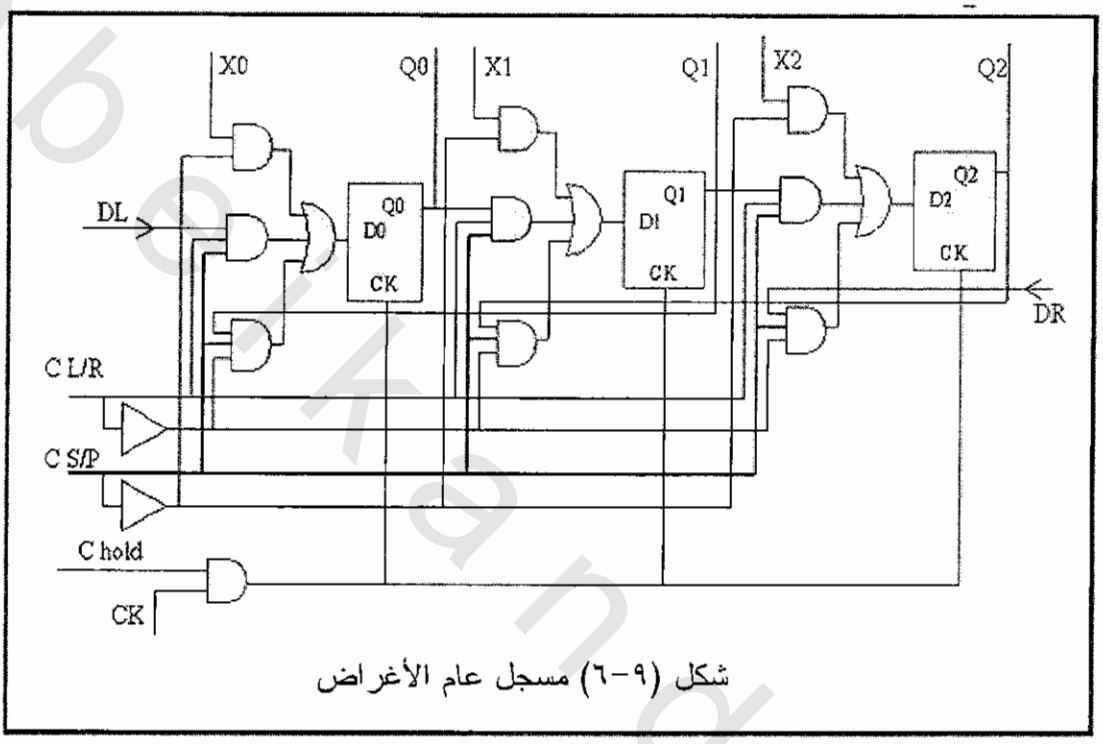
أكتب محتويات المسجل الموجود فى شكل (٩-٥) مع كل نبضة تزامن لإدخال البيانات 1011 فى جدولين كما فى الجداول ٩-١ و ٩-٢ . ارسم شكل الإشارة على كل خرج مع الزمن فى حالة الإزاحة من اليمين لليسار كما فى شكل (٩-٤) .

٩-٧ مسجل الإزاحة عام الأغراض

سنقدم فى هذا الجزء مسجلا عام الأغراض يمكن له عمل جميع أنواع الإزاحة المتتالية من اليمين لليسار أو العكس ، كما يمكن له إدخال البيانات على التوالى وإخراجها على التوازى ، أو إدخال البيانات على التوازى وإخراجها على التوالى . كل هذه العمليات تتم من خلال خطوط تحكم يمكن بها اختيار العملية المطلوبة . شكل (٩-٦) يبين هذا المسجل . حاول أن تتبع كل العمليات السابقة على هذا المسجل .

فى شكل (٩-٦) بوضع خط التحكم Chold=0 يتم منع نبضات التزامن من المرور إلى أطراف القلابات ويتجمد المسجل على وضعه ولا يتغير خرجه إلى أن يصبح هذا الخط واحد حيث عندها يسمح لنبضات التزامن بالمرور ويعمل المسجل . الخط C S/P يستخدم لاختيار التعامل على التوالى أم على التوازى . بوضع الخط CS/P=1 فإن المسجل يعمل فى الإزاحة على التوالى ، ويكون اتجاه الإزاحة على حسب الإشارة الموجودة على الخط CL/R . فإذا كان الخط CL/R=1 فإن الإزاحة تكون من اليسار إلى اليمين ، ويتم إدخال البيانات المتتالية

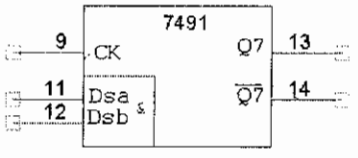
من ناحية اليسار (DL) . أما إذا كان الخط CL/R=0 فإن الإزاحة تكون من اليمين لليسار ويتم إدخال البيانات من ناحية اليمين على الطرف (DR) . أما إذا كان الخط CS/P=0 فإن كل مسارات الإزاحة المتتالية تغلق سواء من اليمين لليسار أو العكس حيث تخمد كل بوابة AND التى تعمل فى هذا الاتجاه ، أما البوبات التى تدخل البيانات المتوازية (X0, X1, X2) من خلالها فإنها تنشط فى هذه الحالة وبذلك تدخل هذه البيانات المتوازية مع أول نبضة تزامن . توجد الكثير من الشرائح التى تؤدى جزء من ما يقوم به مثل هذا المسجل العام وشرائح تؤدى كل وظيفته ، وسنقدم فيما يلى بعض هذه الشرائح .



شكل (٩-٦) مسجل عام الأغراض

٩-٨ الشريحة 7491 مسجل إزاحة توالى ٨ بت

8 bit serial left to right shift register

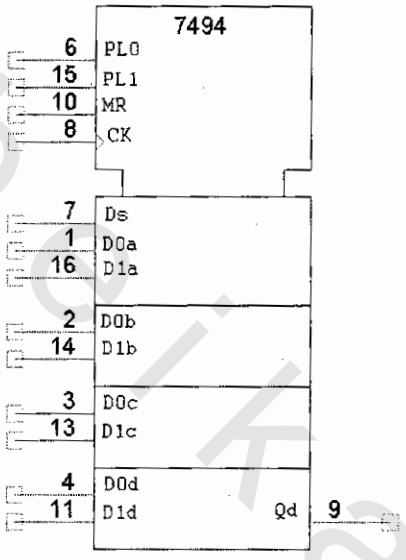


شكل (٩-٧) الرسم الوظيفى للشريحة 7491

الشريحة 7491 عبارة عن مسجل إزاحة توالى ومن اتجاه واحد فقط ذو ٨ بتات . البيانات الداخلة تدخل من أحد طرفى الدخل Dsa أو Dsb اللذان يمثلان طرفى دخل لبوابة AND . لذلك فإنه إذا كان Dsa=Dsb=1 فإنه يتم إدخال ١ إلى المسجل ويمكن إزاحته مع كل نبضة تزامن . أما إذا كان Dsa=Dsb=0 فإنه يتم إدخال صفر إلى المسجل . بوضع أحد الطرفين يساوى واحد ، فإن البيانات الداخلة تكون مساوية للبيانات الموجودة على الطرف الآخر . الشريحة تحتوى ثمان قلابات ، المرحلة الأخيرة فقط هى المتاح خرجها Q7 وعكسه ، لذلك فإنه كما يتضح من شكل (٩-٧) الذى يبين الرسم الطرفى للشريحة فإن معظم الأطراف غير مستخدمة . تيار القدرة لهذه الشريحة مقداره ٣،٥ ميللي أمبير وأقصى تردد لها هو ١٨ ميجاهرتز . تتم إزاحة محتويات المسجل من Q0 إلى Q1 ثم Q2 وهكذا إلى أن تصل البيانات إلى آخر مرحلة حيث نراها على الخرج Q7 . تتم هذه الإزاحة مع الحافة الصاعدة لنبضة التزامن ، أى عند انتقال الإشارة على هذا الطرف من صفر إلى واحد . هذه

الشريحة ليس لها طرف تصفير clear لتصفير الخرج عند الحاجة . الوسيلة الوحيدة لذلك هى إزاحة أصفارا داخل الشريحة من الدخل . طرف القدرة للشريحة هو الطرف ٥ والأرضى هو الطرف ١٠ والشريحة لها ١٤ طرف .

٩-٩ الشريحة 7494 مسجل ٤ بت إدخال توازى أو توالى ، إخراج توالى
4 bit parallel in serial out shift register



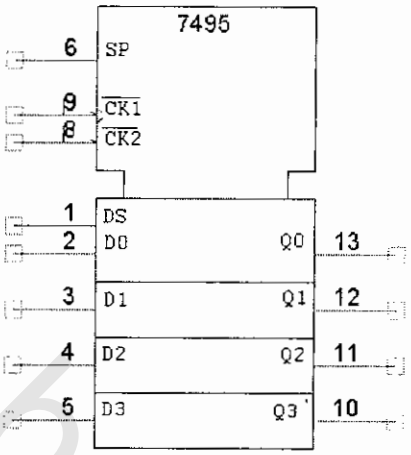
شكل (٩-٨) الرسم الوظيفى
للشريحة 7494

هذه الشريحة عبارة عن مسجل ذو ٤ بت يمكن إدخال البيانات له إما على التوالى من الطرف ٧ (Ds) ، أو على التوازى من مجموعة الأطراف الأولى D0a, D0b, D0c, D0d أو من مجموعة الأطراف الثانية D1a, D1b, D1c, D1d . يتم اختيار المجموعة الأولى كدخل للمسجل بوضع الطرف Pl0=1 والطرف Pl1=0 أو المجموعة الثانية كدخل للمسجل بوضع الطرف Pl1=1 والطرف Pl0=0 ، وذلك يعنى إمكانية إدخال البيانات من واحد من المصدرين D0 أو D1 . الشريحة لها طرف تصفير MR عندما يكون واحد يجعل خرج جميع المراحل أصفار . يتم إزاحة البيانات عند انتقال الإشارة على طرف التزامن CK من الصفر إلى الواحد أى الحافة الصاعدة . تيار مصدر القدرة للشريحة يساوى ٣،٥ ميللى أمبير ، وزمن المرور خلالها Propagation delay يساوى ٢٥ نانوثانية . شكل (٩-٨) يبين الرسم الطرفى لهذه الشريحة . طرف القدرة للشريحة هو الطرف رقم ٥ والأرضى هو الطرف ١٢ والشريحة مكونة من ١٦ طرف .

٩-١٠الشريحة 7495 مسجل ٤ بت إدخال توازى أو توالى ، إخراج توالى
4 bit parallel in serial out shift register

هذه الشريحة عبارة عن مسجل ذو ٤ بت يمكن إدخال البيانات له إما على التوالى من الطرف ١ (Ds) ، أو على التوازى من مجموعة الأطراف D0, D1, D2, D3 . يتم اختيار الدخل المتوالى بوضع صفر على خط التحكم ٦ (SP) ، واختيار الدخل المتوازى بوضع واحد على نفس الطرف . عند وضع البيانات على الدخل المتوازى نضع نبضات التزامن على الطرف CK2 حيث فى هذه الحالة مع أول نبضة تزامن تنتقل البيانات من الدخول D0, D1, D2, D3 إلى الخروج Q0, Q1, Q2, Q3 بالترتيب . وعند وضع بيانات متتالية على الطرف DS نضع نبضات التزامن على الطرف CK1 ومع كل نبضة تزامن على هذا الطرف تنتقل البيانات من Q0 إلى Q1 ومن Q1 إلى Q2 وهكذا أى إزاحة من اليسار لليمين حيث Q0 توجد فى أقصى اليسار . خروج جميع مراحل الشريحة متاحة كأطراف على العكس من الشرائح السابقة ، لذلك يمكن عمل إزاحة عكسية من Q3 إلى Q2 ومن Q2 إلى Q1 وهكذا ، أى من اليمين لليسار بفرض أن Q3 توجد فى أقصى اليمين ، وذلك بتوصيل الخرج Q3 إلى الدخل D2 والخرج Q2 إلى الدخل D1 وهكذا وذلك من خارج الشريحة . فى هذه الحالة يتم إدخال

البيانات المتتالية من على الطرف D3 . يتم إزاحة البيانات عند انتقال الإشارة على أطراف التزامن CK1 أو CK2 من الواحد إلى الصفر أى عند الحافة الهابطة . تيار مصدر القدرة للشريحة يساوى ٣٩ ميللى أمبير ، وأعلى تردد هو ٣٦ ميجاهرتز . شكل (٩-٩) يبين الرسم الوظيفى لها والشريحة لها ١٤ طرف حيث طرف القدرة هو الطرف ١٤ والأرضى هو الطرف ٧ .

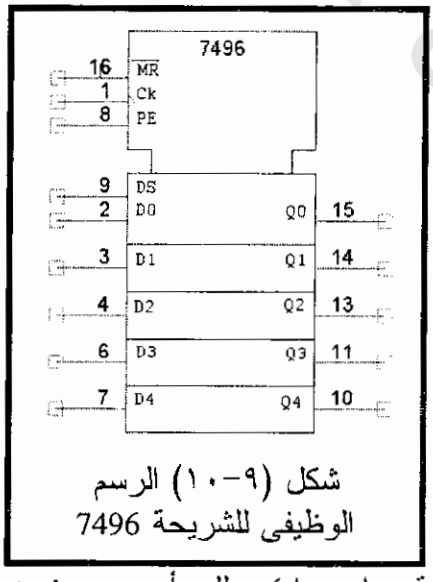


شكل (٩-٩) الرسم الوظيفى
للشريحة 7495

٩-١١ الشريحة 7496 مسجل ٥ بت إدخال توازى أو توالى إخراج توالى أو توازى

5 bit parallel in serial out shift register

تتكون هذه الشريحة من ٥ بتات مع إمكانية إدخال البيانات على التوازى من على المداخل D0, D1, D2, D3 بعد تنشيط الطرف PE بوضعه يساوى واحد ، أو على التوالى من على المدخل Ds . عند انتقال الإشارة على طرف التزامن CK من صفر إلى واحد تنتقل البيانات من المداخل المتوازية فى حالة نشاط الطرف PE ، أو تتم إزاحة البيانات على التوالى من DS إلى Q0 ومن Q0 إلى Q1 ومن Q1 إلى Q2 وهكذا . نتيجة وجود المخارج المتوازية الخمسة للشريحة فإنه يمكن إدخال البيانات على التوازى ثم إزاحتها فى الاتجاه من Q0 إلى Q4 ، أو إدخال البيانات على التوالى من الطرف DS واستلامها على التوازى من المخارج . الشريحة لها طرف تصفير $\overline{MR}$ الذى يصفر كل المخارج عند وضعه يساوى صفر . تيار القدرة للشريحة يساوى ٤٨ ميللى أمبير ، وزمن الانتقال خلالها يساوى ٢٥ نانوثانية . شكل (٩-١٠) يبين الرسم الوظيفى للشريحة وطرف القدرة لها هو ٥ الأرضى هو ١٢ والشريحة لها ١٦ طرف .



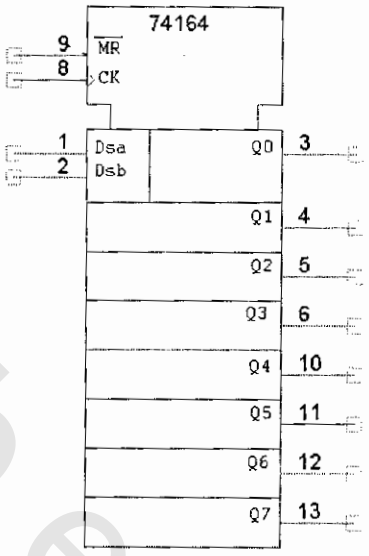
شكل (٩-١٠) الرسم
الوظيفى للشريحة 7496

٩-١٢ الشريحة 74164 مسجل ٨ بت إدخال توالى ، إخراج توازى

8 bit parallel in serial out shift register

يتكون هذا المسجل من ٨ مراحل ، جميع خروجها متاحة على أطراف الشريحة Q0 إلى Q7 كما فى شكل (٩-١١) . هناك طرفان يمكن إدخال البيانات التتابعية من أى واحد منهما وهما الطرفان Dsa و Dsb حيث يستخدم أى واحد منهما كطرف تنشيط للطرف الآخر لأنهما دخلان لبوابة AND .

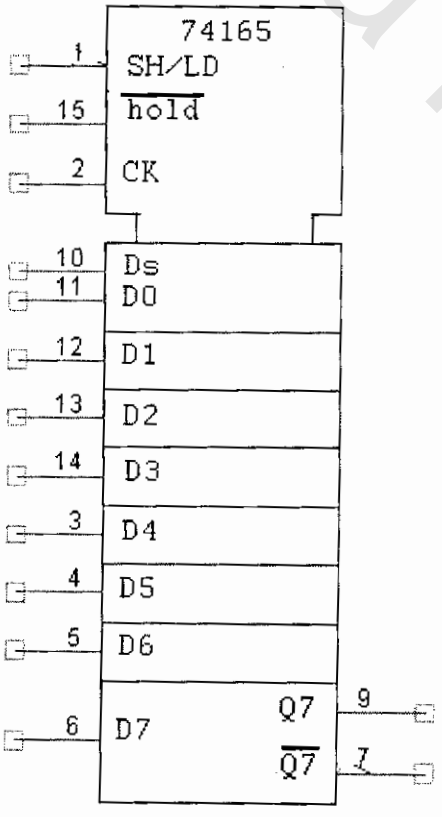
عند إدخال البيانات التتابعية على الطرف Dsa مثلا فإن الطرف Dsb لابد أن يكون واحد ، وإذا تم إدخال البيانات التتابعية على الطرف Dsb فإن الطرف الآخر Dsa لابد أن يكون واحد أيضا . يمكن ربط الطرفين Dsa و Dsb مع بعضهما وإدخال البيانات التتابعية من خلالهما فى نفس الوقت . مع كل انتقال لنبضات التزامن من صفر إلى واحد تتم إزاحة البتات من الدخل التتابعى إلى Q0 ، ومن Q0 إلى Q1 ، ومن Q1 إلى Q2 وهكذا إلى Q7 . الطرف $\overline{MR}$ طرف تصفير لجميع الخروج حيث عندما يكون هذا الطرف صفر تصفر كل الخروج . تيار القدرة للشريحة يساوى ٣٧ ميللى أمبير ، وأكبر تردد لها هو ٣٦ ميجاهرتز . الشريحة لها ١٤ طرف ، الطرف ١٤ هو طرف القدرة والطرف ٧ هو الأرضى .



شكل (٩-١١) الرسم
الوظيفى للشريحة 74164

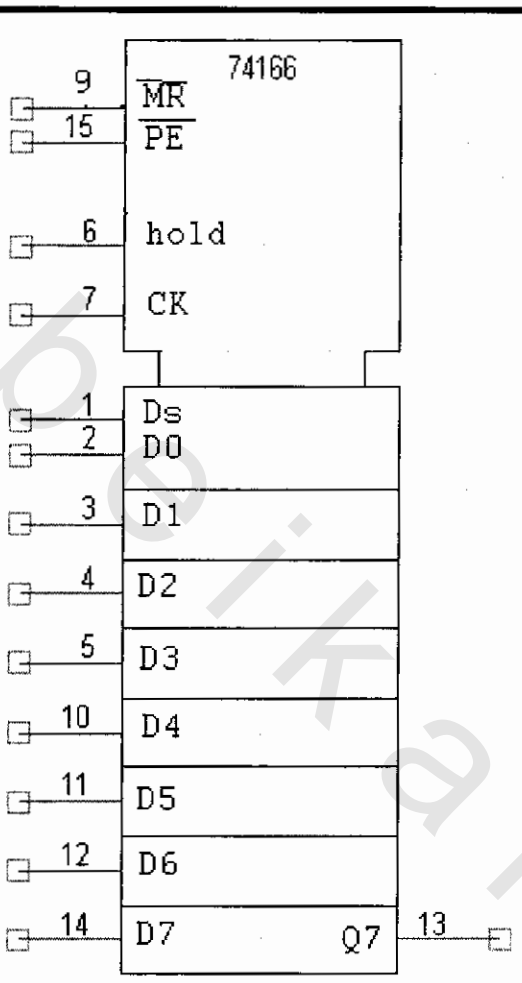
٩-١٣ الشريحة 74165 مسجل ٨ بت إدخال توالى أو توازى ، إخراج توالى
8 bit parallel in/serial in, serial out shift register

يتكون هذا المسجل من ٨ مراحل يمكن إدخال البيانات له على التوالى من الطرف Ds أو على التوازى من الأطراف D0 إلى D7 . الخرج من آخر مرحلة Q7 هو المتاح فقط وعكسه أيضا متاح Q7 . الطرف SH/LD عندما يكون صفرا يتم تحميل البيانات المدخلة على الأطراف D0 إلى D7 إلى الخروج المناظرة لها Q0 إلى Q7 . عندما يكون الطرف SH/LD=1 فى هذه الحالة يسمح بإزاحة البيانات تتابعيا من الدخل Ds إلى خرج المرحلة الأولى ومنه للمرحلة الثانية وهكذا حتى خرج آخر مرحلة Q7 . تتم هذه الإزاحة مع الحافة الصاعدة لطرف التزامن CK بشرط أن يكون الطرف hold يساوى صفر . إذا كان hold=1 فإن نبضات التزامن يتم حجبها ويتم تجميد الشريحة ، أى أن خرجها لن يتغير مع أى نبضات تزامن . تيار القدرة للشريحة هو ٤٢ ميللى أمبير ، وأقصى تردد لها هو ٢٦ ميجاهرتز . الشريحة لها ١٦ طرف ، القدرة على الطرف ١٦ والأرضى على الطرف ٨ كما فى شكل (٩-١٢) .



شكل (٩-١٢) الرسم الوظيفى
للشريحة 74165

٩-١٤ الشريحة 74166 مسجل ٨ بت إدخال توالى أو توازى ، إخراج توالى
8 bit parallel in/serial in, serial out shift register



شكل (٩-١٣) الرسم الوظيفى للشريحة 74166

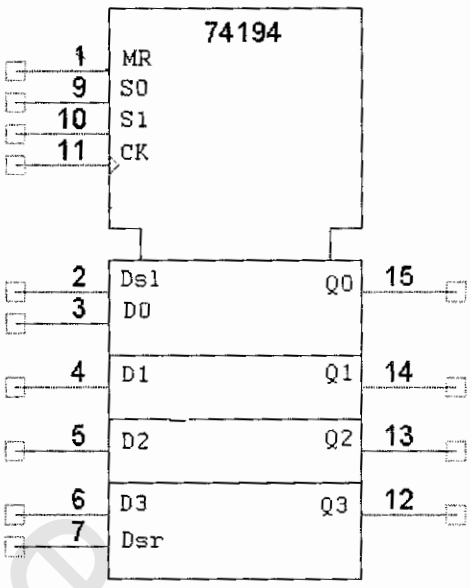
تتكون هذه الشريحة من ٨ مراحل يمكن إدخال البيانات لها على التوالى من على الطرف Ds أو على التوازى من على الأطراف D0 حتى D7 . يتم اختيار الإدخال التوالى أو التوازى عن طريق الطرف $\overline{PE}$. عندما يكون الطرف $\overline{PE}$ =0 يتم تنشيط الإدخال التوازى ومع أول نبضة على الطرف CK تنتقل البيانات من الأطراف D إلى أطراف الخرج المناظرة Q . عندما يكون $\overline{PE}$=1 ينشط طرف الإدخال التوالى وتدخل البيانات من Ds وتزاح إلى Q0 ومنها إلى Q1 ومنها إلى Q2 وهكذا . نبضات التزامن CK منخفضة الفعالية أى نشطة عندما تنتقل من صفر إلى واحد . هناك طرف تجميد للشريحة وهو الطرف hold الذى يحجب نبضات التزامن . الشريحة لها طرف تصفير وهو الطرف $\overline{MR}$ الذى يصفر كل خروج الشريحة عندما يكون صفر . تيار القدرة للشريحة ٩٠ ميللى أمبير ، وأقصى تردد لها هو ٣٥ ميجاهرتز . الشريحة مكونة من ١٦ طرف ، الأرضى على الطرف ٨ ، والقدرة على الطرف ١٦ كما فى شكل (٩-١٣) .

٩-١٥ الشريحة 74194 مسجل متعدد الأغراض ٤ بت ثنائى الاتجاه
4 bit bidirectional universal shift register

تحتوى هذه الشريحة على ٤ مراحل يمكن من خلالهم إجراء كل العمليات التى يمكن طلبها من أى مسجل إزاحة . الشريحة لها خطى تحكم S0 و S1 يمكن بهما التحكم فى طريقة تشغيل الشريحة . بوضع S0=1 و S1=1 فإن البيانات المدخلة على الأطراف D0 حتى D3 تنتقل إلى المخارج Q0 حتى Q3 مع أول نبضة تزامن من صفر إلى واحد على الدخل CK . يمكن إزاحة البيانات تتابعيا ناحية اليمين ، أى من Q0 فى اتجاه Q3 بوضع S0=1 و S1=0 ، فى هذه الحالة يتم وضع البيانات التتابعية المدخلة على الطرف Dsl (الطرف رقم ٢) .
يمكن إزاحة البيانات تتابعيا ناحية اليسار ، أى من Q3 فى اتجاه Q0 بوضع S0=0 و S1=1 ، فى هذه الحالة يتم وضع البيانات التتابعية المدخلة على الطرف Dsr (الطرف رقم ٧) .
الشريحة لها طرف تصفير $\overline{MR}$ بوضعه يساوى صفر فإن جميع مخارج المسجل يتم تصفيرها . تيار القدرة للشريحة هو ٣٩ ميللى أمبير ، وأقصى تردد هو ٣٦ ميجاهرتز .

obeikandl.com

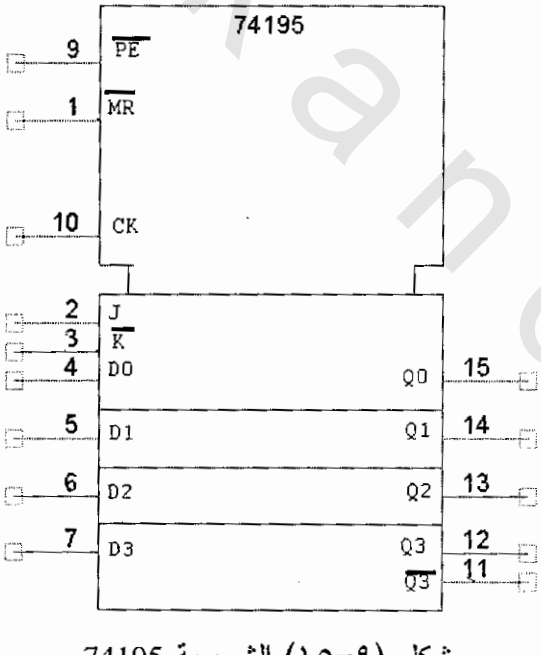
الشريحة مكونة من ١٦ طرف ، الأرضى على الطرف ٨ ، والقدرة على الطرف ١٦ كما فى شكل (٩-١٤) .



شكل (٩-١٤) الرسم الوظيفى للشريحة 74194

٩-١٦ الشريحة 74195 مسجل ٤ بت ، دخل توازى خرج توالى
4 bit parallel in serial out shift register

تتكون هذه الشريحة من ٤ مراحل يمكن إدخال البيانات على التوازى لكل منها من خلال اطراف الدخل D0 حتى D3 بشرط أن يكون الطرف $\overline{PE}$=0 مع إعطاء نبضة تزامن على الطرف CK حيث عندها تنتقل البيانات الموجودة على المداخل D0 حتى D3 إلى المخارج Q0 حتى Q3 . عندما يكون $\overline{PE}$=1 يمكن إجراء الإزاحة من اليسار لليمين ، Q0 فى اتجاه Q3 ، ويتم إدخال البيانات التتابعية من خلال الطرفين J و K بعد توصيلهما ببعضهما . تتم الإزاحة عند انتقال الإشارة على الطرف CK من صفر إلى واحد . هناك طرف التصفير $\overline{MR}$ الذى عندما يكون صفر تصبح كل المخارج تساوى صفر . تيار القدرة للشريحة هو ٣٩ ميللى أمبير وأقصى تردد هو ٣٩ ميجاهرتز . الشريحة مكونة من ١٦ طرف ، الأرضى على الطرف ٨ ، والقدرة على الطرف ١٦ كما فى شكل (٩-١٥) .

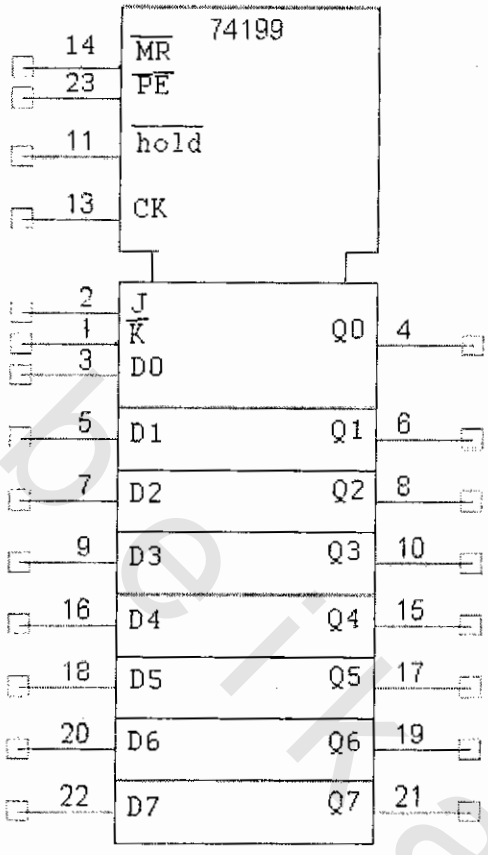


شكل (٩-١٥) الشريحة 74195

٩-١٧ الشريحة 74199 مسجل ٨ بت ، دخل توازى خرج توالى
8 bit parallel in serial out shift register

تتكون هذه الشريحة من ٨ مراحل يمكن إدخال البيانات على التوازى لكل منها من خلال اطراف الدخل D0 حتى D7 بشرط أن يكون الطرف $\overline{PE}$=0 مع إعطاء نبضة تزامن على الطرف CK حيث عندها تنتقل البيانات الموجودة على المداخل D0 حتى D7 إلى المخارج Q0 حتى Q7 . عندما يكون $\overline{PE}$=1 يمكن إجراء الإزاحة من اليسار لليمين ، Q0 فى اتجاه

Q7 ، ويتم إدخال البيانات التتابعية من خلال الطرفين J و K بعد توصيلهما ببعضهما . تتم الإزاحة عند انتقال الإشارة على الطرف CK من صفر إلى واحد . هناك طرف التصفير $\overline{MR}$ الذى عندما يكون صفر تصبح كل المخارج تساوى صفر . هناك طرف تجميد للشريحة وهو الطرف hold الذى يحجب نبضات التزامن ، وبالتالى يجمد عمل الشريحة ويمنع أى تغيير . تيار القدرة للشريحة هو ٩٠ ميللى أمبير وأقصى تردد هو ٣٥ ميجاهرتز . الشريحة مكونة من ٢٤ طرف ، الأرضى على الطرف ١٢ ، والقدرة على الطرف ٢٤ كما فى شكل (٩-١٦) .

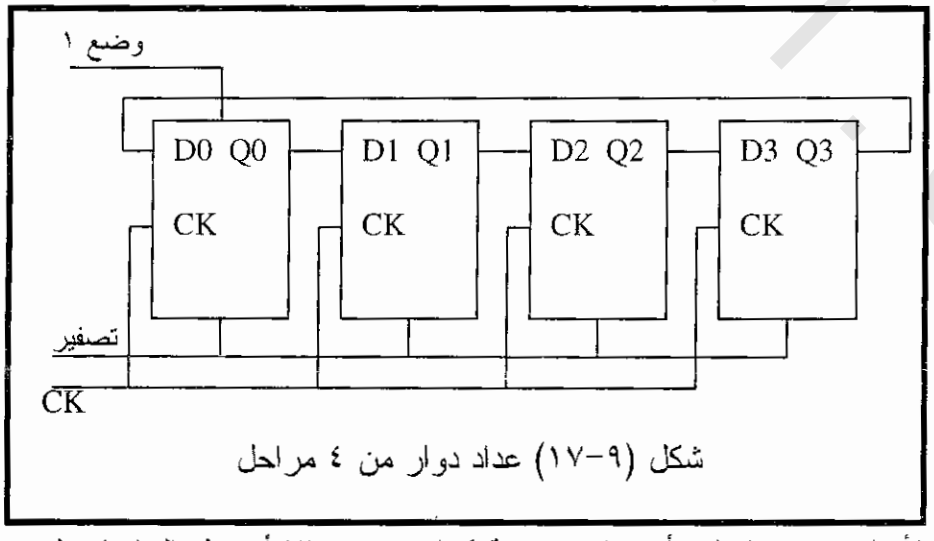


شكل (٩-١٦) الرسم الوظيفى للشريحة 74199

نبضات التزامن	Q0	Q1	Q2	Q3
0	1	0	0	0
1	0	1	0	0
2	0	0	1	0
3	0	0	0	1

جدول ٩-٣ التتابعات الناتجة مع كل نبضة تزامن من العداد الدوار

٩-١٨ العدادات الدوارة Ring Counters



شكل (٩-١٧) عداد دوار من ٤ مراحل

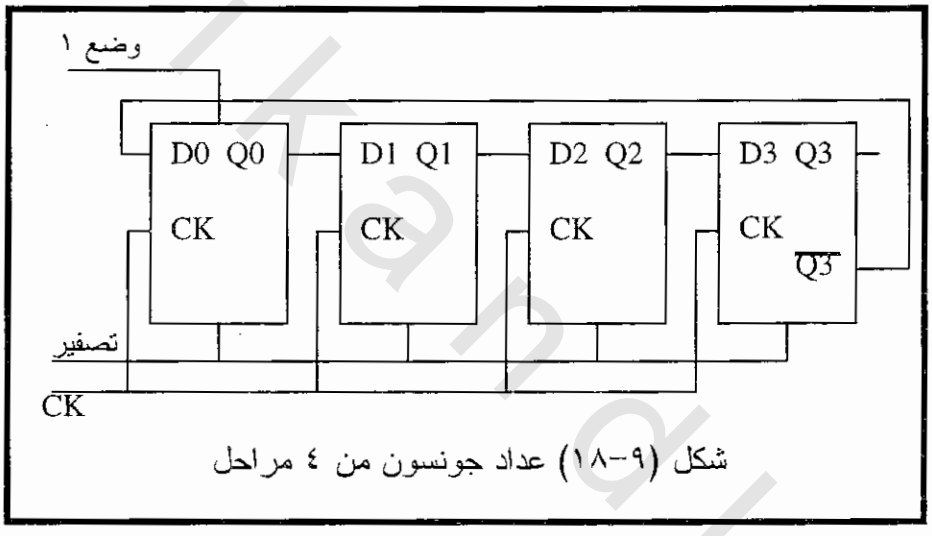
العدادات الدوارة عبارة عن مسجل إزاحة تم توصيل خرجه التتابعى من آخر مرحلة إلى دخله التتابعى فى أول مرحلة . مثل هذه الدوائر تسمى عدادات مجازا لأنها تخرج تتابعات أو نمازج معينة كما سنرى ، إلا أن هذه التتابعات ليس بالضرورة أن تكون أرقاما متتالية كما فى العدادات المعتادة . شكل (٩-١٧) يبين دائرة لعداد دوار مكونة من ٤ مراحل وجدول ٩-٣ يبين التتابعات الناتجة عن هذا العداد . لابد قبل تشغيل العداد من تحميله بنموذج من الوحايد والأصفار قبل إطلاق نبضات التزامن باستخدام

أطراف وضع الواحد presetting أو أطراف التصفير clear . فى الدائرة الموجودة فى شكل (٩-١٧) تم وضع أول مرحلة تساوى واحد Q0=1 وباقى المراحل أصفارا ، بحيث أنه مع كل نبضة تزامن يزاح هذا الواحد ناحية اليمين بمقدار بت واحدة كما فى جدول ٩-٣ . ليس بالضرورة أن يكون النموزج المبدئى هو بت واحدة تساوى واحد والباقى أصفار ، ولكن من الممكن أن نبدأ العداد بأى نموزج من الوحايد والأصفار فيما عدا أن تكون كل بتات العداد وحايد أو كل البتات أصفار . عدد التتابعات أو النمازج الناتجة من مثل هذا العداد يساوى عدد المراحل المكون منها العداد ، فقد حصلنا على ٤ نمازج من الخرج كما فى جدول ٩-٣ من العداد المكون من ٤ مراحل ، أى أن عدد النمازج الناتجة يساوى n حيث n هى عدد المراحل .

نبضات التزامن	Q0	Q1	Q2	Q3
0	1	0	0	0
1	1	1	0	0
2	1	1	1	0
3	1	1	1	1
4	0	1	1	1
5	0	0	1	1
6	0	0	0	1
7	0	0	0	0

جدول ٩-٤ التتابعات الناتجة مع كل نبضة تزامن من عداد جونسون

يمكن مضاعفة عدد النمازج الناتجة من العداد الدوار بتوصيل الخرج المعكوس $\overline{Q3}$ من آخر مرحلة إلى دخل أول مرحلة كما فى شكل (٩-١٨) . مثل هذا العداد يسمى عداد جونسون ، وجدول ٩-٤ يبين التتابعات الناتجة فى هذه الحالة ، حيث نلاحظ وجود ٨ حالات أو نمازج لهذا العداد . عدد النمازج يساوى 2n حيث n هى عدد المراحل .



شكل (٩-١٨) عداد جونسون من ٤ مراحل

٩-١٩ تطبيقات مسجلات الإزاحة

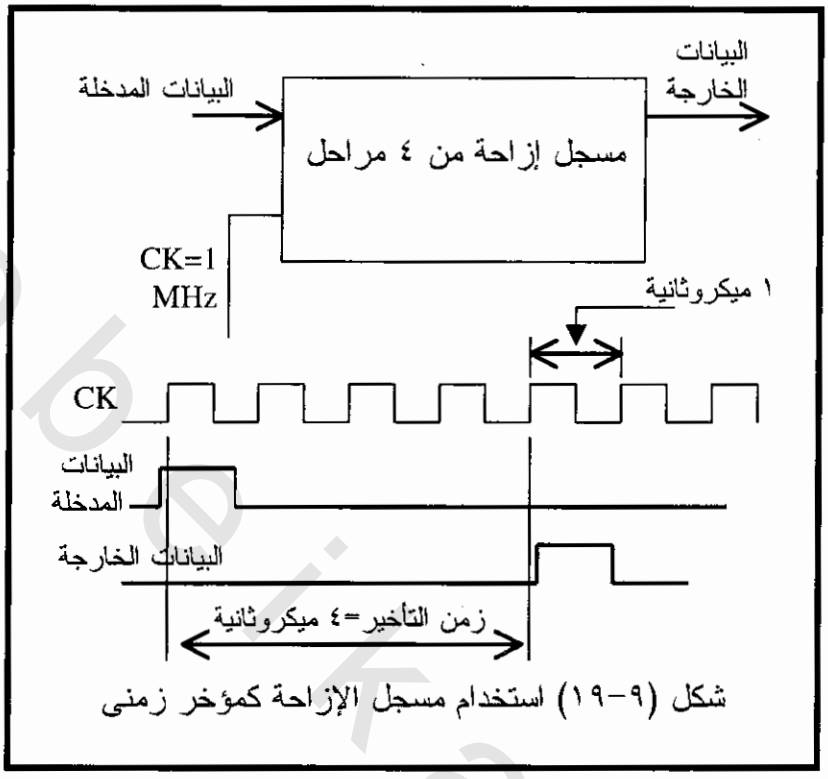
مؤخر زمنى Time delay

أى مسجل دخله توالى وخرجه توالى يمكن إدخال البيانات المتتالية على دخله ثم استقبال هذه البيانات على خرج فى آخر مرحلة بعد زمن تأخير مقداره عدد مراحل هذا المسجل مضروبا فى زمن كل نبضة من نبضات التزامن . شكل (٩-١٩) يبين رسما توضيحيا لذلك حيث نلاحظ من هذا الشكل أننا حصلنا على البيانات المدخلة بعد زمن تأخير مقداره ٤ ميكروثانية لأن عدد مراحل المسجل هو ٤ مراحل وزمن نبضة التزامن هو ١ ميكروثانية فقط .

obeikandl.com

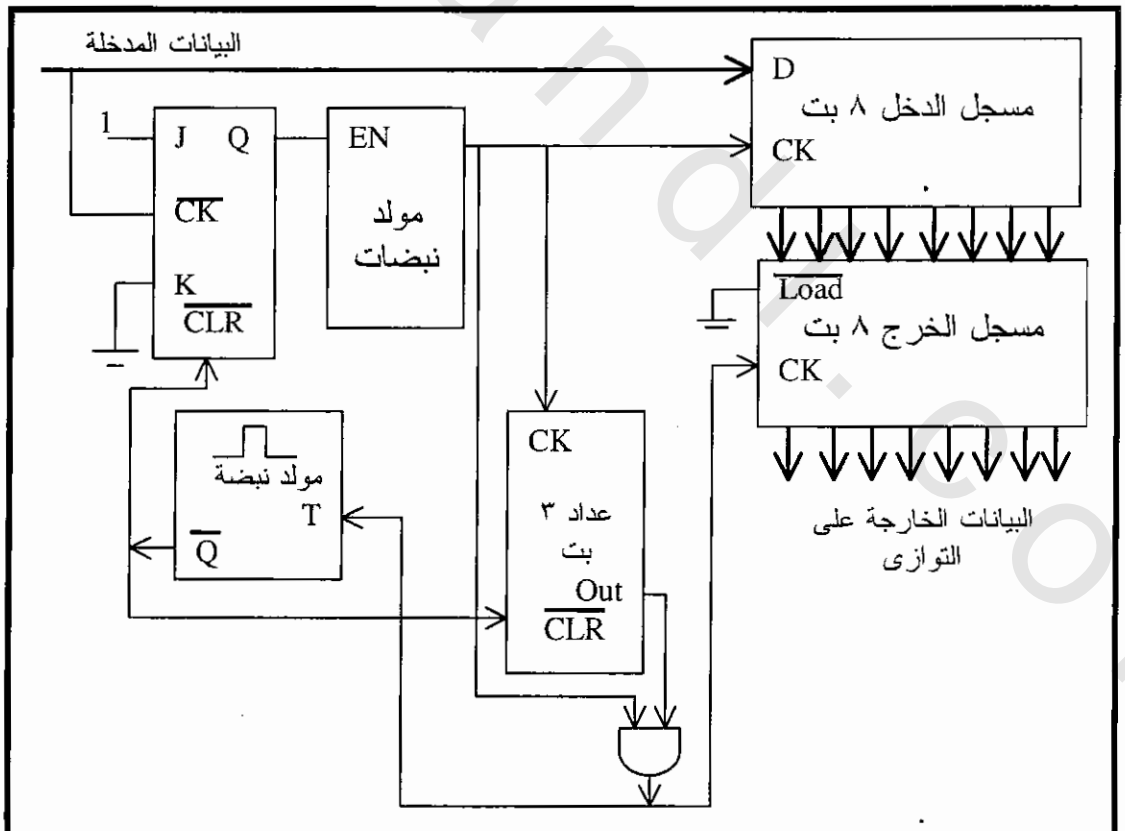
تحويل البيانات التتابعية إلى الصورة المتوازية

Serial To Parallel Conversion Of Data



شكل (٩-١٩) استخدام مسجل الإزاحة كمؤخر زمنى

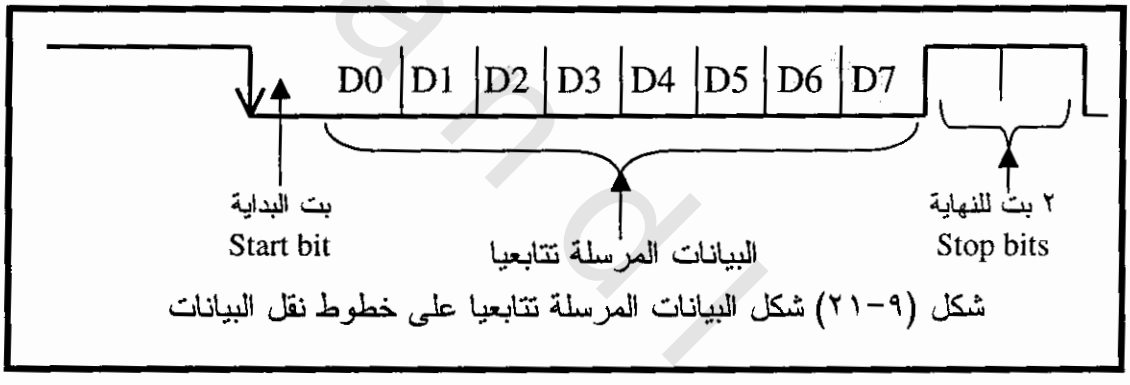
فى العادة ترسل البيانات لمسافات طويلة على خط واحد لنقل البيانات مثل خط التليفون . هذه البيانات عندما تصل إلى المستقبل لابد من تحويلها إلى الصورة المتوازية قبل إدخالها إلى المعالج أو الحاسب . شكل (٩-٢٠) يبين الدائرة التى ستقوم بهذا التحويل . لاحظ أن البيانات ترسل على خط النقل بصورة معينة كالمبينة فى شكل (٩-٢١) . فى هذا الشكل نلاحظ



شكل (٩-٢٠) تحويل البيانات من الصورة التتابعية إلى الصورة المتوازية

أن الإشارة على الخط تكون واحد دائما فى حالة عدم التراسل . عند نزول الإشارة من الواحد إلى الصفر يصبح خرج القلاب JK يساوى واحد ، ونتيجة لذلك ينشط مولد النبضات الذى يعطى نبضات تزامن بتردد يساوى تماما تردد البيانات المرسلة على خط البيانات . هذه النبضات تستخدم كنبضات تزامن لمسجل الإزاحة الأول (مسجل الدخل) الذى يستقبل البيانات التتابعية وأيضا للعداد ٣ بت الذى يعد ٨ عدات . مع كل نبضة من نبضات التزامن تزاح البيانات خلال مراحل المسجل بمقدار بت واحدة ويزداد العداد بمقدار واحد ، إلى أن يصبح خرج العداد يساوى ٨ حيث تصبح آخر مرحلة فيه تساوى واحد . عند ذلك ومع أول نبضة تزامن قادمة فإن البوابة AND تعطى واحد فى خرجها . هذا الواحد ينشط مسجل الإزاحة الثانى (مسجل الخرج) من خلال الدخل CK الخاص به فيقوم بتحميل الإشارة الموجودة على خرج المسجل الأول (مسجل الدخل) ويسجلها على خرجه هو فتصبح هى الصورة المتوازية من البيانات والتى يمكن التعامل معها من خلال معالج أو حاسب . عند صعود خرج بوابة ال AND من صفر إلى واحد ينشط مولد النبضة one shot الذى يعطى نبضة واحدة تصفر كل من العداد والقلاب JK استعدادا لبدأ التعامل مع مجموعة جديدة من البيانات .

لا يخلو أى حاسب من شريحة الإرسال والاستقبال التتابعى والتى يطلق عليها UART وذلك اختصار ل Universal Asynchronous Receiver Transmitter أو شريحة الاستقبال والإرسال الغير توافقى . تحتوى هذه الشريحة على دائرة تحويل من توالى إلى توازى كالتى شرحناها سابقا كما تحتوى أيضا على دائرة أخرى تقوم بالعملية العكسية وهى التحويل من توازى إلى تتابع تمهيدا للإرسال . لذلك فإن هذه الشريحة توجد دائما فى كارت المودیم لأداء مهمة التحويل فى الاتجاهين .



شكل (٩-٢١) شكل البيانات المرسلة تتابعيا على خطوط نقل البيانات

٩-٢٠ تمارين

١- لماذا تعتبر مسجلات الإزاحة أحد وسائل التخزين ؟

٢- مسجل إزاحة من ٤ بت ، أكتب الخرج على كل مرحلة مع كل نبضة تزامن إذا كان الدخل التتابعى هو 1001110101000111O .

٣- ارسم رسم صندوقى لمسجل إزاحة من ٥ بت عام الأغراض مستخدما شرائح حقيقية مبينا رقم كل شريحة يتم استخدامها .

٤- استخدم وحدتين من الشريحة ٧٤١٩٥ للحصول على مسجل إزاحة من ٨ بت .

٥- استخدم وحدتين من الشريحة ٧٤١٩٤ للحصول على مسجل إزاحة من ٨ بت يمكن إزاحة محتوياته فى كلا الاتجاهين .

٦- ما هو الفرق بين العداد الدوار والعداد الثنائى .

٧- صمم عداد دوار من ١٠ مراحل مستخدما أحد قلابات D .

٨- فى تمرين ٦ افترض أن أول قلاب فقط هو الذى خرجه يساوى واحد وباقى الخروج تساوى أصفار . ارسم المخطط الزمنى على كل خرج مع نبضات التزامن .
٩- أكتب جدول الحقيقة للدائرة المصممة فى تمرين ٧ .
١٠- كرر تمارين ٦ و ٧ و ٨ مستخدما عداد جونسون .
١١- استخدم الشريحة ٧٤١٩٥ للحصول على عداد دوار من ١٦ مرحلة .
١٢- ارسم دائرة تفصيلية لدائرة تحويل البيانات من الصورة المتوازية إلى الصورة التتابعية .
١٣- صمم دائرة تأخير إشارة بمقدار ٥ ميللى ثانية . الإشارة الداخلة ترددها يساوى ١٠٠ هرتز .

obeikandl.com