

الفصل الثالث

٣

البوابات المنطقية

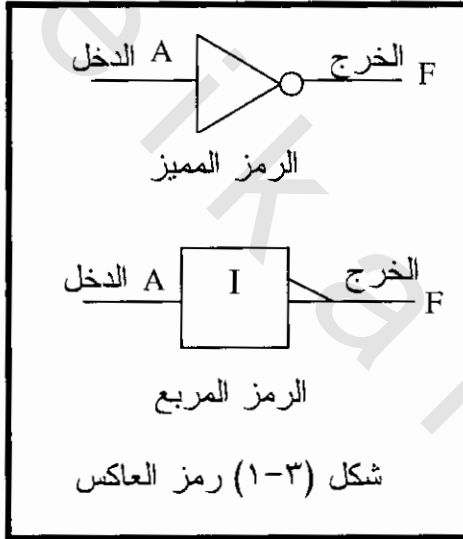
Logic Gates

obeikandi.com

٣-١ مقدمة

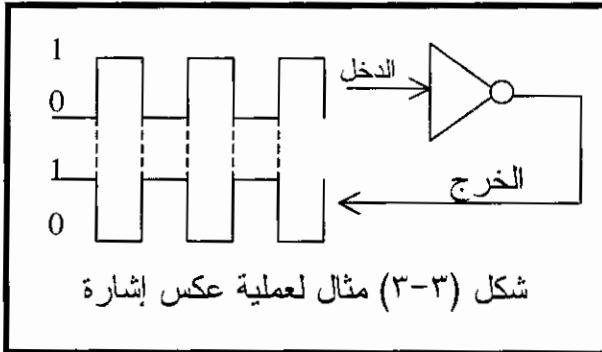
بعد أن درسنا أنظمة العد في الفصل السابق سنقوم بالشرح التفصيلي لكل بوابة من البوابات المنطقية الشهيرة من حيث جدول الحقيقة لهذه البوابة والرمز القياسي لكل منها المستخدم في المراجع مع بعض التطبيقات البسيطة لكل بوابة وشرح لبعض الشرائح المتاحة في السوق والتي تحقق هذه البوابة . سيعقب هذه الفصل فصل كامل عن الجبر المنطقي الذي يشرح أهم قوانين هذا النوع من الجبر . كما سنرى ، فإن البوابات المنطقية تعتبر أحجار البناء لأي نظام رقمي لذلك لزم أن نفرّد لها هذا الفصل بالكامل . البوابات التي سندرسها في هذا الفصل هي كالتالي : بوابة النفي NOT gate ، بوابة الأند AND gate ، بوابة الأور OR gate ، بوابة الناند NAND gate ، بوابة النور NOR gate ، بوابة الإكس XOR gate .

٣-٢ بوابة النفي NOT gate



الخرج	الدخل
1	0
0	1

شكل (٢-٣) جدول الحقيقة للعاكس



بوابة النفي أو العاكس تقوم بعكس الدخل ووضعه على الخرج . لذلك فإنه إذا كان الدخل يساوى واحد فإن الخرج يكون صفر ، وإذا كان الدخل يساوى صفر فالخرج يكون واحد . شكل (١-٣) يبين الرمز المنطقي للعاكس . هناك نظامان لرسم الرمز المنطقي لأي بوابة منطقية والنظامان يستخدمان في كل المراجع تقريبا . في النظام الأول يكون هناك شكل مميز لكل بوابة يميزها عن البوابات الأخرى كما سنرى وسنطلق عليه الرمز المميز . في النظام الثاني تأخذ جميع البوابات الشكل المربع ويتم وضع حرف معين داخل المربع يميز كل بوابة عن الأخرى . في شكل (١-٣) الرمز المميز لبوابة العاكس هو المثلث ودائرة صغيرة في الخرج . بينما

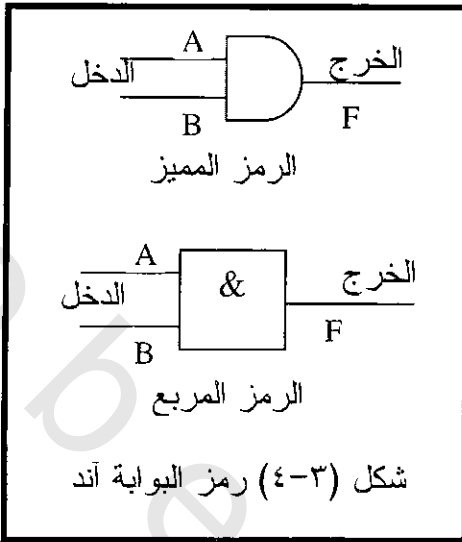
الرمز المربع عبارة عن مربع بداخله حرف I الكبير ومثلث في الخرج كما في شكل (١-٣) . في هذا الكتاب سنستخدم كل من النظامين في رسم رموز البوابات . دائما سنعتبر الدخل للدائرة المنطقية من ناحية اليسار والخرج من ناحية اليمين إلا في بعض المواضع التي يصعب معها ذلك . شكل (٢-٣) يبين جدول الحقيقة للعاكس . التعبير عن عملية العكس لأي متغير منطقي

يكون بوضع خط فوق المتغير كالتالي :

$X = \bar{A}$ وهذا يعنى أن المتغير X يساوى معكوس المتغير A . شكل (٣-٣) يبين موجة داخلية إلى العاكس والخرج الناتج وذلك كمثال على عمل العاكس .

التطبيقات على استخدام العاكس كثيرة ومتعددة فالعاكس تقريبا من أكثر البوابات المنطقية استخداما حيث لا تخلو دائرة منطقية من عاكس أو أكثر كما سنرى في الفصول القادمة من هذا الكتاب .

٣-٣ البوابة آند AND gate

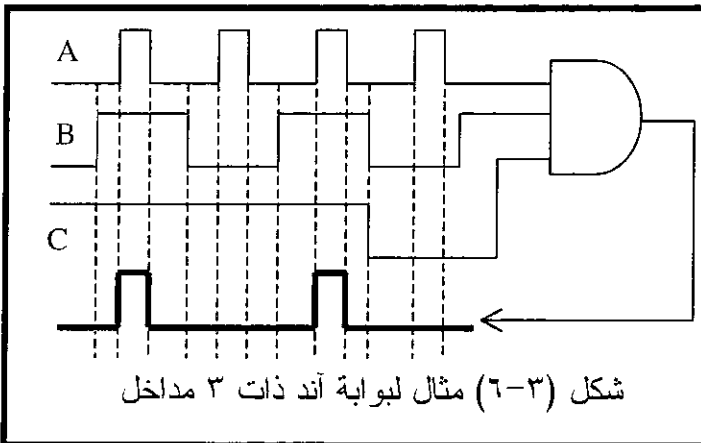


بوابة الآند واحدة من البوابات الأساسية التي تستخدم في بناء الكثير من الدوال والأنظمة الرقمية . بوابة الآند يكون لها دخلان أو أكثر وهي تقوم بعملية الضرب المنطقي على هذه المداخل ووضعها على الخرج الوحيد . لذلك فإن خرج هذه البوابة يكون واحد في حالة واحدة فقط وهي عندما تكون كل المداخل تساوى وحيد ، ويكون الخرج صفر في كل الحالات الأخرى التي يكون فيها أى واحد من المداخل أو كل المداخل تساوى أصفاراً . شكل (٤-٣) يبين الرمز المميز والرمز المربع لهذه البوابة . لاحظ وجود الحرف & الدال على نوع هذه البوابة في داخل الرمز المربع . شكل (٥-٣) يبين جدول الحقيقة لبوابة آند لها ٣ مداخل . جدول الحقيقة لأى دائرة أو بوابة منطقية يعطى قيمة الخرج عند جميع القيم الممكنة لكل المداخل . فإذا كان هناك ٣ مداخل مثلاً فإن جدول الحقيقة سيتكون من $2^3 = 8$ حالة كما في شكل (٥-٣) . التعبير عن خرج بوابة الآند كدالة في الدخل يكون كالتالي : $F = ABC$ وذلك للبوابة ذات الثلاث مداخل . شكل (٦-٣) يبين الإشارة الزمنية على كل واحد من المداخل الثلاثة لبوابة آند والخرج المقابل . لاحظ أن الخرج في هذا الشكل لا يكون واحد إلا إذا كان الثلاثة مداخل A و B و C كلها وحيد في نفس الوقت .

الدخل			الخرج
A	B	C	F
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

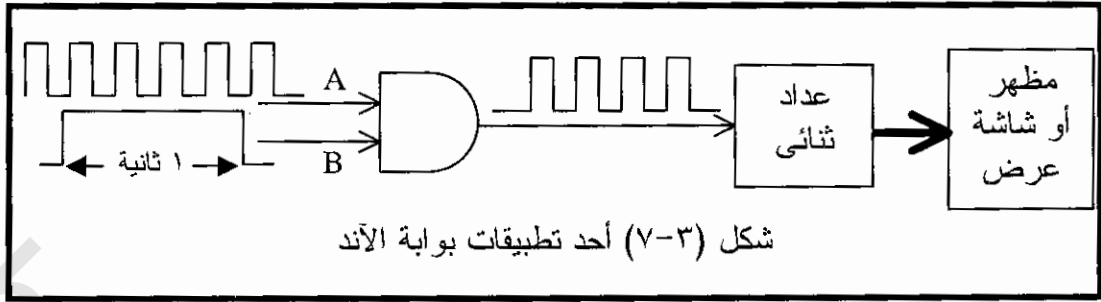
شكل (٥-٣) جدول الحقيقة لبوابة آند

من التطبيقات الشائعة لبوابة الآند هي استخدامها كمفتاح . بوابة الآند ذات الدخلين يمكن النظر إليها على أنه إذا كان أحد الدخلين يساوى صفر فإن الخرج يساوى صفر أيضاً ، بينما إذا كان أحد الدخلين يساوى واحد فإن الخرج يساوى الدخل الآخر . أى أن أحد الدخلين يكون بمثابة مفتاح إما أنه يمنع الدخل الآخر من المرور إلى الخرج فيكون الخرج بصفر ، أو يجعل الدخل الآخر يمر إلى الخرج . شكل (٧-٣) يبين استخدام هذه الفكرة في عمل عداد يقوم بعد النبضات في فترة زمنية محددة ولتكن ثانية مثلاً لبيان تردد هذه النبضات . في هذا الدائرة تم وضع نبضة عرضها ثانية على أحد الدخلين ، والنبضات المراد عدّها على الدخل الآخر لبوابة الآند . خرج بوابة الآند أخذ كدخل للعداد كما في شكل (٧-٣) . لاحظ أن النبضات المراد قياس ترددها مرت إلى خرج الآند في أثناء الواحد ثانية التي كان فيها الدخل الآخر يساوى واحد . عادة يطلق على الطرف B كما في شكل (٧-٣) بأنه طرف تنشيط Enable للطرف A . أى أن الإشارة على الطرف

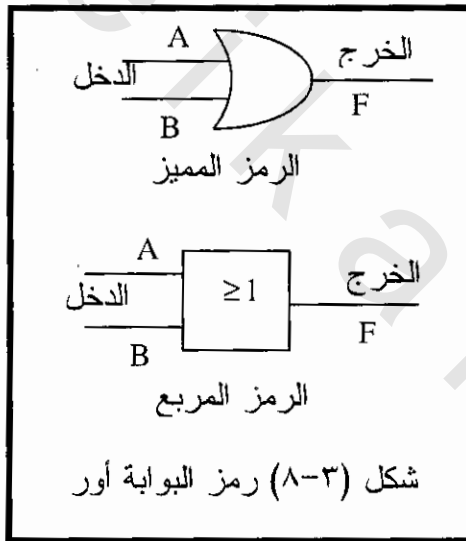


أحد الدخلين ، والنبضات المراد عدّها على الدخل الآخر لبوابة الآند . خرج بوابة الآند أخذ كدخل للعداد كما في شكل (٧-٣) . لاحظ أن النبضات المراد قياس ترددها مرت إلى خرج الآند في أثناء الواحد ثانية التي كان فيها الدخل الآخر يساوى واحد . عادة يطلق على الطرف B كما في شكل (٧-٣) بأنه طرف تنشيط Enable للطرف A . أى أن الإشارة على الطرف

A لن تمر إلى الخرج إلا إذا سمح لها الطرف B بالمرور وذلك عندما يكون الطرف B نشط أى يساوى واحد . التعبير عن خرج بوابة الأند كدالة فى الدخل يكون كالتالى : $F=ABC$ وذلك للبوابات ذات الثلاث مداخل .



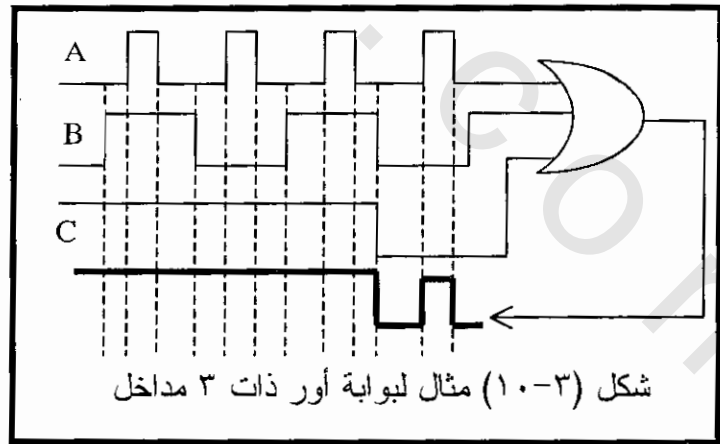
٣-٤ البوابة أور OR gate



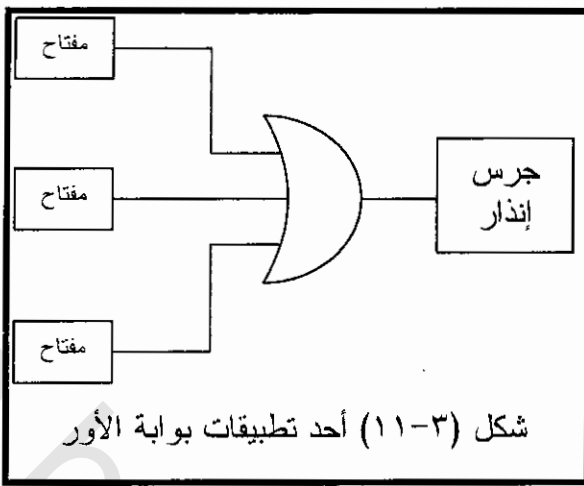
بوابة الأور أيضا واحدة من البوابات الأساسية التى تستخدم فى بناء الكثير من الدوال والأنظمة الرقمية كما سنرى . بوابة الأور يكون لها دخلان أو أكثر وهى تقوم بعملية الجمع المنطقى على هذه المداخل ووضعتها على الخرج الوحيد . لذلك فإن خرج هذه البوابة يكون صفر فى حالة واحدة فقط وهى عندما تكون كل المداخل تساوى أصفار ، ويكون الخرج واحد فى كل الحالات الأخرى التى يكون فيها أى واحد من المداخل أو كل المداخل تساوى واحد . شكل (٨-٣) يبين الرمز المميز والرمز المربع لهذه البوابة . لاحظ وجود الحرف ≥ 1 الدال على نوع هذه البوابة فى داخل الرمز المربع . شكل (٩-٣) يبين جدول الحقيقة لبوابة أور لها ٣ مداخل .

الدخل			الخرج
A	B	C	F
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	1

شكل (٩-٣) جدول الحقيقة لبوابة أور

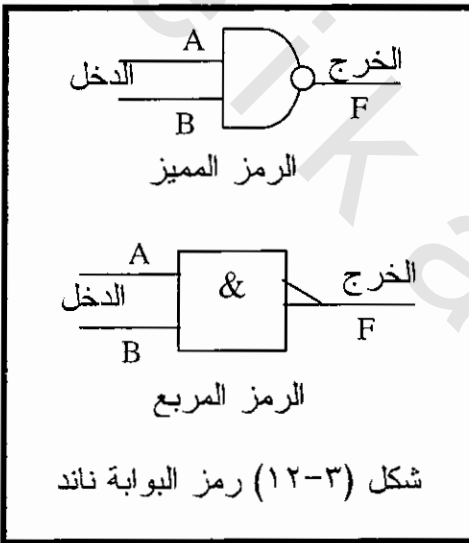


التعبير عن خرج بوابة الأور كدالة فى الدخل يكون كالتالى : $F=A+B+C$ وذلك للبوابات ذات الثلاث مداخل . شكل (١٠-٣) يبين الإشارة الزمنية على كل واحد من المداخل الثلاثة لبوابة أور والخرج المقابل . لاحظ أن الخرج فى هذا الشكل يكون واحد إذا كان أى واحد من الثلاثة



مدخل A أو B أو C يساوى واحد . من التطبيقات البسيطة لبوابة الأور استخدامها في دوائر الحراسة البسيطة حيث يتم تركيب مفتاح على كل باب أو شبك مطلوب مراقبته ، وهذه المفاتيح تكون مفتوحة دائما (صفر) وبذلك يكون خرج الأور يساوى صفر . عند دخول الحرامي من أى باب فإنه يظل هذا المفتاح ويجعله واحد ، وبذلك يصبح خرج البوابة يساوى واحد ويضرب جرس الإنذار . شكل (٣-١١) يبين رسم صندوقى لهذا النظام .

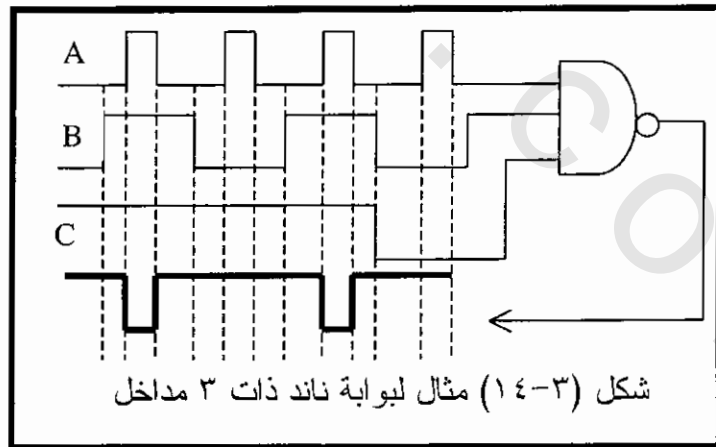
٣-٥ البوابة ناند NAND gate



بوابة الناند واحدة من البوابات التى تستخدم بكثرة فى بناء الكثير من الدوال والأنظمة الرقمية كما سنرى حيث يمكن بناء النظام بالكامل باستخدام هذه البوابة ، وسنرى أيضا كيفية الحصول كل من بوابات الأند والأور والعاكس باستخدام بوابة الناند وذلك فى الفصل القادم . بوابة الناند يكون لها دخلان أو أكثر وهى تقوم بعملية الضرب المنطقى على هذه المدخل ثم عكسها ووضعها على الخرج الوحيد . إن ذلك يعنى أنها عبارة عن بوابة أند متبوعة بعاكس . لذلك فإن خرج هذه البوابة يكون صفر فى حالة واحدة فقط وهى عندما تكون كل المدخلات تساوى وحيد ، ويكون الخرج واحد فى كل الحالات الأخرى التى يكون فيها أى واحد من المدخلات أو كل المدخلات تساوى أصفار .

الدخل			الخرج
A	B	C	F
0	0	0	1
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

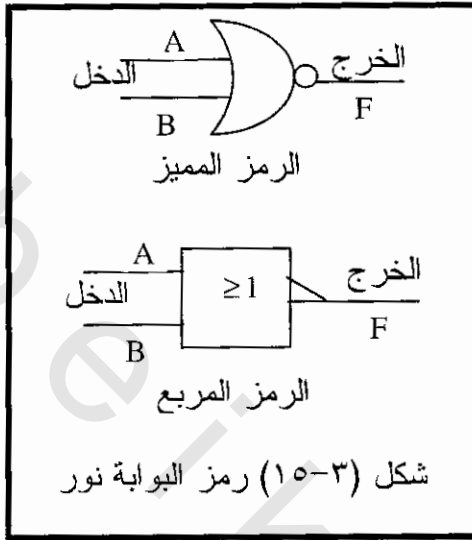
شكل (١٣-٣) جدول الحقيقة لبوابة ناند



شكل (١٢-٣) يبين الرمز المميز والرمز المربع لهذه البوابة . شكل (١٣-٣) يبين جدول الحقيقة لبوابة ناند لها ٣ مدخل . شكل (١٤-٣) يبين الإشارة الزمنية على كل واحد من

المداخل الثلاثة لبوابة الناند والخرج المقابل . التعبير عن خرج بوابة الناند كدالة في الدخل يكون كالتالى : $F = \overline{ABC}$ وذلك للبوابة ذات الثلاث مداخل .

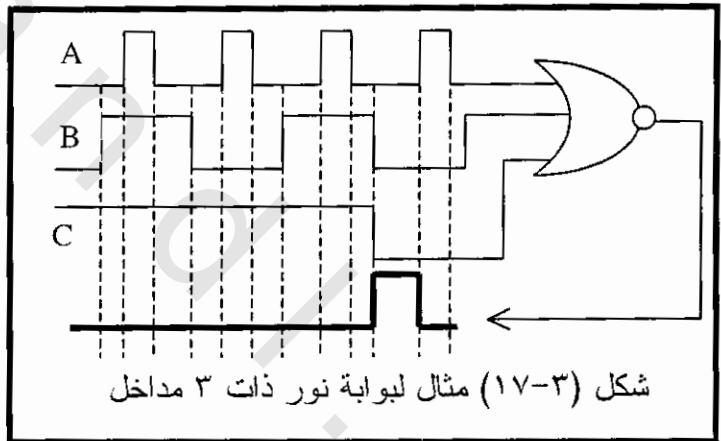
٣-٦ البوابة نور NOR gate



بوابة النور واحدة أيضا من البوابات التى تستخدم بكثرة فى بناء الكثير من الدوال والأنظمة الرقمية كما سنرى حيث يمكن بناء النظام بالكامل باستخدام هذه البوابة ، وسنرى أيضا كيفية الحصول على كل من بوابات الأند والأور والعاكس باستخدام بوابة النور وذلك فى الفصل القادم . بوابة النور يكون لها دخلان أو أكثر وهى تقوم بعملية الجمع المنطقى على هذه المداخل ثم عكسها ووضعها على الخرج الوحيد . إن ذلك يعنى أنها عبارة عن بوابة أور متبوعة بعاكس . لذلك فإن خرج هذه البوابة يكون واحد فى حالة واحدة فقط وهى عندما تكون كل المداخل تساوى أصفار ، ويكون الخرج صفر فى كل الحالات الأخرى التى يكون فيها أى واحد من المداخل أو كل المداخل تساوى واحد .

الدخل			الخرج
A	B	C	F
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	0

شكل (٣-١٦) جدول الحقيقة لبوابة نور



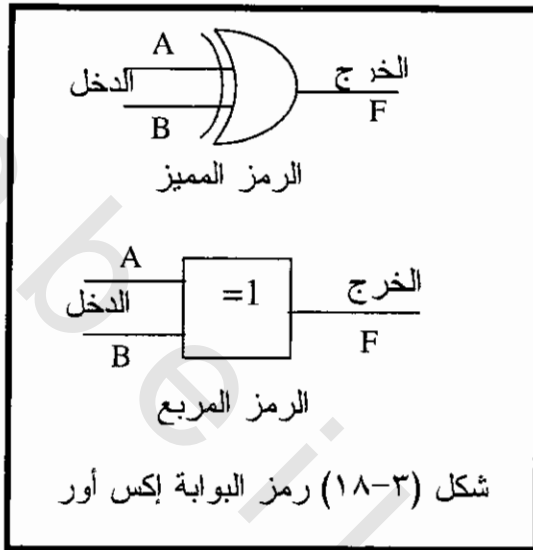
شكل (٣-١٥) يبين الرمز المميز والرمز المربع لهذه البوابة . شكل (٣-١٦) يبين جدول الحقيقة لبوابة نور لها ٣ مداخل . شكل (٣-١٧) يبين الإشارة الزمنية على كل واحد من المداخل الثلاثة لبوابة النور والخرج المقابل . التعبير عن خرج بوابة النور كدالة في الدخل يكون كالتالى : $F = A + B + C$ وذلك للبوابة ذات الثلاث مداخل .

٣-٧ البوابة إكس XOR gate

البوابة إكس أو Exclusive OR, XOR عبارة عن تركيبية من البوابات السابقة الأساسية ، ونظرا لكثرة استخدامها فى الكثير من التطبيقات فقد تم إفراد رمز لها واستخدامها كبوابة منفصلة . هذه البوابة ليس لها إلا دخلان فقط ويكون خرجها واحد إذا كان الدخلان مختلفان ، ويكون خرجها صفر إذا كان الدخلان متساويان . شكل (٣-١٨) يبين الرمز المميز والرمز المربع لهذه البوابة . شكل (٣-١٩) يبين جدول الحقيقة لبوابة الإكس أو .

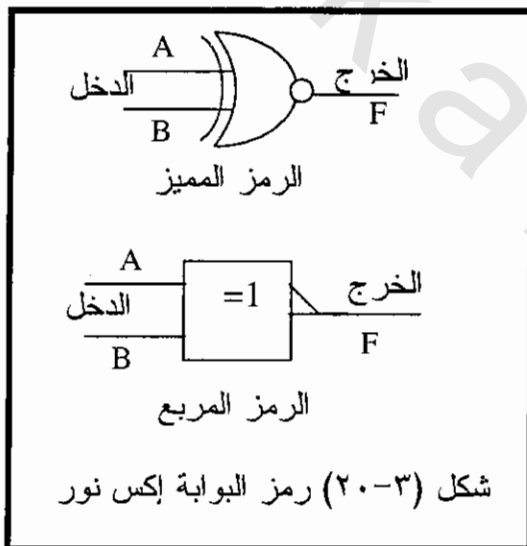
٣-٨ البوابة إكس نور XNOR gate

هذه البوابة تعمل بطريقة عكسية للبوابة إكس أور . أى أن الخرج يكون واحد إذا كان الدخلان متساويان ويكون الخرج صفر إذا كان الدخلان مختلفان . شكل (٣-٢٠) يبين الرمز المميز والرمز المربع لهذه البوابة ، وشكل (٣-٢١) يبين جدول الحقيقة لها .



الدخل		الخرج
A	B	F
0	0	0
0	1	1
1	0	1
1	1	0

شكل (٣-١٩) جدول الحقيقة لـبوابة إكس أور



الدخل		الخرج
A	B	F
0	0	1
0	1	0
1	0	0
1	1	1

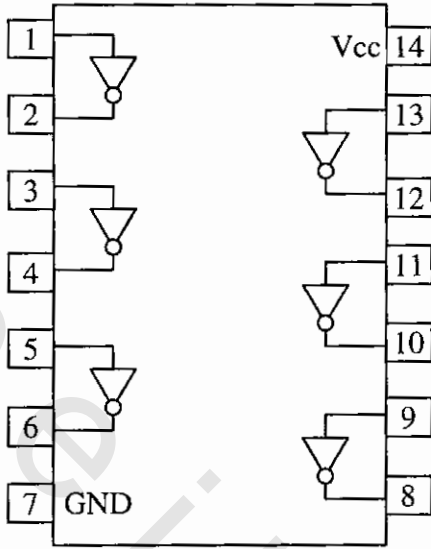
شكل (٣-٢١) جدول الحقيقة لـبوابة إكس نور

٣-٩ شرائح العكس Inverter chips

من الشرائح التى تستخدم كعاكس ، الشريحة 7404 وإصداراتها 74LS04 و 74S04 وكلها تحتوى عدد ٦ من العواكس كما فى شكل (٣-٢٢) . زمن التأخير للشريحة 7404 هو ١٠ نانوثانية وتيار القدرة لها هو ١٢ ميللى أمبير . بالنسبة للشريحة 74LS04 زمن التأخير هو ٩،٥ نانوثانية وتيار القدرة ٢،٤ ميللى أمبير ، بالنسبة للشريحة 74S04 فإن زمن التأخير يساوى ٣ نانوثانية بينما تيار القدرة هو ٢٢ ميللى أمبير .

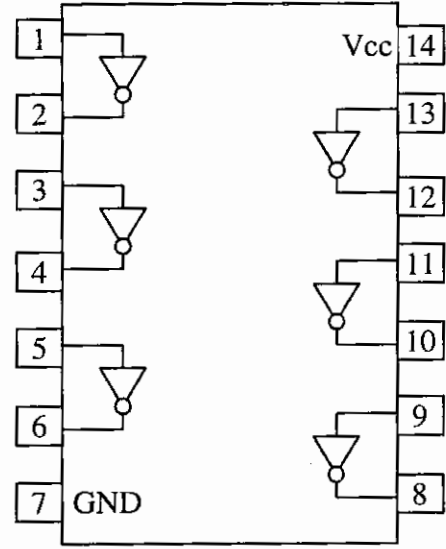
الشريحة 7405 تحتوى أيضا ٦ عواكس وهى متطابقة تماما من حيث الأطراف مع الشريحة 7404 سوى أن مخرج العواكس فى هذه الشريحة مأخوذة من خلال ترانزستور مفتوح المجمع open collector . معنى ذلك أنه لابد من توصيل خرج هذه العواكس على مصدر القدرة من خلال مقاومة ٤،٥ كيلو أوم تقريبا لكى تعمل بالطريقة الصحيحة . شكل (٣-٢٣) يبين الرسم الطرفى لهذه الشريحة . زمن التأخير للشريحة 7405 هو ٤٠ نانوثانية وتيار القدرة

لها هو ١٢ ميللي أمبير . هذه الشريحة توجد أيضا في أكثر من إصدار . بالنسبة للشريحة 74LS05 زمن التأخير هو ١٧ نانوثانية و تيار القدرة ٢،٤ ميللي أمبير ، بالنسبة للشريحة 74S05 فإن زمن التأخير يساوي ٥ نانوثانية بينما تيار القدرة هو ٢٠ ميللي أمبير .



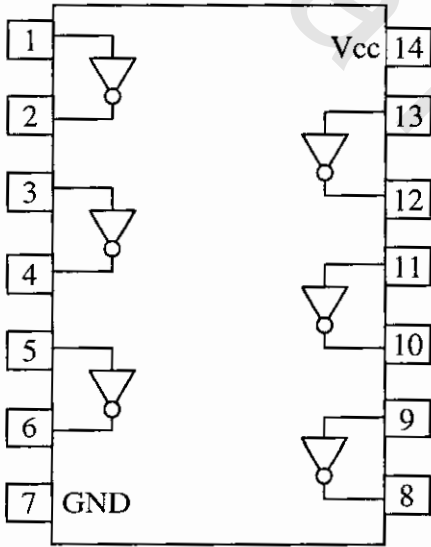
7404

شكل (٢٢-٣) الشريحة ٧٤٠٤ المكونة من ٦ عواكس



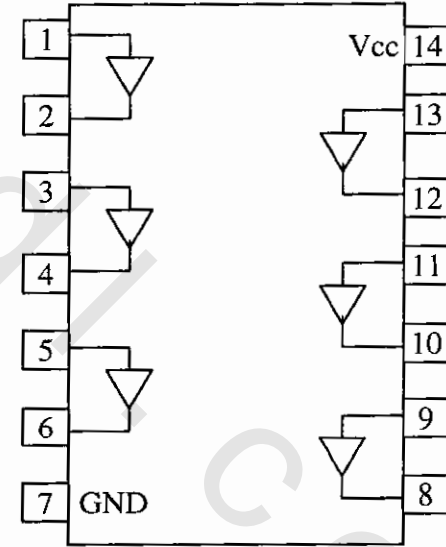
7405

شكل (٢٣-٣) الشريحة ٧٤٠٥ ، ٦ عواكس بمجمع مفتوح



7406, 7416

شكل (٢٤-٣) الشريحة ٧٤٠٦ و ٧٤١٦ ، ٦ عواكس بمجمع مفتوح



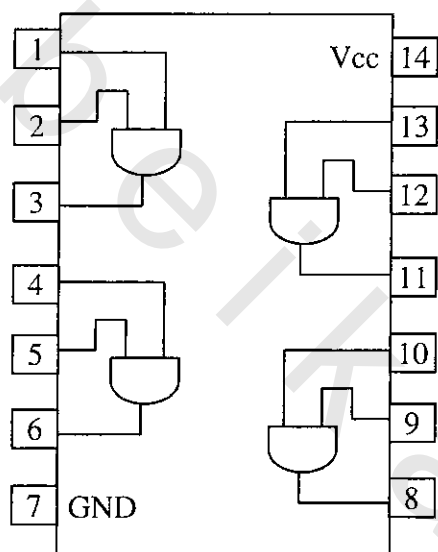
7407, 7417

شكل (٢٥-٣) الشريحة ٧٤٠٧ و ٧٤١٧ ، ٦ دافع تيار بمجمع مفتوح

هناك أيضا الشريحة ٧٤٠٦ وهي متطابقة تماما مع سابقتها من حيث الأطراف وهي أيضا تحتوي عواكس ذات مجمع مفتوح وهي موضحة في شكل (٢٤-٣) . شكل (٢٥-٣) يبين الشريحة ٧٤٠٧ وهي تحتوي ٦ دافع للتيار كل منها ذات مجمع مفتوح ولكنها غير عاكسة كما في الشكل . الشريحة ٧٤١٦ تحتوي أيضا ٦ عواكس مفتوحة المجمع مثل الشريحة ٧٤٠٦ ومتطابقة تماما معها . الشريحة ٧٤١٧ تحتوي ٦ دافع تيار مثل الشريحة ٧٤٠٧ تماما كما في شكل (٢٤-٣) وشكل (٢٥-٣) .

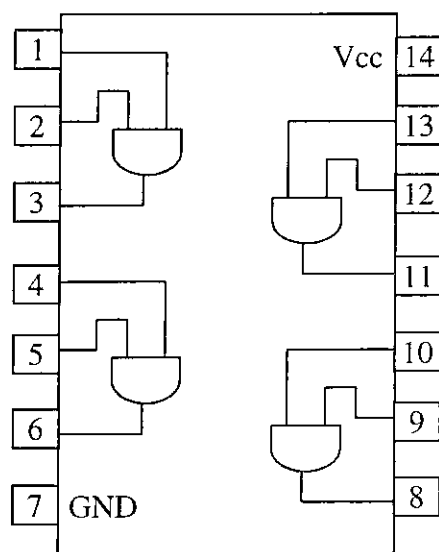
٣-١٠ شرائح الآند AND gate chips

شكل (٣-٢٦) يبين الشريحة ٧٤٠٨ التي تحتوى ٤ بوابات آند كل منها ذات دخلين . هناك الإصدارات 74S08 و 74LS08 من هذه الشريحة أيضا . شكل (٣-٢٧) يبين الشريحة ٧٤٠٩ التي تحتوى أيضا ٤ بوابات آند ولكن خرج كل بوابة مأخوذ من خلال ترانزستور مفتوح المجمع open collector . شكل (٣-٢٨) يبين الشريحة ٧٤١١ التي تحتوى ثلاث بوابات آند ثلاثية المداخل ، وشكل (٣-٢٩) يبين الشريحة ٧٤١٥ التي تحتوى ثلاث بوابات آند أيضا ثلاثية المداخل ذات مجمع مفتوح . شكل (٣-٣٠) يبين الشريحة ٧٤٢١ التي تحتوى بوابتان آند رباعية المداخل .



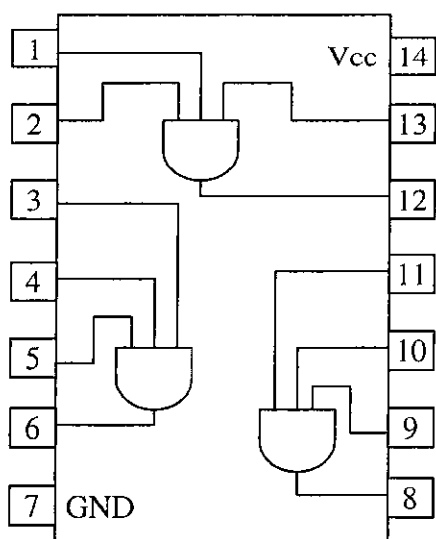
7408

شكل (٣-٢٦) الشريحة ٧٤٠٨ ، ٤ بوابات آند



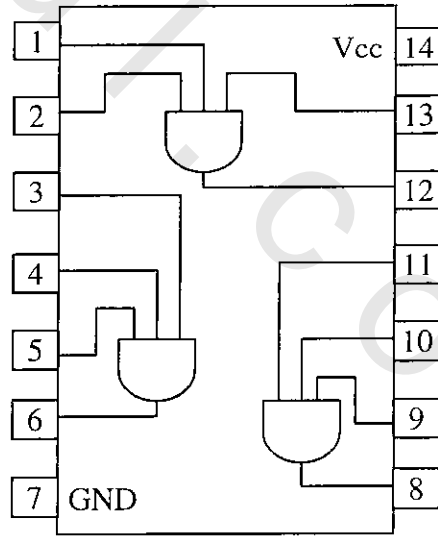
7409

شكل (٣-٢٧) الشريحة ٧٤٠٩ ، ٤ بوابات آند بمجمع مفتوح



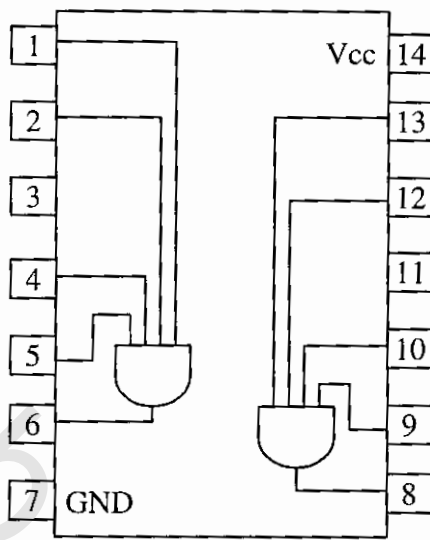
7411

شكل (٣-٢٨) الشريحة ٧٤١١ ثلاث بوابات آند ثلاثية المداخل



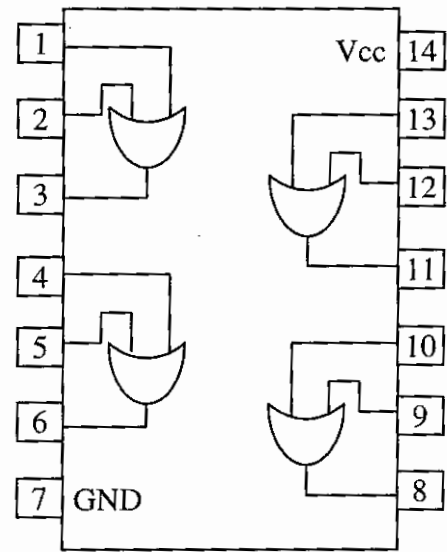
7415

شكل (٣-٢٩) الشريحة ٧٤١٥ ثلاث بوابات آند ثلاثية المداخل مجمع مفتوح



7421

شكل (٣-٣٠) الشريحة ٧٤٢١
بوابتان أند رباعية المداخل



7432

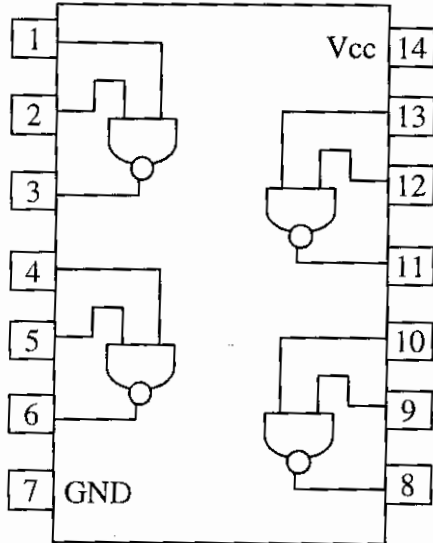
شكل (٣-٣١) الشريحة ٧٤٣٢ ، ٤
بوابات أور ثنائية المداخل

٣-١١ شرائح الأور OR gate chips

شكل (٣-٣١) يبين الشريحة ٧٤٣٢ التي تحتوى ٤ بوابات أور ثنائية المداخل .

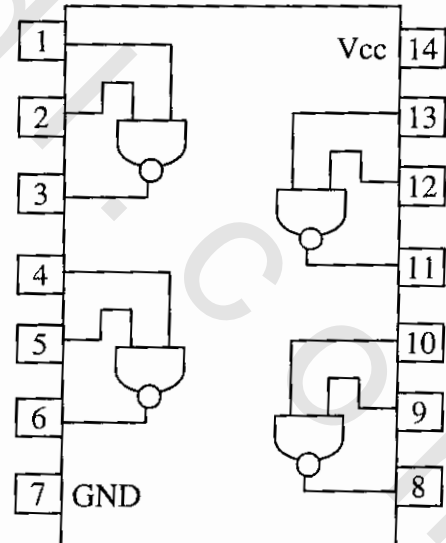
٣-١٢ شرائح الناند NAND gate chips

شكل (٣-٣٢) يبين الشريحة ٧٤٠٠ والشريحة ٧٤٣٧ التي تحتوى كل منها على ٤ بوابات ناند ثنائية المداخل . شكل (٣-٣٣) يبين الشرائح ٧٤٠٣ و ٧٤٢٦ و ٧٤٣٨ التي تحتوى كل منها على ٤ بوابات ناند ثنائية المداخل ومفتوحة المجمع .



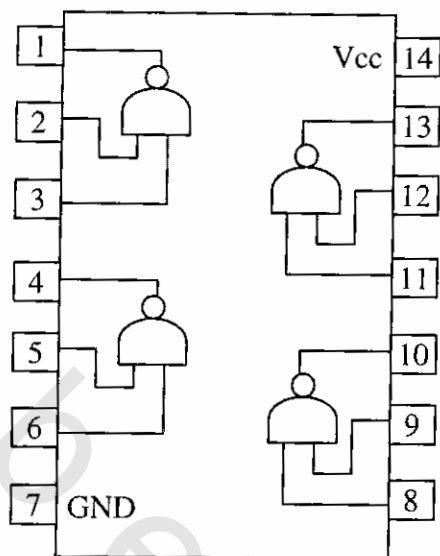
7400, 7437

شكل (٣-٣٢) الشريحة ٧٤٠٠ و
٧٤٣٧ ، ٤ بوابات ناند ثنائية المداخل



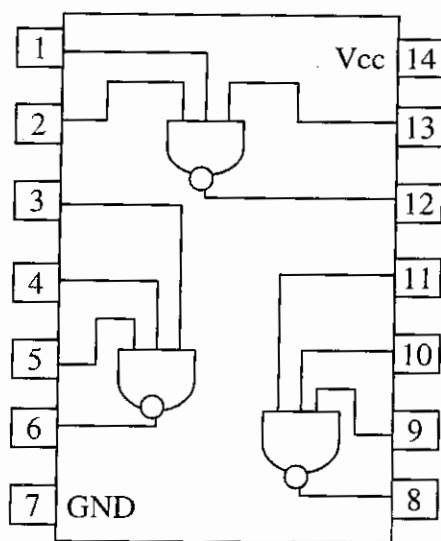
7403, 7426, 7438

شكل (٣-٣٣) الشريحة ٧٤٠٣ و
٧٤٢٦ و ٧٤٣٨ أربع بوابات ناند
مفتوح المجمع ثنائية المداخل



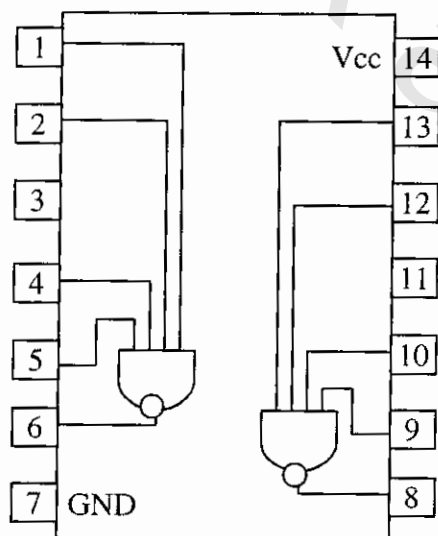
7401, 7439

شكل (٣-٣٤) الشريحة ٧٤٠١ و ٧٤٣٩ ،
٤ بوابات ناند مفتوح المجمع ثنائية المداخل



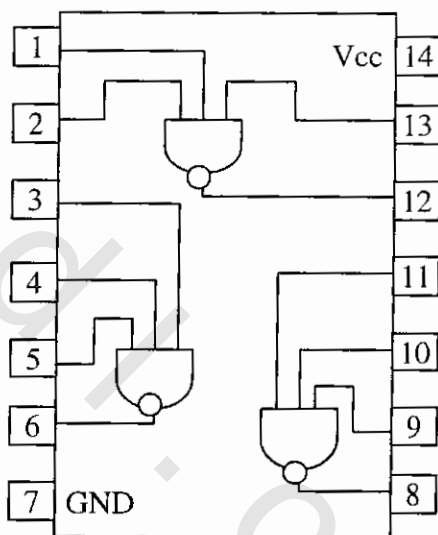
7410

شكل (٣-٣٥) الشريحة ٧٤١٠
ثلاث بوابات ناند ثلاثية المداخل



7420, 7440

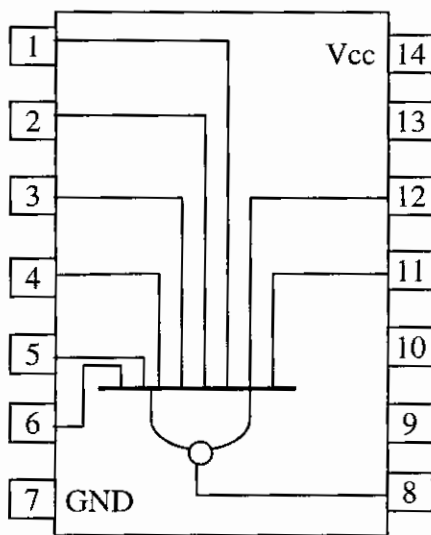
شكل (٣-٣٦) الشريحة ٧٤٢٠ و ٧٤٤٠
بوابتان ناند رباعية المداخل



7412

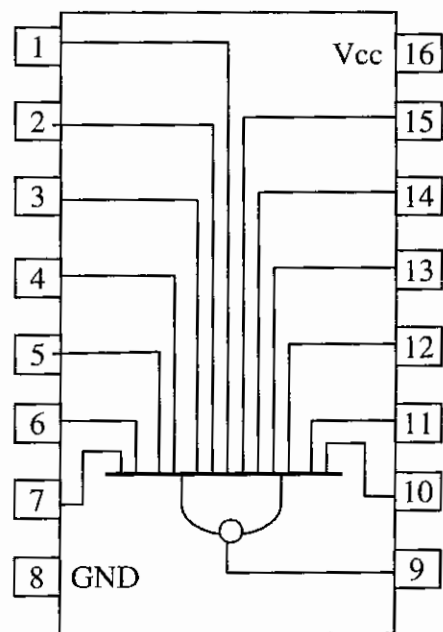
شكل (٣-٣٧) الشريحة ٧٤١٢ ثلاث
بوابات ناند ثلاثية المداخل مفتوح المجمع

شكل (٣-٣٤) يبين الشريحة ٧٤٠١ والشريحة ٧٤٣٩ التي تحتوى كل منها على ٤ بوابات ناند ثنائية المداخل مفتوحة المجمع . شكل (٣-٣٥) يبين الشريحة ٧٤١٠ التي تحتوى ٣ بوابات ناند ثلاثية المداخل ، وشكل (٣-٣٦) يبين الشريحة ٧٤٢٠ والشريحة ٧٤٤٠ التي تحتوى كل منها على بوابتان ناند رباعية المداخل . شكل (٣-٣٧) يبين الشريحة ٧٤١٢ التي تحتوى ٣ بوابات ناند ثلاثية المداخل ولكنها مفتوحة المجمع .



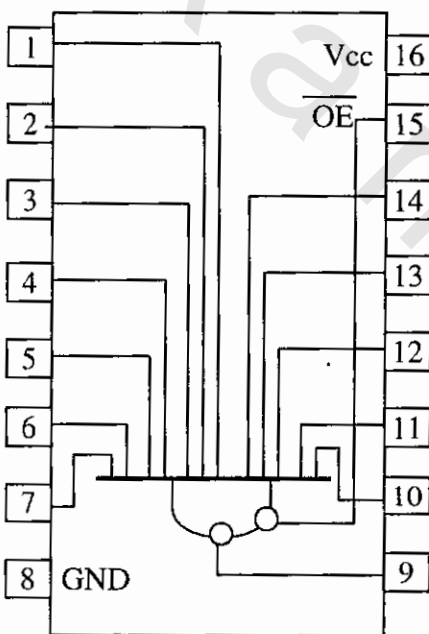
7430

شكل (٣-٣٨) الشريحة ٧٤٣٠
بوابة ناند ثمانية المداخل



74133

شكل (٣-٣٩) الشريحة ٧٤١٣٣
بوابة ناند ذات ١٣ دخل



74134

شكل (٣-٤٠) الشريحة ٧٤١٣٤ بوابة
ناند ذات ١٢ دخل بخرج ثلاثي المنطق

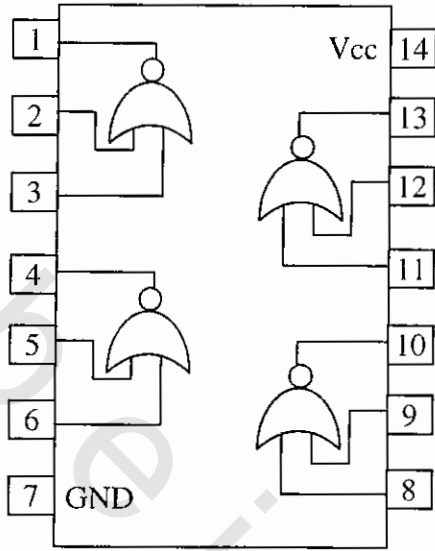
شكل (٣-٣٨) يبين الشريحة ٧٤٣٠ التي تحتوى بوابة ناند ثمانية المداخل . لاحظ في هذه الشريحة أن الأطراف ٩ و ١٠ و ١٣ غير مستخدمة . شكل (٣-٣٩) يبين الشريحة ٧٤١٣٣ التي تحتوى بوابة ناند واحدة ذات ١٣ مدخلا .

شكل (٣-٤٠) يبين الشريحة ٧٤١٣٤ التي تحتوى بوابة ناند ذات ١٢ مدخلا ولها طرف تنشيط هو الطرف ١٥ . عند تنشيط هذا الطرف $\overline{OE}$ بجعله يساوى صفر تعمل البوابة بالطريقة العادية . عند إخماد هذا الطرف بجعله يساوى واحد فإن خرج البوابة يكون مفتوح أو مقاومة عالية جدا high impedance . هذه الظاهرة تستخدم بكثرة مع دوائر التقابل مع الحاسب والمعالجات .

٣-١٣ شرائح النور NOR gate chips

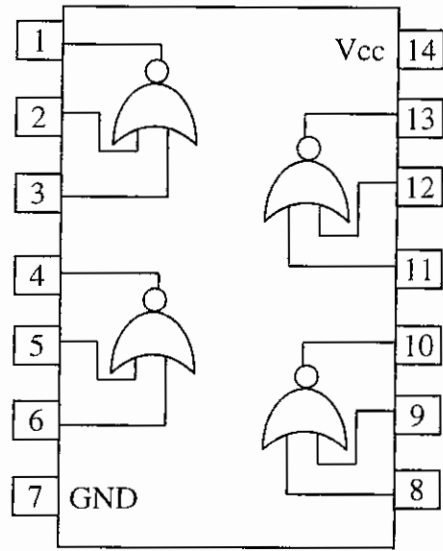
الأشكال (٣-٤١) حتى (٣-٤٤) تحتوى صورا متعددة للبوابة نور من حيث عدد المداخل وهل الخرج على مجمع مفتوح أم لا وكل شكل يوضح ذلك . الشريحة ٧٤٢٥ تحتوى بوابتان

نور رباعية المداخل ولكن لكل بوابة طرف تشغيل بحيث أن خرج أى بوابة لن يتغير على حسب الدخل إلا إذا كان طرف التشغيل نشط ، أى يساوى واحد .



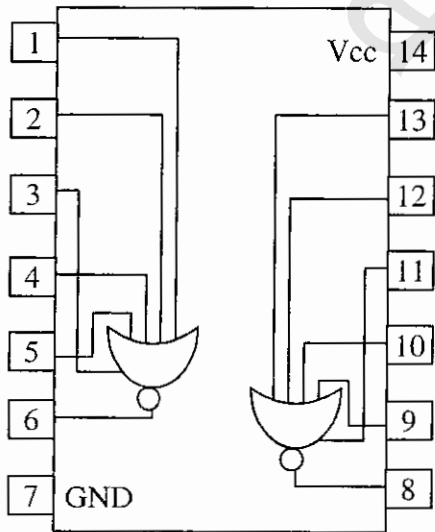
7402, 7428

شكل (٣-٤١) الشريحة ٧٤٠٢ و ٧٤٢٨ ، ٤ بوابات نور ثنائية المداخل



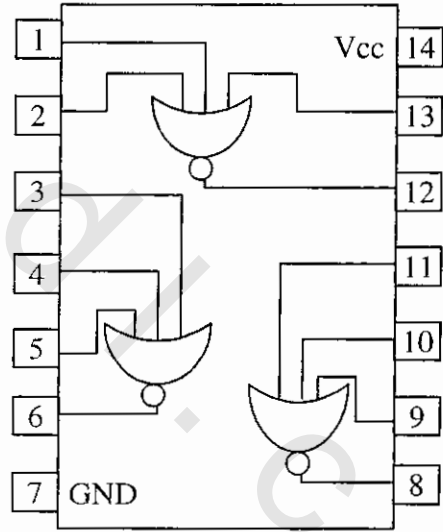
7433

شكل (٣-٤٢) الشريحة ٧٤٣٣ ، ٤ بوابات نور ثنائية المداخل مجمع مفتوح



7425

شكل (٣-٤٤) الشريحة ٧٤٢٥ ، ٢ بوابة نور رباعية بطرف تنشيط



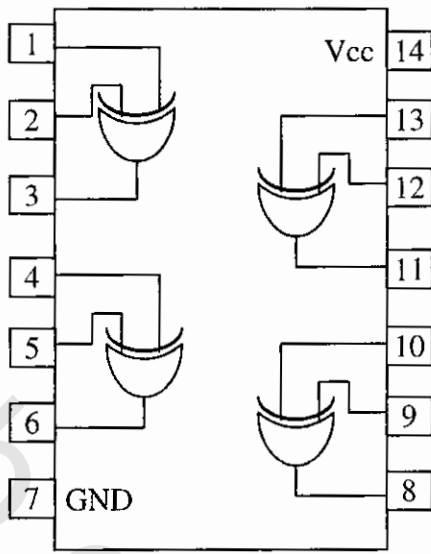
7427

شكل (٣-٤٣) الشريحة ٧٤٢٧ ثلاث بوابات نور ثلاثية المداخل

٣-١٤ شرائح الإكس أور والإكس نور

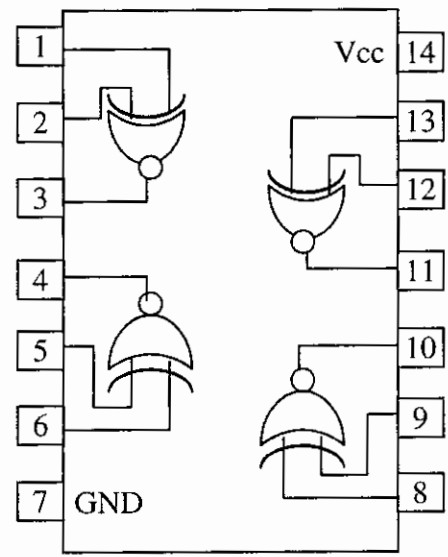
XOR and XNOR gate chips

شكل (٣-٤٥) يبين الشريحة ٧٤٨٦ التى تحتوى ٤ بوابات إكس أور . شكل (٣-٤٦) يبين الشريحة ٧٤٢٦ التى تحتوى ٤ بوابات إكس نور .



7486

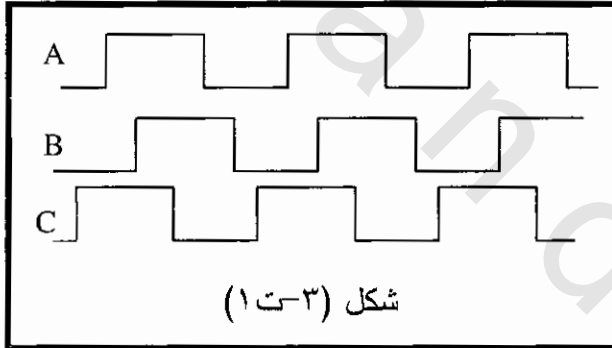
شكل (٣-٤٥) الشريحة ٧٤٨٦
تحتوي ٤ بوابات إكس أور



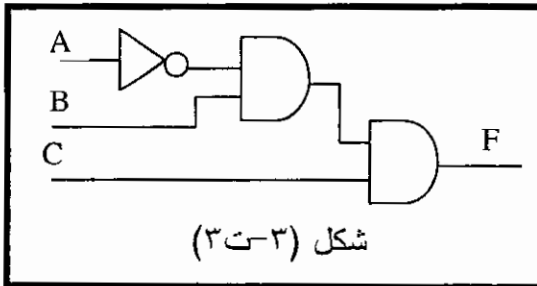
74266

شكل (٣-٤٦) الشريحة ٧٤٢٦٦ ،
٤ بوابات إكس نور بمجمع مفتوح

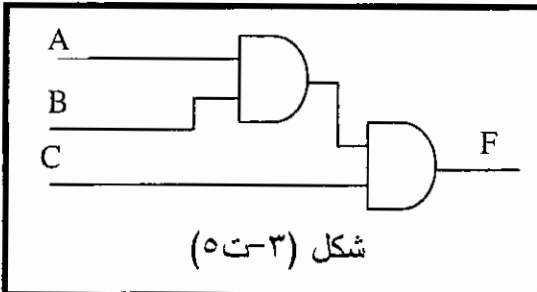
٣-١٥ تمارين



شكل (٣-١)

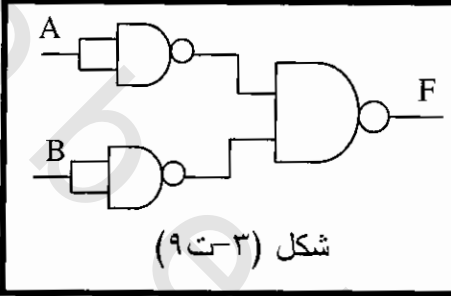
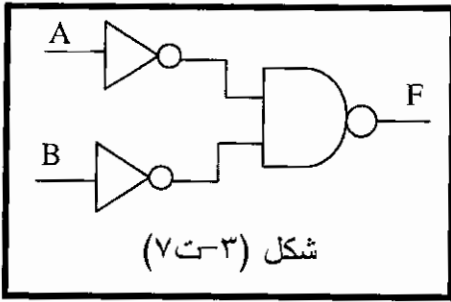


شكل (٣-٣)



شكل (٣-٥)

- ١- شكل (٣-١) يحتوي ٣ موجات . افترض أن كل منها كانت دخلا لعاكس وارسم شكل الخرج الناتج .
- ٢- شكل (٣-١) يبين ٣ موجات . اعتبر أنها كانت دخلا لبوابة أند ثلاثية المداخل مرة ، وبوابة أور ثلاثية المداخل مرة أخرى ، وبوابة ناند ثلاثية المداخل مرة ثالثة ، وبوابة نور ثلاثية المداخل مرة رابعة وارسم شكل الخرج الناتج في كل حالة .
- ٣- الإشارات A, B, C في شكل (٣-٣) هي نفسها الموجودة في شكل (٣-١) . ارسم الخرج F الناتج في هذه الحالة .
- ٤- ارسم جدول الحقيقة للدائرة الموجودة في شكل (٣-٣) .
- ٥- ارسم جدول الحقيقة للدائرة الموجودة في شكل (٣-٥) . قارن هذا الجدول مع جدول الحقيقة لبوابة الأند ثلاثية المداخل ، هل هما متطابقان ؟ هل نستطيع القول أن هذه طريقة للحصول على بوابة أند ثلاثية المداخل من بوابتين كل منهما ثنائية المداخل ؟



٦- أعد رسم شكل (٣-٥) بعد استبدال بوابات الأند ببوابات أور مرة ثم بوابات ناند مرة ثم بوابات نور مرة ، ثم طبق التمرين ٥ على كل حالة .

٧- أكتب جدول الحقيقة للدائرة الموجودة في شكل (٣-٧) . قارن هذا الجدول بجدول البوابات الأساسية ، ماذا تستنتج ؟

٨- في شكل (٣-٧) استبدل البوابة ناند ببوابة نور وأعد التمرين رقم ٧ .

٩- أكتب جدول الحقيقة للدائرة الموجودة في شكل (٣-٩) . قارن هذا الجدول بالجدول الذي حصلت عليه في تمرين رقم ٧ . ماذا تستنتج ؟

١٠- في شكل (٣-٩) استبدل كل بوابة ناند ببوابة نور وأعد التمرين رقم ٩ .

١١- اقترح طريقة للحصول على بوابة أند خماسية المداخل . اقترح الشرائح المستخدمة في ذلك .

١٢- أعد تمرين رقم ١١ ولكن بالنسبة للبوابات أور وناند ونور .

١٣- الموجة A والموجة B في شكل (٣-١) يمثلان الدخلاق لبوابة إكس أور ، ارسم شكل الخرج F في هذه الحالة .

١٤- أعد تمرين رقم ١٣ مرة أخرى للبوابة إكس نور .

١٥- كم شريحة ٧٤٠٠ يتم استخدامها للحصول على مكافئ للشريحة ٧٤١٣٣ . ارسم هذا الدائرة رسماً صندوقياً .

١٦- اشرح كيف تحصل على بوابة أند بدخلاقين من بوابة أند رباعية المداخل . ماذا ستفعل في الأطراف الزائدة .

١٧- أعد التمرين رقم ١٦ لكل البوابات الأخرى ، أور وناند ونور .