الفصل السادس

٦

دوائر الحساب

Arithmetic Circuits

obeikandl.com

obeikandl.com

٦-١ مقدمة

تضم دوائر الحساب الكثير من الدوائر المنطقية المختلفة التى تستخدم فى إجراء العمليات الحسابية الأساسية . من دوائر الحساب الأساسية المجمع أو الجامع والذى يقوم بإجراء عملية الجمع على رقمين ، ومنه سنرى أنه يمكن استخدام هذا المجمع كطارح أيضا . هناك الكثير من الدوائر التكاملية المستخدمة فى هذا المجال وسنقوم بشرحها بالتفصيل . من دوائر الحساب أيضا ، دوائر المقارنة وسنقدم أيضا شرحا تفصيليا للشرائح المستخدمة فى ذلك .

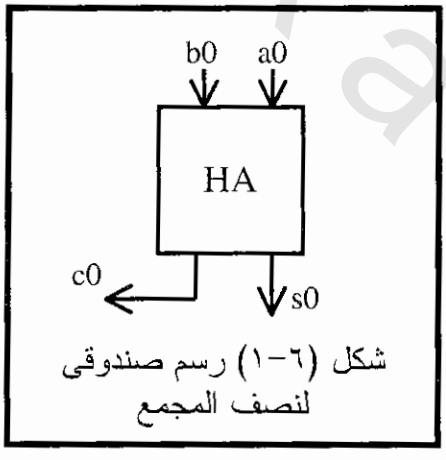
٦-٢ دوائر الحساب Arithmetic circuits

مثال ٦-١

المثال التالى يبين كيفية جمع الرقم A=a3a2a1a0=1101 مع الرقم B=b3b2b1b0=1011 :

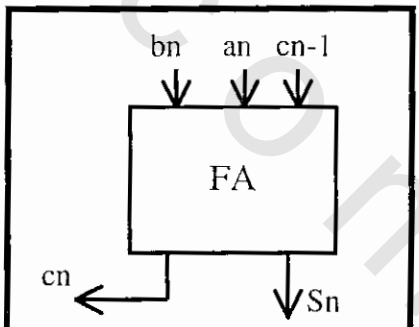
```
        1111  <-- الحمل من كل مرحلة
A=      1101
B=      1011  +
-------------
    1 1000  <-- النتيجة
  <-- الحمل الأخير
```

من هذا المثال نرى أن عملية جمع رقمين كل منهم ٤ بت تمت على ٤ مراحل ، المرحلة الأولى ، تم فيها جمع البت الأولى من A وهى a0=1 مع البت الأولى من B وهى b0=1 ، وكانت نتيجة الجمع هى S0=0 وهناك حمل من هذه المرحلة وهو c0=1 سيتم جمعه مع المرحلة الثانية . الدائرة المطلوبة لإجراء هذه العملية سيكون لها دخلان a0 و b0 ويخرج منها خرجان هما المجموع S0 والحمل الذى سيذهب للمرحلة التالية c0 . هذه الدائرة التى تقوم بجمع ٢ بت هى أبسط دوائر الجمع وتسمى دائرة نصف المجمع Half Adder, HA . شكل (٦-١) يبين رسما صندوقيا لدائرة نصف المجمع ، وأما الرسم التفصيلى لها فسنراه بعد قليل .



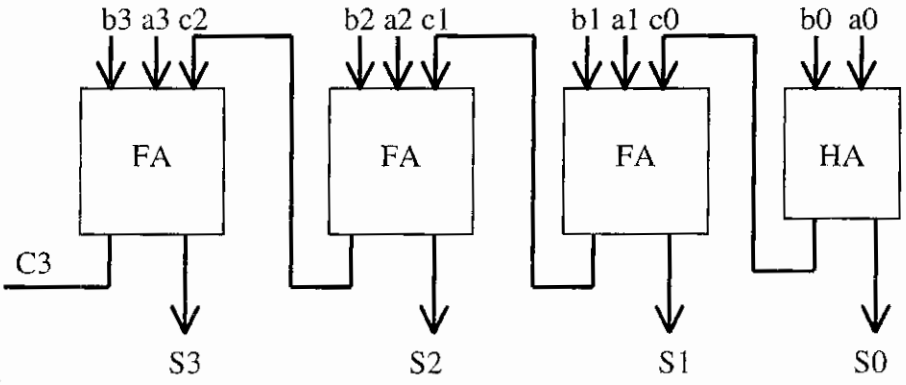
شكل (٦-١) رسم صندوقى لنصف المجمع

كما نرى من المثال السابق فإن أى مرحلة n بعد المرحلة الأولى ستقوم بجمع الحمل من المرحلة السابقة cn-1 مع البت رقم n من A وهى an مع البت رقم n من B وهى bn وستكون النتيجة هى Sn التى تمثل المجموع و cn التى تمثل الحمل للمرحلة التالية . أى أن الدائرة التى ستقوم بهذه العملية سيكون لها ٣ دخول cn-1 و an و bn وسيكون لها خرجان هما Sn و cn . هذه الدائرة تسمى دائرة مجمع كامل Full Adder, FA . شكل (٦-٢) يبين رسما صندوقيا للمجمع الكامل وسيتم شرحه بالتفصيل بعد شرح دائرة نصف المجمع .



شكل (٦-٢) رسم صندوقى للمجمع الكامل

من ذلك نرى أنه لإتمام عملية جمع A مع B كما فى المثال



شكل (٦-٣) دائرة مجمع كامل لجمع رقمين كل منهما ٤ بت

السابق فإنه يلزم عدد واحد نصف مجمع لجمع أول ٢ بت ثم عدد ٣ مجمع كامل لجمع الثلاث بتات التالية . شكل (٦-٣) يبين الدائرة الكاملة لجمع الرقمين A و B والتى تتكون من نصف مجمع وعدد٣ مجمع كامل كما ذكرنا وطريقة التوصيل بينها . سنرى فيما يلى طريقة بناء كل من دائرة نصف المجمع ودائرة المجمع الكامل . وسنرى الشرائح الموجودة التى تمثل كل منهما .

٦-٣ دائرة نصف المجمع Half Adder circuit

مهمة نصف المجمع كما رأينا هى جمع رقمين كل منهما يتكون من بت واحدة a0 و b0 ويعطى فى الخرج ناتج الجمع s0 وحمل إلى المرحلة التالية c0 . أنظر إلى جدول الحقيقة لنصف المجمع كما فى جدول ٦-١ وحاول التحقق من جميع الحالات الموجودة به . من جدول الحقيقة يمكن كتابة المعادلات المنطقية لخرجيه كما يلى :

الدخل		الخرج	
b0	a0	S0	c0
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

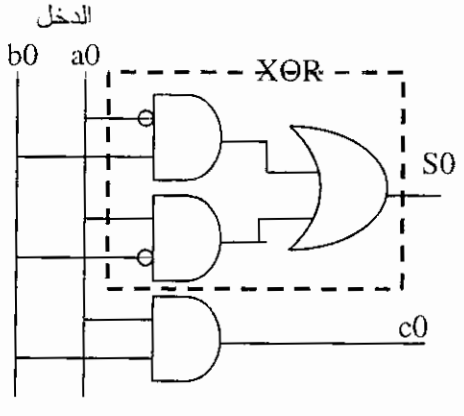
جدول ٦-١ جدول الحقيقة لنصف المجمع

$$S0 = \overline{a0}b0 + a0\overline{b0} \qquad (٦-١)$$

$$= a0 \oplus b0$$

$$c0 = a0b0 \qquad (٦-٢)$$

حيث العملية ⊕ تمثل عملية ال XOR . من المعادلتين (٦-١) و (٦-٢) يمكن رسم الدائرة المنطقية لنصف المجمع كما فى شكل (٦-٤) . لاحظ أن S0 يمكن تمثيلها ببوابة XOR كما هو موضح فى نفس الشكل لأن S0 تكون واحد إذا كان الدخلين مختلفين وصفر إذا كان الدخلين متشابهين كما فى الجدول ٦-١ السابق وهذه هى وظيفة البوابة XOR . لاحظ أن c0 عبارة عن بوابة AND واحدة لأن c0 تكون واحد فقط إذا كان كل من الدخلين وحايد .



شكل (٦-٤) دائرة نصف المجمع

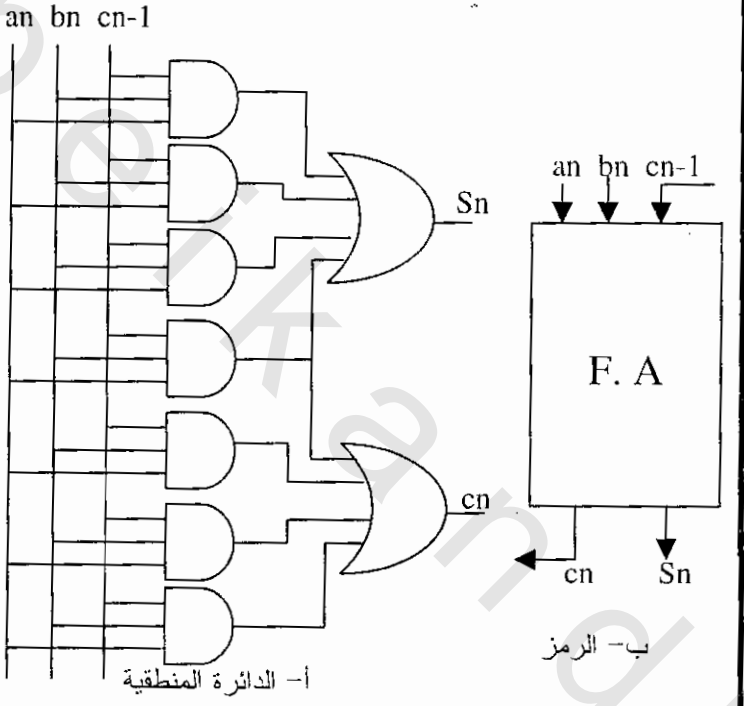
٦-٤ دائرة المجمع الكامل Full Adder, FA

دائرة المجمع الكامل قادرة على جمع ثلاثة بتات فى الدخل cn-1 و an و bn حيث تخرج المجموع Sn وحمل cn للمرحلة التالية . جدول الحقيقة لدائرة المجمع الكامل موضح فى جدول ٦-٢ ، حاول دراسة جميع حالات هذا الجدول . من هذا الجدول يمكن استنتاج المعادلة المنطقية للمجموع Sn والحمل cn كما يلى :

$$Sn = an\overline{bncn-1} + \overline{an}bncn-1 + \overline{anbncn-1} + anbncn-1 \qquad (٦-٣)$$

$$cn = anbn\overline{cn-1} + anbncn-1 + \overline{anbncn-1} + anbncn-1 \qquad (٦-٤)$$

من المعادلتين (٦-٣) و (٦-٤) يمكن استنتاج الدائرة المنطقية للمجمع الكامل كما فى شكل (٦-٥) .



شكل (٦-٥) الدائرة المنطقية للمجمع الكامل ورمزه

الدخل			الخرج	
cn-1	bn	an	Sn	cn
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

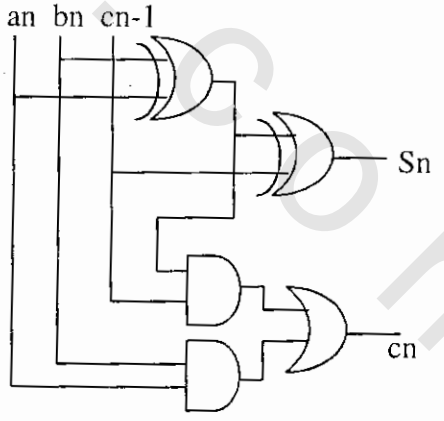
جدول ٦-٢ ، جدول الحقيقة للمجمع الكامل

لقد رأينا فى المعادلة (٦-١) أن خرج المجموع S لنصف المجمع هو خرج بوابة XOR التى دخليها هما a0 و b0 . الآن بما أن المجمع الكامل له نفس الدخلين بالإضافة إلى الدخل الثالث cn-1 فإن خرج المجموع S للمجمع الكامل يمكن الحصول عليه من بوابتين XOR كما فى شكل (٦-٦) حيث البوابة الأولى يكون دخليها هما an و bn وخرجها هو bn ⊕ an وأما البوابة الثانية فيكون دخليها هما خرج البوابة السابقة مع الدخل cn-1 . خرج المجموع S للمجمع الكامل فى هذه الحالة يمكن كتابته كما يلى :

$$Sn=(an \oplus bn) \oplus cn\text{-}1 \qquad (٦-٥)$$

بالنظر إلى جدول ٦-٢ وشكل (٦-٦) سنجد أنه يمكننا كتابة خرج الحمل cn للمجمع الكامل كما يلى :

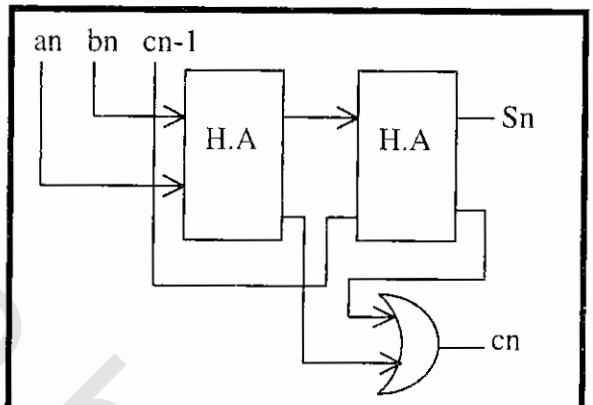
$$cn=anbn + (an \oplus bn)cn\text{-}1 \qquad (٦-٦)$$



شكل (٦-٦) طريقة أخرى للحصول على المجمع الكامل

obeikandl.com

حاول التحقق من هذه المعادلة .
بالنظر إلى شكل (٦-٦) سنجد أنه عبارة عن اثنين نصف مجمع يمكن إعادة رسمهم كما فى شكل (٦-٧) الذى يبين كيفية الحصول على مجمع كامل باستخدام اثنين نصف مجمع . لاحظ أن خرج الحمل من كل من نصفى المجمعين يدخلان على بوابة OR التى يمثل خرجها خرج الحمل cn للمجمع الكامل .



شكل (٦-٧) الحصول على مجمع كامل من اثنين نصف مجمع

٦-٥ الطرح الثنائى Binary subtraction

لإجراء عمليات الطرح فإنه يتم عادة تحويل عملية الطرح إلى عملية جمع وبعد ذلك يمكن استخدام المجمع الذى سبق شرحه لإجراء عملية الطرح . لتحويل عملية الطرح إلى عملية جمع انظر إلى المثال التالى :

مثال ٦-٢

افترض أن لدينا الرقم A=1101 . المعكوس أو المتمم الأحادى ones complement لهذا الرقم هو $\overline{A}$=0010 ويتم ذلك عن طريق عكس كل واحد إلى صفر وكل صفر إلى واحد فى الرقم الأصلى . الآن ماذا يحدث لو جمعنا العدد الأصلى مع متممه الأحادى ثم جمعنا عليهم واحد آخر كما يلى:

$$\begin{array}{r} A=1101 \\ \overline{A}=0010 \\ \hline 1+ \\ \hline 1\ 0000 \end{array}$$

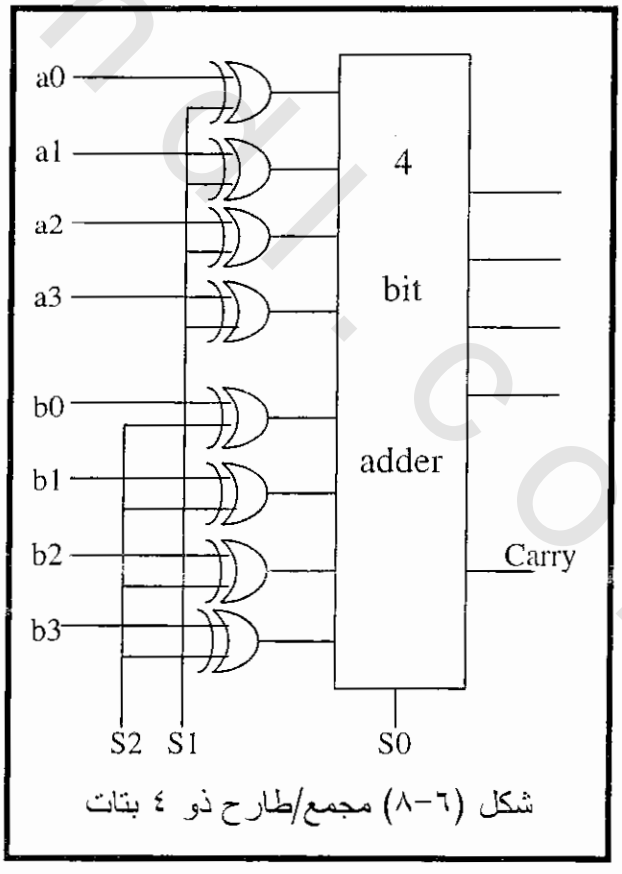
↑ الحمل

النتيجة كما رأينا ستكون دائما صفر مع حمل واحد ، ولذلك فإنه بإهمال هذا الحمل يمكننا كتابة المعادلة التالية :

$$A + \overline{A} + 1 = 0 \qquad (٦-٧)$$

من هذه المعادلة يمكن كتابة الرقم A- كما يلى :

$$-A=\overline{A}+1 \qquad (٦-٨)$$



شكل (٦-٨) مجمع/طارح ذو ٤ بتات

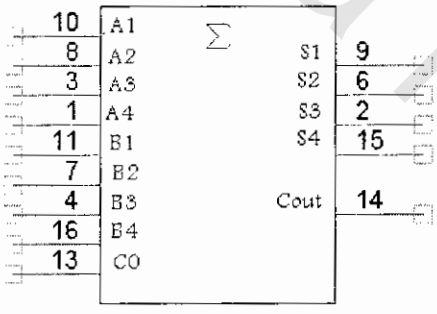
وعلى ذلك يمكننا أن نرى من المعادلة (٦-٧) أن أى عملية طرح يمكن تحويلها إلى عملية جمع عن طريق استبدال المطروح بمتممه الثنائى (المتمم الأحادى + ١) . كمثال على ذلك انظر إلى عمليات الطرح التالية وكيف حولناها إلى عمليات جمع :

$$A - B = A + \overline{B} + 1 \qquad (٦-٩)$$

$$B - C = B + \overline{C} + 1 \qquad (٦-١٠)$$

بذلك نستطيع القول أنه يمكننا استخدام دائرة المجمع التى سبق شرحها فى تنفيذ عمليات الطرح بعد إجراء بعض التعديلات الطفيفة عليها . شكل (٦-٨) يبين دائرة مجمع ذو ٤ بت يمكن استخدامها لإجراء عمليات الجمع أو الطرح على الدخلين A و B اللذان يتكون كل منهما من ٤ بتات عن طريق ٣ خطوط تحكم S0 و S1 و S2 .

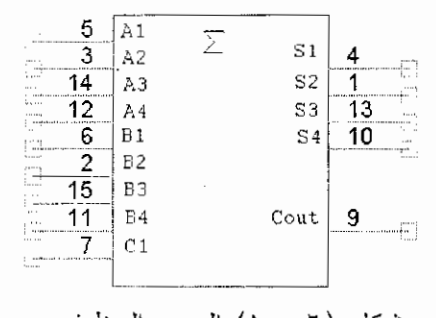
كما نعلم فإنه من خواص البوابة XOR أن لها دخلان ، عندما يكون أحدهما يساوى واحد فإن الخرج يساوى عكس الدخل الآخر ، بينما إذا كان أحد الدخلين يساوى صفر فإن الخرج يساوى الدخل الآخر . وعلى ذلك فالخط S1 فى شكل (٦-٨) يمثل خط تحكم يسمح إما بعبور المتغير A كما هو إذا كان S1=0 ، أو أن المتغير A سيعبر معكوسا إذا كانت S1=1 . بنفس الطريقة يستخدم الخط S2 ليسمح بعبور المتغير B كما هو (S2=0) أو معكوسا (S2=1) . المجمع فى نفس الشكل يجمع الدخل من A مع الدخل من B مع S0 التى تكون إما واحد أو صفر . فمثلا عندما S2=S1=S0=0 فإن المجمع فى هذه الحالة سيجمع الدخلين A+B . بينما إذا كانت S2=S0=1 و S1=0 فإن المجمع فى هذه الحالة سيجمع A+B+1 والتى تكافئ كما ذكرنا سابقا A-B . بنفس الطريقة يمكن إجراء كل عمليات الجمع أو الطرح على الدخلين A و B باستخدام خطوط التحكم S0 و S1 و S2 ، وهذه هى الطريقة التى تعمل بها شرائح وحدات الحساب التى سنراها بعد قليل .



شكل (٦-٩) الرسم الوظيفى للشريحة 7483

٦-٦ الشريحة 7483
مجمع ذو ٤ بتات ، 4 bit
Parallel Adder

هذه الشريحة تجمع رقمان كل منهما ٤ بت ، A و B مع الحمل القادم من أى مرحلة سابقة C0 ، وتعطى ناتج الجمع ٤ بتات وهو S1,S2,S3,S4 والحمل النهائى وهو Cout . شكل (٦-٩) يبين الرسم الوظيفى لها . طرف القدرة هو الطرف ٥ والأرضى على الطرف ١٢ حيث الشريحة مكونة من ١٦ طرفا .

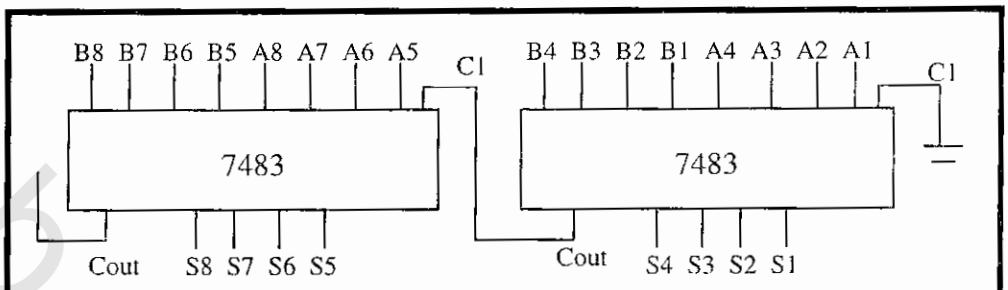


شكل (٦-١٠) الرسم الوظيفى للشريحة 74LS283

٦-٧ الشريحة 74LS283
مجمع ذو ٤ بتات ، 4 bit
Parallel Adder

هذه الشريحة لها نفس وظيفة الشريحة 7483 ولكنها ليست متطابقة معها فى الأطراف ، فنجد مثلا أن الطرف ١٦ هو طرف القدرة والطرف

٨ هو الأرضى وهذا هو الشكل القياسى تقريبا لشرائح العائلة TTL وهذا لم يكن محققا فى الشريحة السابقة . شكل (٦-١٠) يبين الرسم الوظيفى لهذه الشريحة .
يمكن استخدام أكثر من شريحة للحصول على مجمع لعدد كبير من البتات . شكل (٦-١١) يبين استخدام شريحتين 7483 للحصول على مجمع ٨ بت ، أى مجمع يجمع رقمان كل منهما ٨ بت . يمكن تكرار ذلك لجمع أى عدد من البتات .



شكل (٦-١١) استخدام أكثر من شريحة مجمع لجمع عددين كل منهما أكثر من ٤ بتات

٦-٨ مجمع الحمل التموجى ومجمع الحمل الأمامى
Ripple Carry Adder and Look Ahead Carry adder

المجمع الذى شرحناه سابقا نقول عليه أنه مجمع متوازى parallel ، بمعنى أن بتات الرقم الأول تجمع على التوازى مع بتات الرقم الثانى كما رأينا . هذه المجمعات يمكن تقسيمها إلى نوعين من حيث طريقة تعاملها مع الحمل carry . النوع الأول وهو ما يسمى المجمعات ذات الحمل التموجى ripple carry وفيها ينتشر الحمل من مرحلة إلى أخرى حتى نصل إلى المرحلة الأخيرة من المجمع بحيث أن كل مرحلة لابد أن تنتظر المرحلة السابقة لها حتى تتم عملية الجمع حتى يمكنها استخدام الحمل الناتج من هذه المرحلة . شكل (٦-٣) يبين مثل هذا النوع من المجمعات وقد سبق شرحه . نلاحظ من هذا الشكل أن المرحلة n التى تجمع an مع bn لابد أن تنتظر المرحلة السابقة لها وهى المرحلة n-1 حتى تتم عملية جمع an-1 مع bn-1 مع cn-1 لتنتج cn وهو الحمل الذى ستستخدمه المرحلة n . لذلك فإن هذا النوع من المجمعات يكون بطيئا لأنه علينا الانتظار حتى يتم انتشار propagation الحمل c0 وهو الحمل لأول مرحلة إلى آخر مرحلة . فإذا كان زمن الانتشار لمرحلة واحدة هو T فإن زمن الانتشار الكلى (زمن التأخير) للمجمع كله سيكون nT حيث n هى عدد مراحل هذا المجمع .
النوع الثانى من المجمعات المتوازية هى المجمعات ذات الحمل الأمامى look ahead adders . فى هذا النوع تم إسراع عملية الجمع بدرجة كبيرة عن طريق الاستغناء عن طريقة انتشار الحمل خلال مراحل المجمع كما سبق . كما نعلم فإن المجمع الكامل كأول مرحلة تجميع يكون له ثلاث دخول هى a1 و b1 و c0 كما رأينا عند شرح المجمع الكامل . هذه المجمع الكامل يعطى حملا Cout فى أحد الحالتين التاليتين أو كليهما : الحالة الأولى هى عندما يكون كل من الدخلين a1 و b1 يساوى واحد ، وهذا ما نسميه بالحمل المتولد generated carry حيث أنه يتولد من دخل نفس المرحلة . هذا الحمل يمكن كتابته فى معادلة كما يلى :

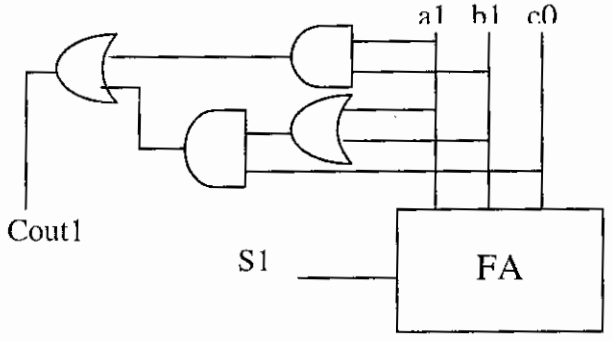
$$Cg1=a1\ b1 \qquad (٦-١١)$$

الحالة الثانية التى يمكن أن نحصل فيها على حمل من المجمع الكامل هى عندما يكون الحمل من المرحلة السابقة c0 يساوى واحد ، وأى واحد من الدخلين a1 أو b1 أو كليهما يساوى واحد . هذا الحمل يسمى الحمل الانتشارى propagated carry ويعطى بالعلاقة التالية :

$$Cp1=(a1+b1)c0 \qquad (٦-١٢)$$

من المعادلتين السابقتين يمكن كتابة الحمل الناتج من المرحلة الأولى كما يلى :

$$Cout1=Cg+Cp$$
$$Cout1=a1b1+(a1+b1)c0 \qquad (٦-١٣)$$



شكل (٦-١٢) الحصول على الحمل فى المجمع الكامل FA كأول مرحلة

شكل (٦-١٢) يبين طريقة الحصول على الحمل من المجمع الكامل Cout1 كأول مرحلة. الحمل Cout1 سيكون حملا للمرحلة الثانية . فى هذه الحالة يمكن كتابة الحمل النهائى للمرحلة الثانية كما يلى :

$$Cout2=Cg2+Cp2$$
$$=a2b2+(a2+b2)Cout1$$

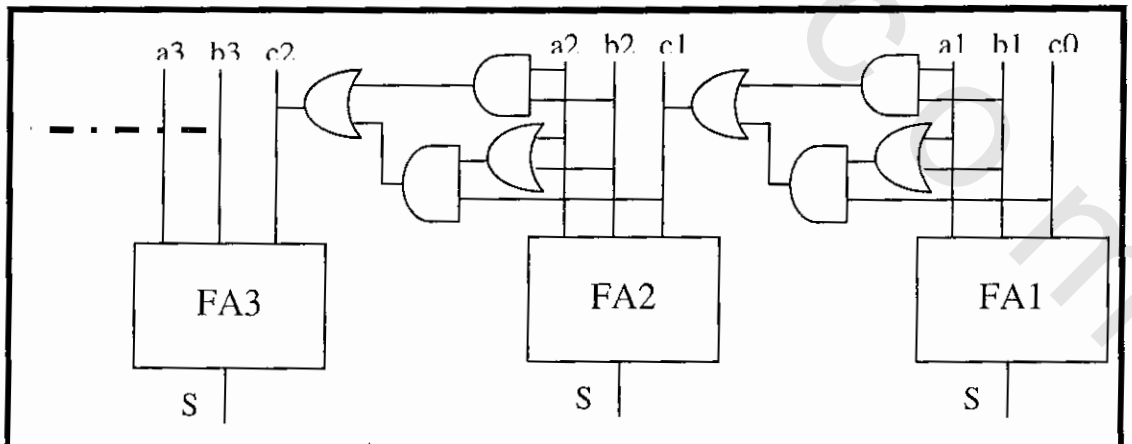
وهذه يمكن كتابتها كما يلى :

$$Cout2=a2b2+(a2+b2)\{a1b1 +(a1+b1)c0\} \qquad (٦-١٤)$$

بنفس الطريقة يمكن كتابة الحمل النهائى بعد إضافة مرحلة ثالثة كما يلى :

$$Cout3=Cg3+Cp3$$
$$=a3b3+(a3+b3)Cout2 \qquad (٦-١٥)$$

حيث Cout2 يمكن التعويض عنها من المعادلة (٦-١٤) . من المعادلتين (٦-١٤) و (٦-١٥) نرى أنه لكى نحصل على الحمل النهائى فى أى مرحلة من مراحل المجمع فإنه ليس علينا أن ننتظر حتى يتم حساب الحمل فى المراحل السابقة ، ولكن الحمل عند أى مرحلة يعتمد فقط على الدخول ، أى الرقمين المطلوب جمعهما A و B . بهذه الطريقة فإن زمن التأخير الناتج عن انتشار الحمل خلال مراحل المجمع كما فى الطريقة السابقة يقل بدرجة كبيرة . شكل (٦-١٣) يبين مجمع ٣ بت مع الحمل الأمامى . نلاحظ من هذا الشكل أنه بمجرد وضع الرقمين A و B وحمل المرحلة الأولى c0 فإن جميع الأحمال الأخرى تتحدد فورا دون انتظار لإتمام عملية الجمع فى المراحل السابقة .

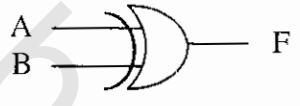


شكل (٦-١٣) مجمع ٣ بت بالحمل الأمامى

الشريحتان 7483 و 74283 كل منهنا عبارة عن مجمع ٤ بت مع الحمل الأمامى وهذا يميزهما بالسرعة كما رأينا . لاحظ أنه عند توصيل أكثر من شريحة للحصول على مجمع لأكثر من ٤ بت فإن توصيل الحمل من شريحة سابقة لشريحة تالية تعتبر عملية حمل انتشارى لأن الشريحة التالية لن تحصل على الحمل إلا بعد إتمام عملية الجمع فى المرحلة السابقة .

٦-٩ دوائر المقارنة Comparators

مطلوب من دائرة المقارنة أن تقارن دخلين A و B وتعطى قرارا ، هل الدخلين متساويين ؟ وإذا لم يكونا متساويين فأيهما أكبر من الآخر ؟ إذن نتوقع أن مثل هذه الدائرة سيكون لها ثلاثة خروج ، أحدهم يكون نشط إذا كان A=B ، والثانى يكون نشط إذا كان A>B أما الخرج الثالث فيكون نشط إذا كان A<B .

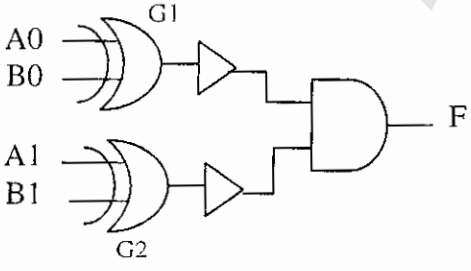


A	B	F
0	0	0
0	1	1
1	0	1
1	1	0

شكل (٦-١٤) البوابة XOR كمقارن

البوابة XOR كما نعلم من جدول الحقيقة الخاص بها يقوم بجزء من هذه المقارنة حيث أن خرجها يكون صفرا إذا تساوى دخليها ، ويكون واحد إذا اختلف الدخلان . عيب استخدامها كمقارن أنها لا تحدد أى الدخلين أكبر من الآخر إذا لم يكونا متساويين ، كما أنها تقارن دخلين كل منهما بت واحدة فقط . شكل (٦-١٤) يبين بوابة XOR وجدول الحقيقة الخاص بها .

يمكن استخدام أكثر من بوابة XOR لمقارنة رقمين كل منهما أكثر من بت واحدة . شكل (٦-١٥) يبين دائرة مقارنة لرقمين كل منهما مكون من ٢ بت . كما نرى من هذا الشكل فإن البوابة G1 تقارن الخانتين ذات القيمة الصغرى ، A0 و B0 ، والبوابة G2 تقارن الخانتين التاليتين A1 و B1 . كل من البوابتين تعطى صفر فى حالة التساوى ولذلك تم عكس خرج البوابتين وإدخالهما على بوابة AND التى تعطى واحد فى حالة تساوى الرقمين . بنفس الطريقة يمكن تطوير الدائرة فى شكل (٦-١٥) لتقارن رقمين كل منهما يحتوى أى عدد من البتات . هذه الدائرة ما زالت تقوم بعملية مقارنة محدودة حيث أنها تعطى واحد فى حالة تساوى الرقمين ولكنها لا تقرر أى الدخلين أكبر أو أصغر من الدخل الآخر .

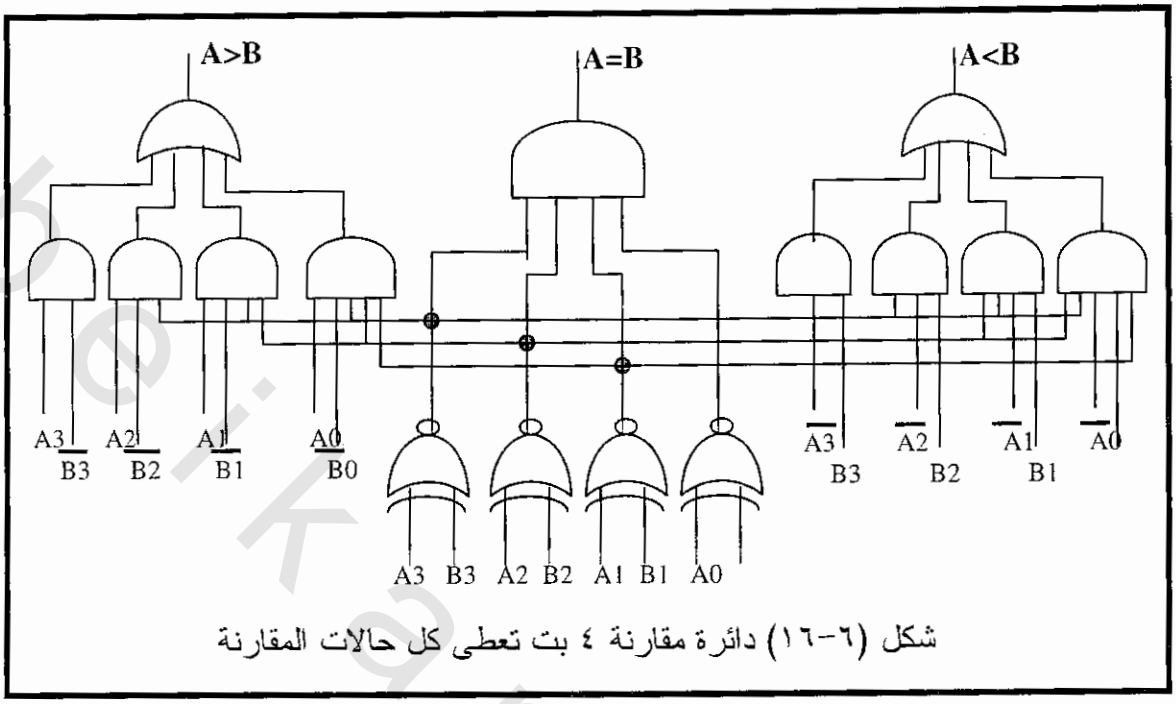


شكل (٦-١٥) استخدام بوابتين XOR لمقارنة رقمين كل منهما ٢ بت

شكل (٦-١٦) يبين دائرة منطقية لها ثلاثة خروج تمثل كل حالات المقارنة التالية :

- عندما يتساوى الدخلين A3=B3 و A2=B2 و A1=B1 و A0=B0 ، فى هذه الحالة فإن كل من الأربع بوابات XOR المعكوس خرج كل منها تعطى واحد ، والأربع وحايد الداخلة على البوابة AND تعطى واحد نتيجة ذلك ، وبذلك يكون الخرج A=B يساوى واحد دلالة على أن الدخلين متساويين . فى هذه الأثناء يكون خرج كل بوبات ال AND المؤدية إلى الخرج A>B تساوى صفر لأن الدخلين لكل بوابة يكونان متساويان ، وحيث أن الدخل B فى هذه الحالة معكوس فإن الدخلين للبوابة سيكون كل منهما عكس الآخر وبالتالى فإن كل بوبات ال AND ستعطى أصفارا على خرجها وبالتالى فإن الخرج A>B سيكون صفرا فى هذه الحالة . بنفس المنطق سنجد أن الخرج A<B سيعطى صفرا هو الآخر فى هذه الأثناء .
- فى حالة عدم تساوى الرقمين تبدأ المقارنة من آخر بت ، أى مقارنة البت A3 مع البت B3 .

فإذا كان A3>B3 أى A3=1 و $\overline{B3}$=0 فإنه فى هذه الحالة سيكون خرج ال AND المتصلة ب A3 و B3 واحد وبالتالى فإن الخرج A>B سيكون واحد هو الآخر . فى هذه الأثناء سيكون الخرج A=B يساوى صفر والخرج A<B هو الآخر يساوى صفر . أما إذا كان A3=0 و B3=1 فإنه فى هذه الحالة سيكون الخرج A<B يساوى واحد والخروج الأخرى أصفارا . تتبع ذلك من على الدائرة فى شكل (٦-١٦) .



شكل (٦-١٦) دائرة مقارنة ٤ بت تعطى كل حالات المقارنة

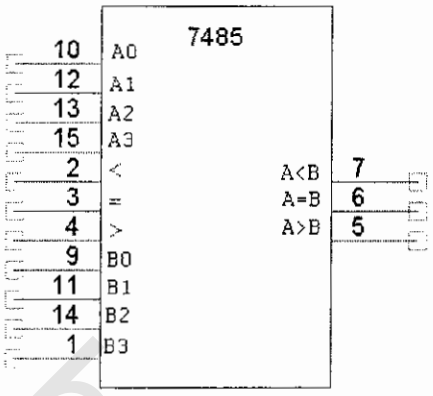
- إذا كان A3=B3 فإن ال AND المتصلة بهم تعطى صفر ، ويتم النظر فى حالة البتات A2 و B2 . فإذا كان A2>B2 فإن ال AND التى دخليها A2 و $\overline{B2}$ تعطى واحد ويكون الخرج A>B فى هذه الحالة يساوى واحد . لاحظ أن الدخل الثالث لهذه ال AND يساوى واحد من خرج ال XOR التى دخليها A3 و B3 . بنفس الطريقة سيكون الخرج A<B يساوى واحد إذا كان A2=0 و B2=1 .
- بنفس الطريقة يمكن تتبع هذه الخروج فى حالة تساوى A3 و B3 وتساوى A2 و B2 فى هذه الحالة ننظر إلى A1 و B1 وعلى ضوء أيهما أكبر سيكون أحد الخرجين A>B أو A<B يساوى واحد .
- فى حالة تساوى A1 و B1 أيضا يتم النظر فى A0 و B0 وبناء عليهما يتقرر أى الدخلين أكبر ، فإذا تساوى ، فإن الدخلين يتساويان فى هذه الحالة ونعود إلى أن الخرج A=B سيعطى واحد وباقى الخروج أصفارا . تتبع كل هذه الحالات بتأنى على الدائرة الموضحة فى شكل (٦-١٦) .

٦-١٠ الشريحة 7485 مقارن ذو ٤ بتات

الشريحة 7485 عبارة عن مقارن ذو ٤ بتات حيث يمكن استخدام أكثر من شريحة لمقارنة الأرقام التى تتكون من أكثر من ٤ بتات . الشريحة تقارن الدخل A(A3,A2,A1,A0) مع الدخل B(B3,B2,B1,B0) وإذا تساوى الدخلان فإن الخرج A=B يساوى واحد إذا كان الطرف ٣ للشريحة يساوى واحد . الخروج A>B و A<B تكون أصفارا فى هذه الحالة . بنفس الطريقة إذا

كان الدخل A أكبر من الدخل B مهما كانت الإشارة على الأطراف ٢ و ٣ و ٤ فإن الخرج A>B يكون واحد . أما إذا كان الدخل A أقل من الدخل B مهما كانت الإشارة على الأطراف ٢ و ٣ و ٤ أيضا فإن الخرج A<B يكون واحد فى هذه الحالة . جدول ٦-٣ يبين جدول الحقيقة لهذه الشريحة . الحرف X فى هذا الجدول يعنى "لا يهم" أو Do not care وهذا يعنى أن هذا الطرف يكون واحد أو صفر ، لا يهم . شكل (٦-١٧) يبين الرسم الوظيفى لهذه الشريحة . الطرف ١٦ هو طرف القدرة والطرف ٨ هو الأرضى للشريحة .

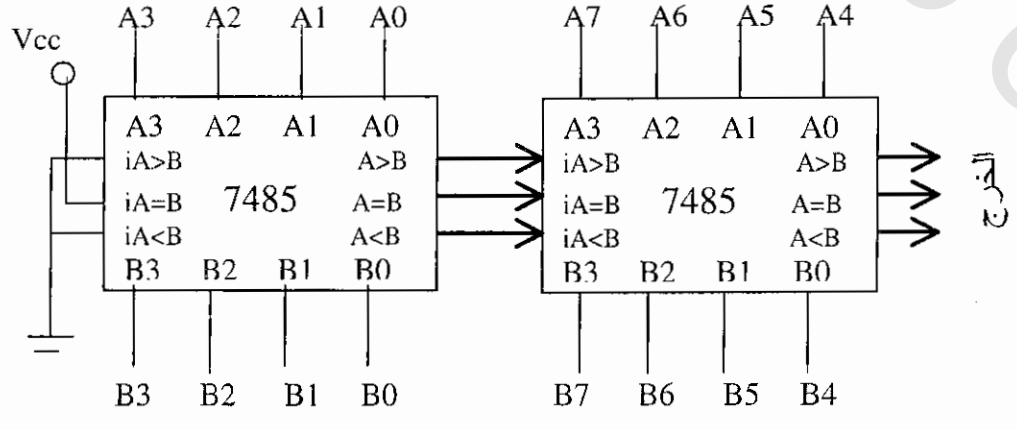
شكل (٦-١٨) يبين استخدام شريحتين 7485 لمقارنة رقمين كل منهما ٨ بت .



شكل (٦-١٧) الرسم الوظيفى للشريحة 7485

الدخول المطلوب مقارنتها				نتيجة المقارنة السابقة			الخرج		
A3,B3	**A2,B2**	**A1,B1**	**A0,B0**	**iA>B**	**iA=B**	**iA<B**	**A>B**	**A<B**	**A=B**
A3>B3	x	x	x	x	x	x	H	L	L
A3<B3	x	x	x	x	x	x	L	H	L
A3=B3	A2>B2	x	x	x	x	x	H	L	L
A3=B3	A2<B2	x	x	x	x	x	L	H	L
A3=B3	A2=B2	A1>B1	x	x	x	x	H	L	L
A3=B3	A2=B2	A1<B1	x	x	x	x	L	H	L
A3=B3	A2=B2	A1=B1	A0>B0	x	x	x	H	L	L
A3=B3	A2=B2	A1=B1	A0<B0	x	x	x	L	H	L
A3=B3	A2=B2	A1=B1	A0=B0	H	L	L	H	L	L
A3=B3	A2=B2	A1=B1	A0=B0	L	H	L	L	H	L
A3=B3	A2=B2	A1=B1	A0=B0	L	L	H	L	L	H
A3=B3	A2=B2	A1=B1	A0=B0	x	x	H	L	L	H
A3=B3	A2=B2	A1=B1	A0=B0	H	H	L	L	L	L
A3=B3	A2=B2	A1=B1	A0=B0	L	L	L	H	H	L

جدول ٦-٣ جدول الحقيقة للشريحة 7485

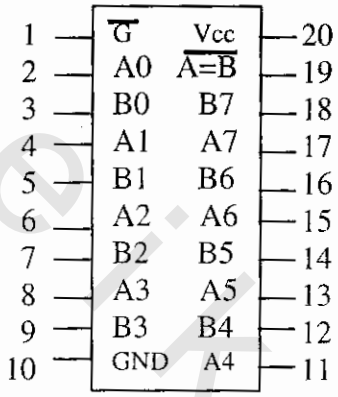


شكل (٦-١٨) استخدام شريحتين 7485 لمقارنة رقمين كل منهما ٨ بت

٦-١١ الشرائح 74LS682 و 74LS684 و 74LS688

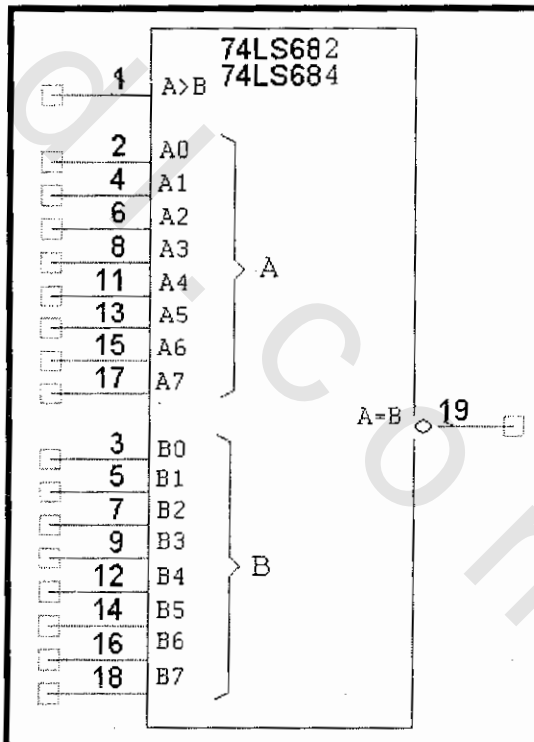
مقارن ذو ٨ بتات

هذه الشرائح تقارن رقمين كل منهما ٨ بت . كل هذه الشرائح تعطى الخرج A=B فى حالة تساوى الدخلين . الشريحتين 74LS682 و 74LS684 تعطى الخرج A>B بجانب الخرج A=B . شكل (٦-١٩أ و ٦-١٩ب) يبين الرسم الطرفى لكل شريحة والأشكال (٦-٢٠أ و ٦-٢٠ب) تبين الرسم الوظيفى لكل منها . لاحظ أن الطرف ١ فى الشرائح 74LS682 و 74LS684 كان يمثل الخرج A>B وأصبح طرف تنشيط منخفض الفعالية فى الشريحة 74LS688 .

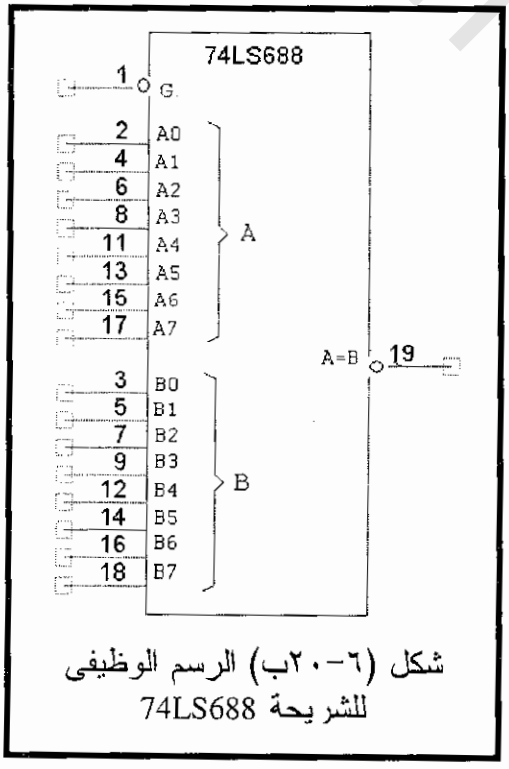


شكل (٦-١٩أ) الرسم الطرفى للشرائح 74LS682 ، 74LS684

شكل (٦-١٩ب) الرسم الطرفى للشريحة 74LS688



شكل (٦-٢٠أ) الرسم الوظيفى للشرائح 74LS682 و 74LS684



شكل (٦-٢٠ب) الرسم الوظيفى للشريحة 74LS688

obeikandi.com

٦-١٢ تمارين

١- استخدم خريطة كارنوف لتبسيط معادلة المجموع Sn والحمل cn فى المعادلة (٦-٣) والمعادلة (٦-٤) .

٢- صمم دائرة المجمع الكامل الموجودة فى شكل (٦-٥) باستخدام بوابات النائد فقط .

٣- وضح بالرسم كيف تستخدم شريحتين ٧٤٨٣ لجمع عددان كل منهما ٨ بت .

٤- أعد تمرين ٣ لجمع عددين كل منهما ١٢ بت مستخدما الشريحة ٧٤٢٨٣ .

٥- الأرقام الثنائية التالية تمثل تتابعات دخل للشريحة ٧٤٨٣ . أكتب تتابعات الخرج الناتجة على كل مخرج من مخارج الشريحة . إعتبر التتابعات من اليمين لليسار :

A1=10001100
A2=11001010
A3=01011111
A4=10011001
B1=11001100
B2=10010011
B3=10100111
B4=00111101

٦- ارسم الدائرة الكاملة لمجمع بالحمل الأمامى من ٤ بت .

٧- المجمع الطارح الموجود فى شكل (٦-٨) يحتوى ٣ خطوط تحكم S0, S1, S2 اكتب الخرج الناتج من المجمع عند جميع الحالات الممكنة لهذه الخطوط .

٨- التتابعات الموجودة فى تمرين ٥ تم توصيلها كمداخل لشريحة المقارن ٧٤٨٥ . أكتب التتابعات الناتجة على كل مخرج إذا كان الدخل A=B يساوى واحد والدخلين A>B و A<B يساوى صفر .

٩- أعد تمرين ٨ مستخدما الشريحة ٧٤٦٨٨ .

١٠- ارسم دائرة لمقارنة رقمين كل منهما ١٢ بت . مطلوب الثلاث مخارج A=B, A>B, A<B . استخدم أحد شرائح المقارنة .

Oweikenal.com