الباب الأول

أساسيات الالكترونيات الرقمية

obeikandl.com

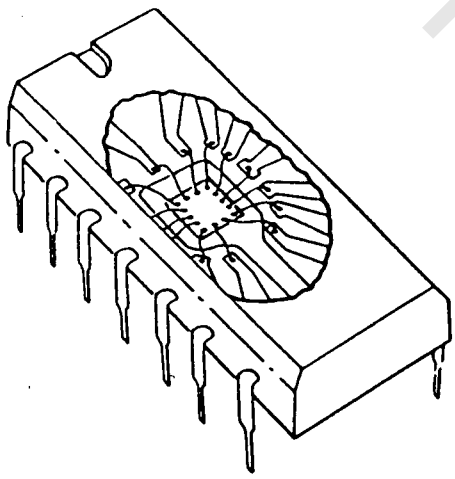
obeikandl.com

أساسيات الالكترونيات الرقمية

١ /١ – مقدمة :

يمكن تقسيم الدوائر الالكترونية المتكاملة إلى نوعين أساسيين ، وهما : الدوائر المتكاملة التناظرية (الخطية) Analogue ICs ، والدوائر المتكاملة الرقمية Digital Integrated circiuts وتبنى الدوائر المتكاملة بصفة عامة باستخدام مجموعة من العناصر الالكترونية مثل : المقاومات ، والمكثفات ، والثنائيات ، والترانرستورات وتوصل هذه العناصر مع بعضها على رقيقة سليكونية صغيرة جداً ، وتحاط هذه الرقيقة بغلاف لدن له أرجل للتوصيل ، وتوجد أشكال مختلفة للدوائر المتكاملة ، وأكثرها انتشاراً الدوائر المتكاملة DIL وهى اختصار لـ Dual in Line ، وهى دوائر متكاملة بصفين من الأرجل ، على جانبيها المسافة بين كل رجل والأخرى 0.1 بوصة

والشكل (١ – ١) يبين مجسماً لهذا النوع من الدوائر المتكاملة . وعادة فإن الدوائر المتكاملة DIL تتواجد بأعداد مختلفة من الأرجل مثل : (8, 14, 16, 28, 40) ، وتختلف الدوائر المتكاملة التناظرية والدوائر المتكاملة الرقمية فى طبيعة الجهود التى تتعامل معها .

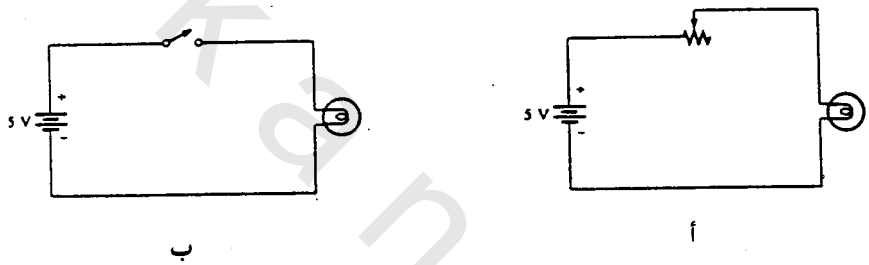


الشكل (١ – ١)

فبالنسبة لجهود الدخل والخرج للدوائر التناظرية تكون جهوداً تناظرية فى حين أن جهود الدخل والخارج للدوائر الرقمية تكون على هيئة إشارات رقمية، والمثال التالى سيوضح الفرق بين الجهد التناظرى ، وإشارة الجهد الرقمية. ففى الشكل (١ – ٢) دائرتان للتحكم فى مصباح كهربى. ففى الشكل (أ)

يتم التحكم فى شدة إضاءة المصباح بتغيير قيمة مقاومة متغيرة موصلة بالتوالى مع المصباح ، وفى الشكل (ب) يتم إضاءة أو إطفاء المصباح بواسطة مفتاح يدوى موصل على التوالى مع المفتاح .

ويقال إن جهد المصباح فى الدائرة أ جهد تناظرى ؛ لأن قيمته تتغير بتغير قيمة المقاومة المتغيرة ، وأقصى قيمة لهذا الجهد التناظرى هو جهد البطارية ، بينما يقال : إن مصباح الدائرة (ب) يتعرض لإشارة جهد رقمية حيث إن لها حالتين فقط ، وهما : **الأولى** وقيمتها تساوى جهد البطارية عند غلق المفتاح ، وتعمل على إضاءة المصباح ويقال على هذه الحالة الحالة العالية (H) أو الحالة المنطقية 1 ، أما **الحالة الثانية** : فإن قيمتها تساوى صفراً ، وتعمل على إطفاء المصباح ، ويقال على هذه الحالة الحالة المنخفض (L) أو الحالة المنطقية 0 .

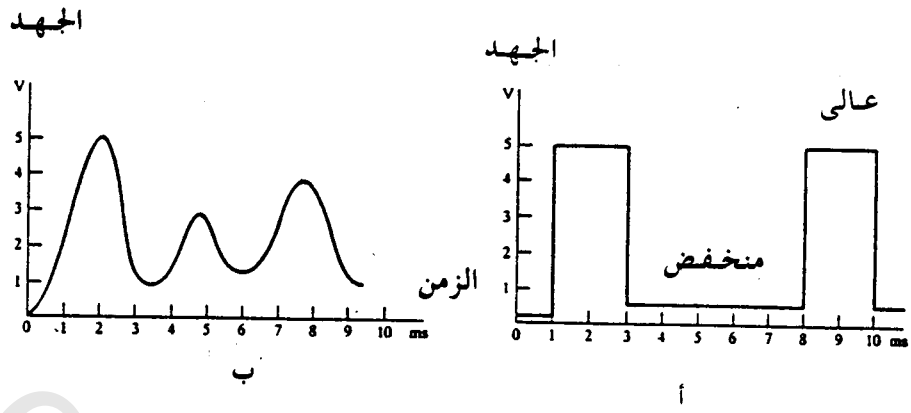


ب أ

الشكل (١ – ٢)

والشكل (١ – ٣) يبين الفرق بين إشارة الجهد الرقمية ، وإشارة الجهد التناظرية ، ففى الشكل (أ) إشارة جهد رقمية لها قيمتان وهما : إما 5V + ويقال عليها عالٍ (High) أو (1) والقيمة الثانية القريبة من الصفر ويقال عليها منخفض (Low) أو (0) .

أما الشكل (ب) فيعرض إشارة جهد تناظرية ولها قيمة مختلفة من لحظة لأخرى ، وهى تتغير ما بين (5V+ :0) .



الشكل (١ – ٣)

١ / ٢ – الدوائر المتكاملة الرقمية :

تنقسم الدوائر المتكاملة الرقمية إلى مجموعة من العائلات تبعاً لنوع العناصر المستخدمة فى بنائها ، وفيما يلى بعض هذه العائلات :

أ– عائلة RTL .

ب– عائلة DTL .

جـ– عائلة TTL .

د– عائلة ECL .

هـ– عائلة CMOS .

وأكثر هذه العائلات استخداماً فى الوقت الراهن عائلة TTL ثم عائلة CMOS .

١ / ٢ / ١ – الدوائر المتكاملة الرقمية عائلة TTL :

ويستخدم فى بنائها ترانزستورات ثنائية القطبية BJT ، ولكنها تحتوى على أكثر من باعث، وتنقسم هذه العائلة إلى عدة سلاسل ، أكثرها انتشاراً السلسلة 54 ، وتستخدم فى الاستخدامات العسكرية، والسلسلة 74 وتستخدم فى الاستخدامات العامة ويندرج تحت هاتين السلسلتين سلاسل أخرى فرعية مثل :

١ – السلسلة القياسية .. SN 74 / .. SN 54

obeikandl.com

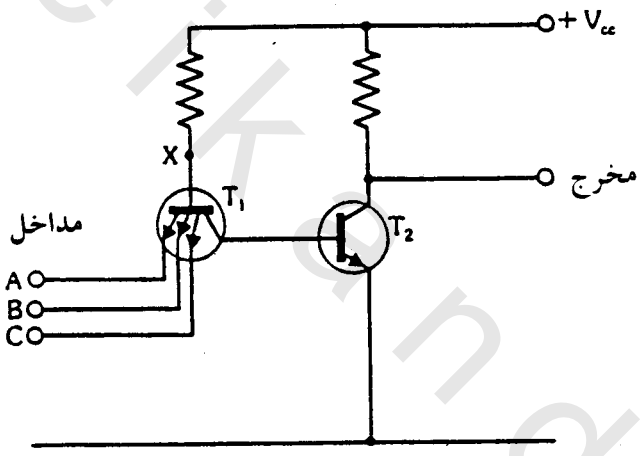
٢ – سلسلة استهلاك القدرة المنخفضة .. SN 54 L .. / SN 74 L

٣ – سلسلة السرعة العالية .. SN 54 H .. / SN 74 H

٤ – سلسلة شوتكى .. SN 54 S .. / SN 74 S

٥ – سلسلة استهلاك القدرة المنخفضة ، والتى تحتوى على وصلة شوتكى عند المداخل SN 54 LS .. / SN 74 LS..

والشكل (١ – ٤) يعرض الدائرة الداخلية لبوابة NAND بثلاثة مداخل تندرج تحت عائلة TTL، فعندما تكون المداخل A,B,C عند الحالة 0 أى لها جهود تقترب من 0 V ، حينئذ فإن الترانزستور T_1 سيصبح منحازاً أمامياً ، ويصبح هذا الترانزستور فى حالة تشبع، وبالتالى فإن جهد المجمع سيصبح مساوياً لجهد المداخل A,B,C



الشكل (١ – ٤)

أى: قريب من الصفر ، وحيث إن مجمع T_1 متصل بقاعدة T_2 لذا يصبح T_2 فى حالة قطع OFF ، وينتقل الجهد Vcc + الذى يساوى 5 V + إلى المخرج output ، وتصبح حالة المخرج عالية أى(1) وجهده يقترب من 5 v + ، وعندما تكون المداخل A, B, C عند الحالة المنطقية 1 أى عند جهد يقترب من 5 v + حينئذ يصبح T_1 فى حالة قطع ، وبالتالى يصبح جهد مجمعة مرتفعاً فيتحول الترانزستور T_1 إلى حالة التشبع ، ويصبح جهد المخرج output يقترب من 0v .

وهناك بعض التعبيرات الشائعة للجهود والتيارات للدوائر المتكاملة الرقمية أهمها :

١ – تيار الدخل العالى (I_{IH}) ، وهو تيار الدخل عندما تكون حالة إشارة الدخل عالية (1) .

٢ – تيار الخرج العالى (I_{OH}) ، وهو تيار الخرج عندما تكون حالة إشارة الخرج عالية (1).

٣ – تيار الدخل المنخفض (I_{IL}) ، وهو تيار الدخل عندما تكون حالة إشارة الدخل منخفضة (0).

٤ – تيار الخرج المنخفض (I_{OL}) ، وهو تيار الخرج عندما تكون حالة إشارة الخرج منخفضة (0).

٥ – جهد المصدر (V_{CC}) ، وهو جهد منبع التيار المستمر ، والتى تعمل عنده الدائرة المتكاملة.

٦ – جهد إشارة الدخل العالية (V_{IH}) ، وهو قيمة جهد إشارة الدخل الذى تتعامل معه الدائرة المتكاملة على أنه إشارة منطقية عالية .

٧ – جهد إشارة الخرج العالية (V_{OH}) ، وهو قيمة جهد إشارة الخرج للدائرة المتكاملة عند الحالة المنطقية العالية (1).

٨ – جهد إشارة الدخل المنخفضة (V_{IL}) ، وهو قيمة جهد إشارة الدخل التى تتعامل معه الدائرة المتكاملة كحالة منطقية منخفضة (0) .

٩ – جهد إشارة الخرج المنخفضة (V_{OL}) ، وهو أعلى قيمة لجهد المخرج عند الحالة المنخفضة (0).

١٠ – تأخير الانتشار propagation delay time (t_p) ، وهو الزمن المار من لحظة حدوث تغير فى المداخل للحظة حدوث تغير فى حالة المخارج ووحدته نانوثانية .

١١ – القدرة المستهلكة فى البوابة p_d ، وتحسب بالملى وات (mw) .

والجدول (١ – ١) يبين مقارنة بين السلاسل المختلفة لعائلة TTL

الجدول (١ – ١)

وجه المقارنة		74..	74 H ..	74 L ..	74 L S ..	74 S ..
Vcc min	(v)	4.5	4.5	4.5	4.5	4.5
Vcc max	(v)	5.5	5.0	5.5	5.5	5.5
V_{IL}	(v)	0.7	0.8	0.8	0.8	0.8
V_{IH}	(v)	2	2	2	2	2
V_{OL}	(v)	0.4	0.4	0.4	0.4	0.5
V_{OH}	(v)	2.4	2.4	2.4	2.7	2.7
I_{IL}	(mA)	- 1.6	- 2	- 0.18	- 0.36	- 2
I_{IH}	(mA)	40	50	10	20	50
I_{OL}	(mA)	16	20	3.6	8	20
I_{OH}	(mA)	- 0.4	- 0.5	- 0.2	- 0.4	- 1
t_p	(nS)	10	6	33	10	3
p_d	(mw)	10	22	1	2	19

علماً بأن الإشارة السالبة للتيار تعنى دخول التيار إلى الدائرة المتكاملة والإشارة الموجبة تعنى خروج التيار من الدائرة المتكاملة .

٢/٢/١ – المخارج المختلفة للبوابات المنطقية عائلة TTL :

توجد ثلاث صور مختلفة لخرج البوابات المنطقية للدوائر المتكاملة TTL ، بغض النظر عن نوع السلسلة الفرعية وهى كما يلى :

١ – خرج مجمع مفتوح open - collector output .

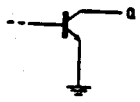
٢ – خرج ذو القطب الرمزى Totem - pole output .

٣ – خرج بثلاث حالات Three - state output .

أولاً : خرج المجمع المفتوح :

الشكل (١ – ٥) يبين شكل خرج المجمع المفتوح ، ويتميز هذا النوع من المخارج بالسمات التالية :

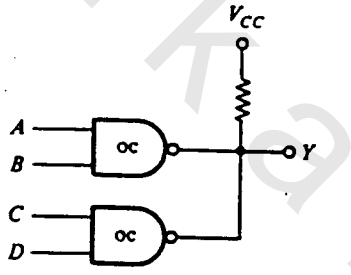
١ – إذا لم يوصل هذا المخرج بجهد المصدر vcc من خلال مقاومة R_L فإن قيمة الخرج ستساوى ov بغض النظر عن حالة مداخل الدائرة المتكاملة .



الشكل (١ – ٥)

٢ – يمكن توصيل هذا المخرج بجهد آخر غير جهد المصدر المستخدم فى تغذية الدائرة المتكاملة على سبيل المثال يمكن توصيل هذا المخرج بجهد يساوى 12v + وبذلك يمكن تغيير مستوى الجهد المنطقى للدائرة المتكاملة من 5v لأى جهد آخر تبعاً لقيمة الجهد المتصل بالمجمع المفتوح .

٣ – يمكن توصيل مجموعة من المخارج المفتوحة على التوازى معاً فمثلا يمكن توصيل مخارج بوابتين NAND بالتوازى معاً مع استخدام مقاومة 5kΩ توصل مع جهد المصدر Vcc كما هو مبين بالشكل (١ – ٦) ويكون خرج البوابتين مكافئاً لخرج بوابة OR بمدخلين هما خرج بوابتى NAND ذات المجمع المفتوح .



الشكل (١ – ٦)

وتختلف قيمة مقاومة الجذبPull up Resistance والتى توصل مع المجمع المفتوح مع جهد المصدر Vcc باختلاف عدد المخارج ذات المجمع المفتوح الموصلة على التوازى n ، وكذلك عدد المداخل التى توصل بالمجمع المفتوح على التوزاى N .

والجدول (١ – ٢) يبين مقاومة الجذب العظمى والصغرى لأعداد مختلفة من المخارج ذات المجمع المفتوح المتوازية n ، وأعداد مختلفة من مداخل البوابات الأخرى الموصلة بالتوازى مع مخرج البوابة ذات المجمع المفتوح N .

obeikandi.com

الجدول (١ – ٢)

N	Rmax (Ω) at n = 1	2	3	4	5	6	7	Rmin (Ω) at n = 1...7
1	8965	4814	3291	2500	2015	1688	1452	319
2	7878	4482	3132	2407	1954	1645	1420	359
3	7027	4193	2988	2321	1897	1604	1390	410
4	6341	3939	2857	2241	1843	1566	1361	479
5	5777	3714	2736	2166	1793	1529	1333	575
6	5306	3513	2626	2096	1744	1494	1306	718
7	4905	3333	2524	2031	1699	1460	1280	958
8	4561	3170	2419	1969	1656			1437
9	4262	3023						2875
10	4000	غير مسموح به						4000

مثال :

الشكل (١ – ٧) يبين طريقة توصيل مجموعة من المخارج ذات المجمعات المفتوحة معاً بالتوازى .

حيث إن :

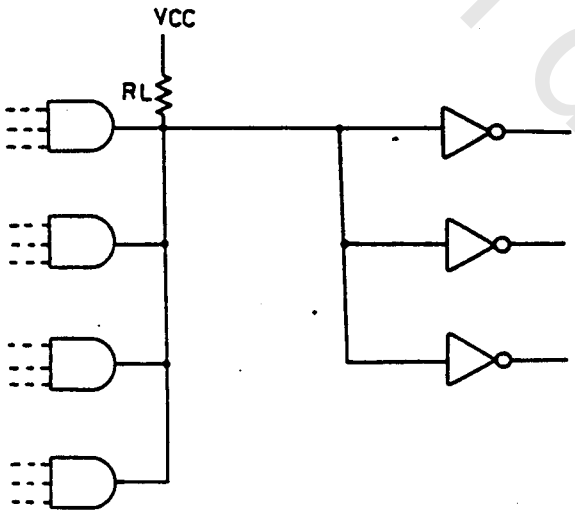
عدد مخارج المجمعات المفتوحة الموصلة على التوازى تساوى : n = 4 وعدد المداخل الموصلة على التوازى تساوى : N = 3 ومن الجدول (١ – ٢) فإن

$R_L max = 2321\ \Omega$

$R_L min = 410\ \Omega$

أى أن :

$410\ \Omega \leq R_L \leq 2321\ \Omega$



الشكل (١ – ٧)

obeikandi.com

ويمكن اختيارها فى هذه الحالة 2 k Ω :

وأهم البوابات التى لها مجمع مفتوح oc هى :

١ – دوائر متكاملة تحتوى على أربع بوابات NAND بمدخلين طراز 7403 , 7401

٢ – دائرة متكاملة تحتوى على ثلاث بوابات NAND بثلاثة مداخل طراز 7412 .

٣ – دائرة متكاملة تحتوى على بوابتى NAND بأربعة مداخل طراز 7422 .

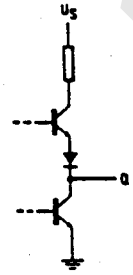
٤ – دائرة متكاملة بأربع بوابات NOR بمدخلين طراز 7433 .

٥ – دائرة متكاملة بستة عواكس طراز 7405 .

٦ – دائرة متكاملة تحتوى على أربع بوابات AND بمدخلين 7409 .

ثانياً : المخرج ذو القطب الرمزى Totem Pole output :

الشكل (١ – ٨) يبين شكل خرج المجمع ذى القطب الرمزى علماً بأن هذا النوع من المخارج هو الأكثر انتشاراً ، وفيما يلى الخواص الفنية لهذا المخرج :



الشكل (١ – ٨)

١ – سرعة أداء عالية عن المخرج ذى المجمع المفتوح .

٢ – لهذا المخرج حالتان فقط (عالية – منخفضة) .

٣ – لا يحتاج لتوصيل خارجى لجهد المصدر ، كما هو الحال فى المخرج ذى المجمع المفتوح .

٤ – لا يمكن تغيير مستوى الجهد المنطقى لهذا المخرج عن (0 , 5v) .

٥ – لا يمكن توصيل عدة مخارج لعدة بوابات مباشرة كما هو الحال فى المخرج ذى المجمع المفتوح.

ثالثاً : المخرج ذو الحالات الثلاثة Tristate output :

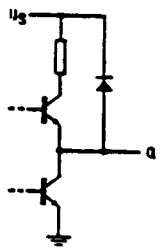
الشكل (١ – ٩) يوضح شكل خرج ذى الحالات الثلاث وفيما يلى مواصفات هذا المخرج:

١ – لا يحتاج لتوصيل خارجى لجهد المصدر كما هو الحال فى المخرج ذى المجمع المفتوح.

٢ – لهذا المخرج ثلاث حالات ، هى عالٍ (+5v)، ومنخفض (0v) ومقاومة عالية جداً (Z).

obeikandl.com

٣ – يمكن توصيل أكثر من مخرج بالتوازى ، كما هو الحال فى المخرج ذى المجمع المفتوح، بشرط أن تكون كل المخارج فى الحالة الثالثة (لها مقاومة كبيرة جداً) عدا مخرج واحد تكون حالته منخفضة أو عالية .



الشكل (١ – ٩)

٣/٢/١ – الدوائر المتكاملة الرقمية عائلة CMOS :

تستخدم ترانزستورات MOSFET بقناة N وبقناة P فى بناء الدوائر المتكاملة CMOS ، وتمتاز هذه الدوائر بمدى كبير لجهد الدخل ، وباستهلاكها الصغير جداً للطاقة ، والمدى الحرارى الكبير .

وتوجد عدة سلاسل أساسية تندرج تحت عائلة CMOS مثل :

سلسلة .. CD 400 ، سلسلة .. CD 45 ، سلسلة .. 54 C ، سلسلة .. 74 C .

والجدير بالذكر أن سلسلة .. 74C تتشابه مع سلسلة .. 74 لعائلة TTL فى ترتيب الأرجل وفى وظائف جميع الدوائر المتكاملة لهذه السلسلة .

والجدول (١ – ٣) يعقد مقارنة بين الخواص الفنية للسلاسل الأساسية لعائلة CMOS .

الجدول (١ – ٣)

وجه المقارنة		54 c.. / 74 c..	CD 40.. / CD 45 ..
V_{DD}	(v)	5 / 10	5 / 10
V_{OL} max	(v)	0.5 / 1.0	0.05 / 0.05
V_{OH} min	(v)	4.5 / 9.0	4.95 / 9.95
I_{OL}	(mA)	0.36 / 0.01	0.3 / 0.9
I_{OH}	(mA)	- 0.01 / - 0.01	- 0.36 / -0.9
P_{diss}	(µw)	10 / 30	10 / 30

حيث إن :

V_{DD} . جهد المصدر

obeikandl.com

القدرة المستهلكة	P_{diss} .
جهد الخرج المنخفض الأقصى	V_{OL} max .
جهد الخرج المرتفع الأدنى	V_{OH} min .
تيار الخرج المنخفض	I_{OL} .
تيار الخرج المرتفع	I_{OH} .

ويلاحظ وجود قيمتين لكل حالة باعتبار أن جهد المصدر V_{DD} يساوى 5v + مرة ويساوى 10V + مرة ، فمثلاً : جهد الخرج المنخفض الأقصى V_{OL} max يساوى 0.5v عندما يكون جهد المصدر 5v ويساوى 1.0v عندما يكون جهد المصدر 10v وذلك لسلسلة ..c 74 / ..c 54 في حين يساوى 0.05v عندما يكون جهد المصدر 5v أو 10v وذلك لسلسلة .. CD40 وأيضاً سلسلة .. CD 45 .

ويعاب على داوئر CMOS المتكاملة بصفة عامة ما يلى :

١ – السرعة المنخفضة .

٢ – ضعف تيار المخرج .

٣ – ارتفاع سعرها .

٤ – تحتاج لمعاملة خاصة أثناء تداولها واستخدامها ، وفيما يلى أهم الإرشادات التى تؤخذ فى الاعتبار عند التعامل مع دوائر CMOS المتكاملة .

– يجب تناول دوائر CMOS بحرص لمنع تراكم الشحنات الاستاتيكية عليها ، لذلك يجب إبقاء الدائرة المتكاملة فى غلافها العازل التى تباع به إلى أن يتم وضعها فى الدائرة .

– يجب توصيل كل المداخل غير المستعملة بأحد طرفى المصدر الموجب ، أو السالب تبعاً للدائرة .

– التأكد من أن الدائرة موصلة بالطريقة الصحيحة خصوصاً التأكد من توصيل الجهد الموجب للمصدر مع V_{DD} والجهد السالب للمصدر مع V_{SS} ، وذلك لمنع انهيار الدائرة المتكاملة ونتيجة لهذه العيوب فإن دوائر CMOS لا يمكن استخدامها فى جميع التطبيقات .

obeikandl.com

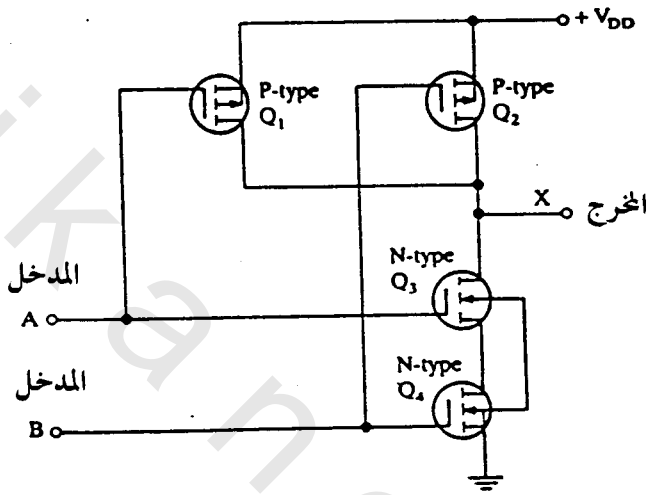
والشكل (١ – ١٠) يبين التركيب الداخلى لبوابة NAND تندرج تحت عائلة CMOS ويلاحظ أن Q_1 , Q_2 موصلان بالتوازى فى حين أن Q_4 , Q_3 موصلان بالتوالى .

والجدول (١ – ٤) يبين نظرية عمل هذه الدائرة .

حيث إن :

قطع OFF .

وصل ON.



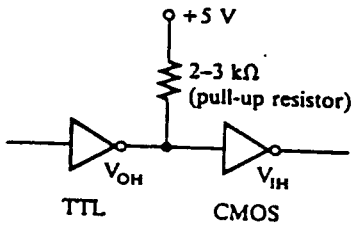
الشكل (١ – ١٠)

الجدول (١–٤)

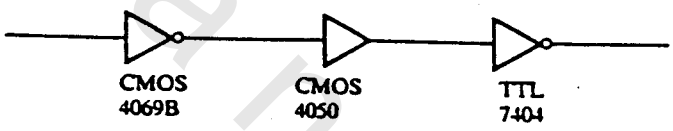
المدخل A	المدخل B	المخرج Output	Q_1	Q_2	Q_3	Q_4
0	0	1	ON	ON	OFF	OFF
0	1	1	ON	OFF	OFF	ON
1	0	1	OFF	ON	ON	OFF
1	1	0	OFF	OFF	ON	ON

obeikandl.com

والجدير بالذكر أنه يمكن عمل توافق بين عائلة TTL وعائلة CMOS ، فيمكن نقل إشارة من بوابة TTL إلى بوابة CMOS ، باستخدام خرج مفتوح OC كما بالشكل (١ – ١١أ) ، ويمكن نقل إشارة من بوابة CMOS إلى بوابة TTL باستخدام بوابة عزل buffer gate طراز CD 4050 حيث إن الحالة المنطقية لدخلها يكافئ الحالة المنطقية لخرجها ، وذلك كما بالشكل (١ – ١١ب) .



أ



ب

الشكل (١ – ١١)

٣/١ – البوابات المنطقية Logic gates :

البوابات المنطقية هى : دوائر لها مجموعة مداخل (مدخل – مدخلان – ثلاثة مداخل – ... إلخ) ، ومخرج واحد ، بحيث إن حالة مخرجها فى أى لحظة يعتمد على حالة مداخلها فى هذه اللحظة .

ولفهم عمل البوابات المنطقية يستعان بجدول الحقيقة ، والذى يحتوى على جميع حالات المداخل المحتملة ، وحالة المخرج المقابل لكل احتمال ، علماً بأن الحالة المنخفضة للإشارات تعنى أن جهد الإشارة 0.2 v ، وأن الحالة المرتفعة للإشارات تعنى أن جهد الإشارة 3.0v ، هذا بالنسبة لعائلة TTL ، ويعتبر هذا على وجه التقريب .

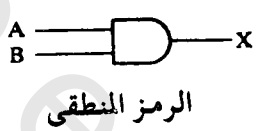
وسنتناول فى الفقرات القادمة البوابات المنطقية الأساسية والمشتقة :

١/٣/١ – بوابة AND :

الشكل (١ – ١٢) يبين رمز بوابة AND بمدخلين A , B لها مخرج واحد X ، وجدول الحقيقة Truth table لهذه البوابة ، والمخطط الزمنى لهذه البوابة . ويتضح من جدول الحقيقة أن خرج البوابة يكون عالياً أى حالته المنطقية (1) عندما تكون حالة مدخلى البوابة (1) ويمكن التعبير عن عملية AND لمدخلين بالمعادلة التالية .

$$A.B = X \rightarrow 1.1$$

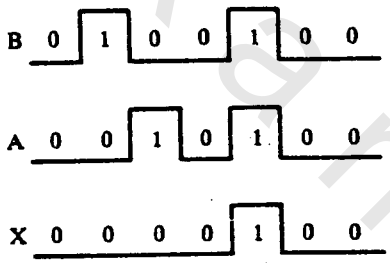
وتنطق A (AND) B يساوى X .



الرمز المنطقى

A	B	X
0	0	0
0	1	0
1	0	0
1	1	1

جدول الحقيقة



المخطط الزمنى

الشكل (١ – ١٢)

٢/٣/١ – بوابة OR :

الشكل (١ – ١٣) يبين الرمز المنطقى لبوابة OR بمدخلين A,B ولها مخرج واحد X وجدول الحقيقة والمخطط الزمنى لهذه البوابة ويلاحظ من جدول الحقيقة أن خرج البوابة يكون عالياً أى حالته المنطقية (1) عندما تكون حالة أحد مدخلى البوابة (1) .

ويكون خرج البوابة منخفضاً (0) عندما تكون حالة جميع مداخل البوابة (0).

ويمكن التعبير عن عملية OR لمدخلين بالمعادلة التالية :

$$A + B = X \rightarrow 1.2$$

وتنطق A (OR) b يساوى X

٣/٣/١ – العـــــاكس Inverter والعازل Buffer :

الشكل (١ – ١٤) يبـين الرمـز المنطقى وجدول الحقيقة والمخطط الزمنى للعـاكس والذى يسـمى أحـيـاناً بوابة NOT ويلاحظ من جدول الحقيقة أن خرج البوابة هو معكوس دخلها ، فإذا كان حالة مدخل العاكس (0) فإن حالة مخرج العاكس سيساوى (1) وإذا كـان حـالة مـدخل العـاكس (1) فـإن حـالة مخرج العاكس سيساوى (0)، ويمكن التـعـبـيـر عن عـمـلـيـة NOT بالمعـادلة التالية، وتنطق X تساوى معكوس A .

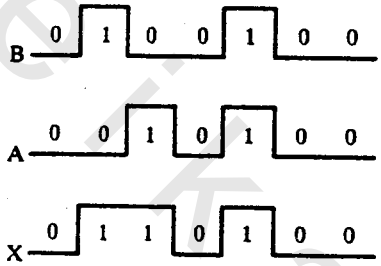
$$X = \bar{A} \rightarrow 1.3$$

أما العازل والذى يسمى أحيانا بوابة YES فتتشابه حالة مدخله ومخرجه ، وهو يستخدم لرفع مستوى التيار المتاح لتـشـغـيـل (ترانزسـتـور – ترياك – ثايرسـتـور) ويمكن بناء عـازل من عاكسين بتوصيلهما على التوالى وفيما يلى رمز العازل :

A	B	X
0	0	0
0	1	1
1	0	1
1	1	1

جدول الحقيقة

الرمز المنطقى



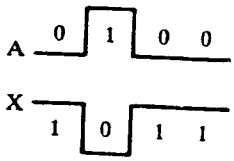
المخطط الزمنى

الشكل (١ – ١٣)

A	X
0	1
1	0

جدول الحقيقة

الرمز المنطقى

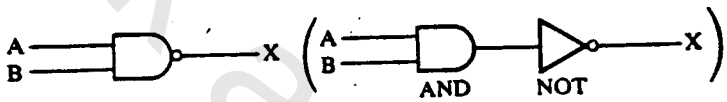


المخطط الزمنى

الشكل (١ – ١٤)

٤/٣/١ – بوابة NAND :

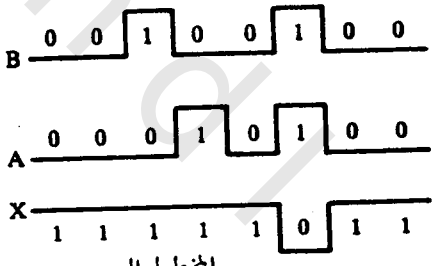
تبنى بوابة NAND من بوابتين – وهما : بوابة AND ، وبوابة NOT متصلتين تتابعياً . والشكل (١ – ١٥) يبين رمز بوابة NAND بمدخلين (مختصر ، ومفصل) وكذلك جدول الحقيقة والمخطط الزمنى لهذه البوابة . ويلاحظ من جدول الحقيقة أن خرج البوابة يكون منخفضاً (0) فقط إذا كانت حالة مدخليها عالية (1) .



الرمز المختصر الرمز المفصل

A	B	X
0	0	1
0	1	1
1	0	1
1	1	0

جدول الحقيقة



المخطط الزمنى

الشكل (١ – ١٥)

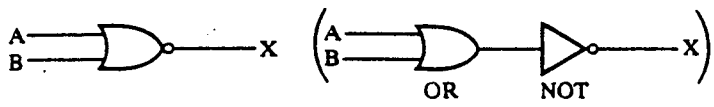
ويمكن التعبير عن عملية NAND بالمعادلة التالية :

$$X = \overline{A.B} \rightarrow 1.4$$

وتنطق X تساوى معكوس A (AND)B.

٥/٣/١ – بوابة NOR :

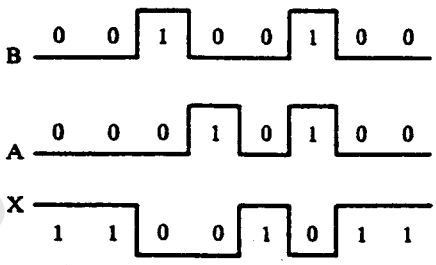
وتبنى بوابة NOR من بوابتين وهما بوابة OR وبوابة NOT متصلتان تتابعياً .



الرمز المختصر　　الرمز المفصل

A	B	X
0	0	1
0	1	0
1	0	0
1	1	0

جدول الحقيقة



المخطط الزمنى

الشكل (١ – ١٦)

والشكل (١ – ١٦) يبين رمز بوابة NOR بمدخلين (مختصر ومفصل) ، وكذلك جدول الحقيقة والمخطط الزمنى لهذه البوابة .

ويلاحظ من جدول الحقيقة أن خرج هذه البوابة يكون عالياً (1) عندما تكون حالة مدخلى البوابة منخفضاً (0) . ويمكن التعبير عن عملية NOR بالمعادلة التالية :

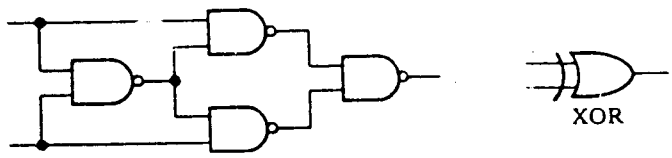
$$X = \overline{A + B} \rightarrow 1.5$$

وتنطق X تساوى معكوس B (OR) A

٦ /٣/١ – بوابة XOR :

يمكن بناء بوابة XOR ذات المدخلين من 4 بوابات NAND.

والشكل (١ – ١٧) يبين الرمز المختصر لبوابة XOR والدائرة المكافئة باستخدام 4 بوابات NAND .



الشكل (١ – ١٧)

والشكل (١ – ١٨) يبين رمز بوابة XOR بمدخلين A , B وبمخرج واحد X، وكذلك جدول الحقيقة ، والمخطط الزمنى لهذه البوابة .

ويلاحظ من جدول الحقيقة أن خرج هذه البوابة يكون عالياً (1) عندما تكون حالة أحد مدخليها عالياً (1) .

ويمكن التعبير عن عملية XOR بإحدى المعادلتين التاليتين :

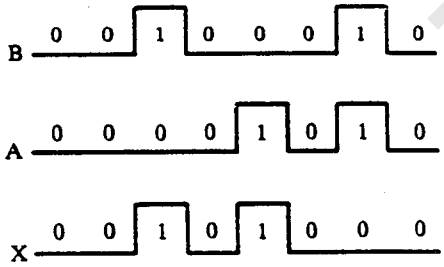
$$X = A \oplus B \rightarrow 1.6$$

$$X = A.\overline{B} + \overline{A}B \rightarrow 1.7$$

A	B	X
0	0	0
0	1	1
1	0	1
1	1	0

جدول الحقيقة

الرمز المنطقى



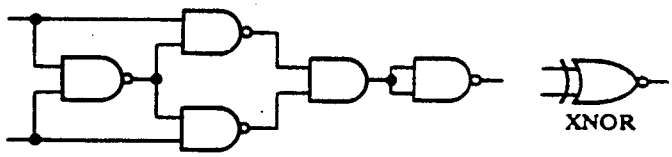
المخطط الزمنى

الشكل (١ – ١٨)

١/٣/١ – ٧ – XNOR :

يمكن بناء بوابة XNOR من أربع بوابات NAND وبوابة AND.

والشكل (١ – ١٩) يبين الرمز المختصر لبوابة XNOR والدائرة المكافئة باستخدام 4 بوابات NAND وبوابة AND .



الشكل (١ – ١٩)

والشكل (١ – ٢٠) يبين رمز بوابة XNOR بمدخلين A, B ، وبمخرج واحد X وكذلك جدول الحقيقة والمخطط الزمنى لهذه البوابة .

ويلاحظ من جدول الحقيقة أن خرج هذه البوابة يكون منخفضاً (0) عندما تكون حالة أحد مداخلها مرتفعه (1) .

ويمكن التعبير عن عملية XNOR بإحدى المعادلتين التاليتين :

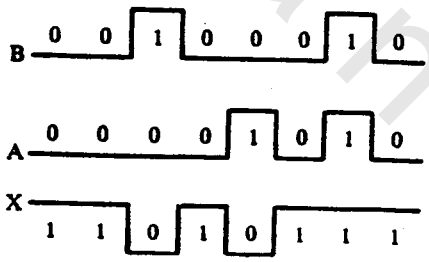
$$X = A + B \rightarrow 1.8$$

$$X = A \cdot B + \bar{A} \cdot \bar{B} \rightarrow 1.9$$

الرمز

A	B	X
0	0	1
0	1	0
1	0	0
1	1	1

جدول الحقيقة



المخطط الزمنى

الشكل (١ – ٢٠)

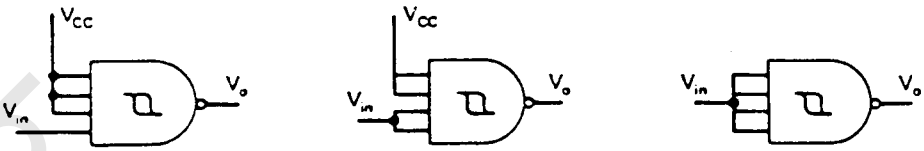
١/٣/٨ – بوابات شميت للإشعال Schmitt - trigger gates :

أولاً : بوابة Schmitt NAND :

تتميز هذه البوابة بأنها تتعرف على V_{in} (جهد الدخل) كدخل عالٍ إذا كانت قيمته 1.7V أو أعلى ، وتتعرف على V_{in} (جهد الدخل) كدخل منخفض إذا كانت قيمته 0.9v أو أقل. فى حين أن V_O (جهد الخرج) تكون قيمته 3.4v عندما تكون حالة الخرج عالية ، وتكون قيمته 0.9v عندما تكون حالة الخرج منخفضة .

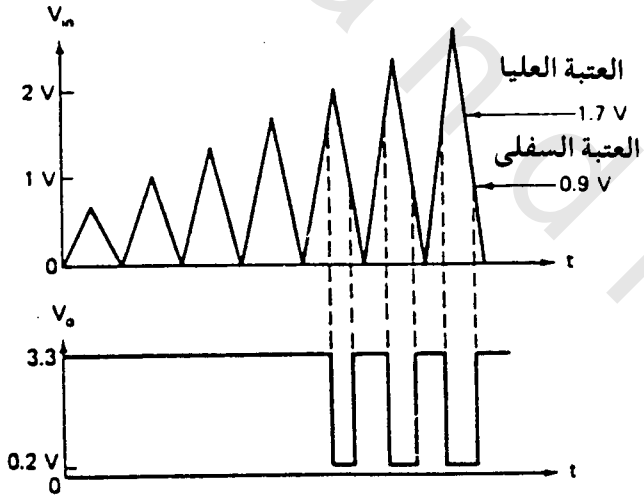
obeikandl.com

والشكل (١ – ٢١) يعـرض ثلاث بوابات Schmitt NAND لهم أربعة مداخل بحيث يتم توصيل المداخل معاً بطرق مختلفة .



الشكل (١ – ٢١)

والشكل (١ – ٢٢) يعرض شكل الموجة الداخلة V_{in} والموجة الخارجة V_O لبوابةSchmitt NAND المبينة بالشكل (١–٢١) .



الشكل (١ – ٢٢)

ويلاحظ أن جـهـد خرج البوابة V_O يساوى 3.3V عندمـا يكون جهـد الدخل V_{in} أصغر من 1.7V وعندما يكون جـهـد الدخل V_{in} أكبر أو يسـاوى 1.7v فـإن خـرج البـوابة يسـاوى 0.2v، وتستـمـر حـالة الخرج منخـفـضة إلى أن يصبح جـهد الدخل V_{in} مساوياً 0.9v ، حـينئـذ يعود خرج البوابة مساوياً 3.3v وهكذا .

ويقال عادة إن بوابة Schmitt NAND لها خواص رجوعية .Hystresis C/C .

obeikandl.com

والجدير بالذكر أنه يمكن الحصول على نفس الأداء باستخدام بوابة Schmitt NAND بمدخلين بحيث يوصل أحد المدخلين بالجهد V_{CC} ، والمدخل الثانى بجهد الدخل V_{in}، أو يوصل المدخلان معاً بجهد الدخل V_{in} ؛ لتعمل كبوابة NOT .

ثانياً : بوابة Schmitt NOT :

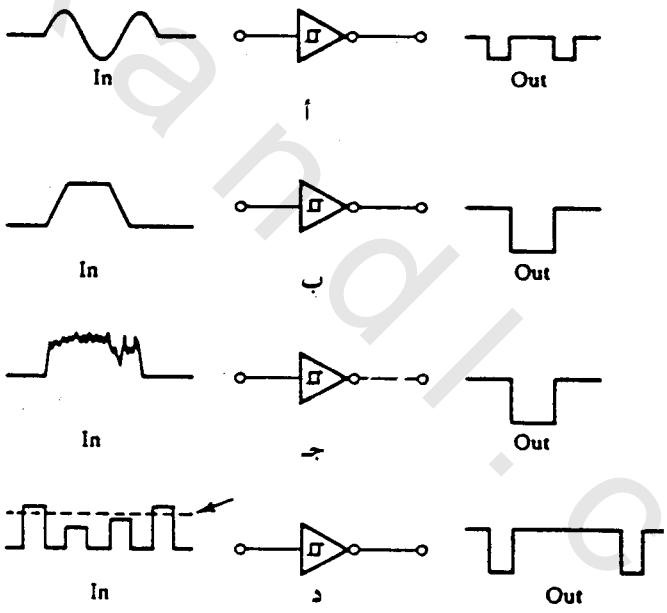
لا تختلف خواص هذه البوابة عن بوابة Schmitt NAND فى تعرفها على جهد الدخل والشكل (١ – ٢٢) يمكن الرجوع إليه لمعرفة العلاقة بين دخل وخرج بوابة Schmitt NOT، وتستخدم بوابات Schmih NOT فى التطبيقات المبينة بالشكل (١ – ٢٣) وهى كما يلى :

أ – تشكيل الموجات (الشكل أ) .

ب – تخزين نبضة (الشكل ب) .

جـ – التخلص من الضوضاء (الشكل جـ) .

د– اكتشاف جهد العتبة الأكبر من 1.7 (الشكل د) .



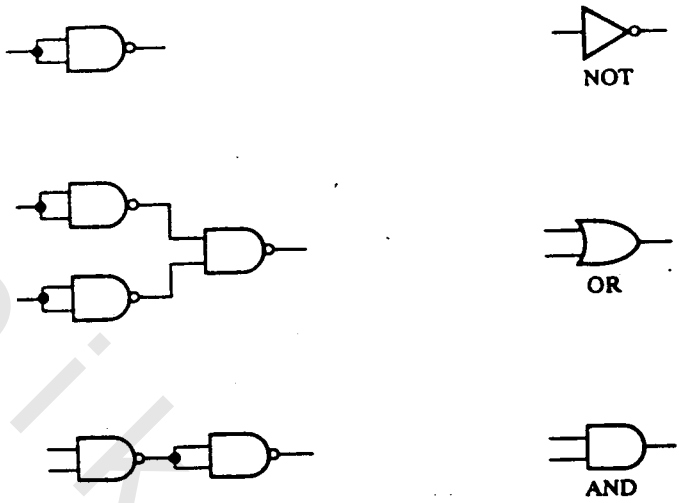
الشكل (١ – ٢٣)

١/٣/ ٩ – البوابات العامة The universal gates :

تسمى كل من بوابة NAND وبوابة NOR بالبوابات العامة ؛ لأنه يمكن استخدام هذه

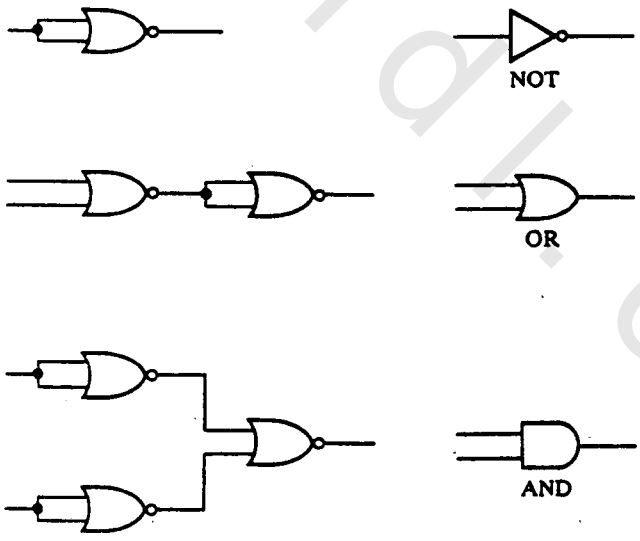
البوابات فى بناء أى نوع من البوابات التى سبق ذكرها .

والشكل (١ – ٢٤) يبين طريقة استخدام بوابة NAND فى بناء البوابات الأساسية الثلاثية NOT , AND , OR .



الشكل (١ – ٢٤)

أما الشكل (١ – ٢٥) فيبين طريقة استخدام بوابة NOR فى بناء البوابات الأساسية الثلاثة NOT , AND , OR .

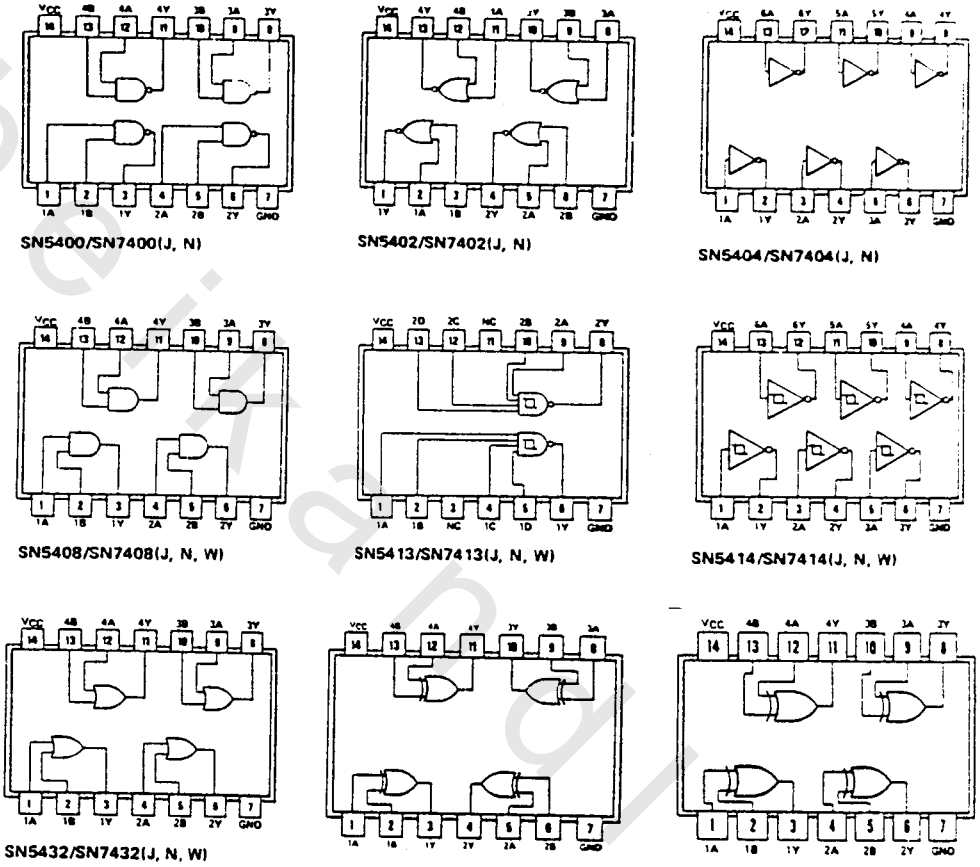


الشكل (١ – ٢٥)

obeikandl.com

١/٣/ ١٠ – الدوائر المتكاملة للبوابات :

الشكل (١ – ٢٦) يعرض المسقط الأفقى متضمناً الرموز المنطقية لبعض الدوائر المتكاملة للبوابات المنطقية ، والتى تنتمى لعائلة TTL .



الشكل (١ – ٢٦)

وتوصل الرجل Vcc بمصدر جهد 5v+ ، وتوصل الرجل GND بأرضى منبع التيار المستمر. ولتحديد أرقام الأرجل المختلفة للدائرة المتكاملة تمسك الدائرة المتكاملة باليد ، بحيث يكون التجويف النصف دائرى الموجود فى أحد جانبيها جهة اليسار ، فتكون الرجل المواجهة لك جهة اليسار هى الرجل رقم 1 ويكون العد فى عكس اتجاه عقارب الساعة .

١/ ٤ – القلابات Flip Flop :

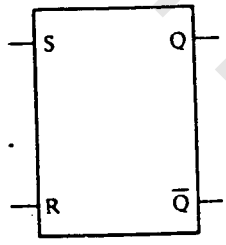
تسمى معظم القلابات بالعناصر ثنائية الاستقرار ، ولهذه العناصر حالتان : إما عالية 1 أو منخفضة 0 وتمثل هذه العناصر نوعاً بسيطا من أنواع الذاكرة ، وذلك لأن حالة خرجها فى أى لحظة يتحدد بحالة آخر إشارة دخل وصلت لها . وسنتناول فى الفقرات القادمة أهم القلابات .

١/٤/١ – ١ – قلاب R - S R - S flip flop .

الشكل (١ – ٢٧) يبين رمز وجدول الحقيقة لقلاب نوع R - S .

وللقلاب R - S مدخلان وهما : مدخل الإمساك S (set) ، ومدخل التحرير Reset (R) ومخرجان وهما المخرج Q ومعكوسه $\bar{Q}$.

الرمز



جدول الحقيقة

S (set)	R (reset)	Q	$\bar{Q}$
1	0	1	0
0	0	1	0
0	1	0	1
0	0	0	1
1	1		

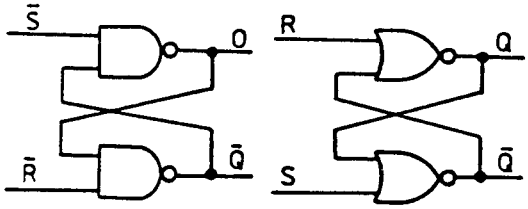
الشكل (١ – ٢٧)

ويلاحظ من جدول الحقيقة أنه عندما تكون حالة المدخل S مساوية 1 فإن حالة المخرج Q تساوى 1 ، وحالة $\bar{Q}$ تساوى 0 ويبقى الوضع هكذا حتى عند عودة حالة المدخل S للصفر إلى أن تصبح حالة المخرج R مساويه 1 ، حينئذ تنعكس حالة المخارج فتصبح حالة $\bar{Q}$ مساوية 1 وحالة Q مساوية 0 وتظل حالة المخارج كما هى إلى أن تصبح حالة S مساوية 1 وهكذا ، وهناك حالة يجب أن تستبعد عندما تصبح حالة كل من S , R مساوية 1 ؛ لأن حالة المخرج Q ، والمخرج $\bar{Q}$ ستصبح غير محددة .

والجدير بالذكر أنه يمكن بناء قلاب R - S باستخدام بوابتى NOR أو بوابتى NAND كما هو مبين بالشكل (١–٢٨) فباستخدام بوابتى NAND يمكن بناء قلاب R - S يعمل عند الحالة المنخفضة للمداخل $\bar{S}$, $\bar{R}$.

وباستخدام بوابتى NOR يمكن بناء قلاب R - S يعمل عند الحالة العالية للمداخل R-S

علماً بأن $\bar{S}$ تعنى معكوس مدخل الإمساك set ، أما $\bar{R}$ تعنى معكوس مدخل التحرير Reset

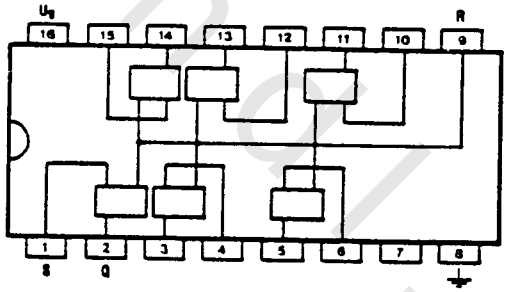


الشكل (١ – ٢٨)

فعند وصول إشارة منخفضة للمدخل S للقلاب (R - S) الذى يتألف من بوابتى NAND يحدث إمساك للمخرج Q فتصبح حالة المخرج $\bar{Q}$ عالية (1) وحالة المخرج $\bar{Q}$ منخفض(0) .

وعند وصول إشارة منخفضة للمدخل $\bar{R}$ للقلاب الذى يتألف من بوابتى NAND يحدث تحرير للمخرج Q ، أى تصبح حالة المخرج Q منخفضة (0) ، وحالة المخرج $\bar{Q}$ عالية (1) ، أما القلاب الذى يتألف من بوابتى NOR فلا يختلف تشغيله عن القلاب المبين بالشكل (١-٢٤) .

والشكل (١ – ٢٩) يعرض المسقط الأفقى للدائرة المتكاملة 7418 ، والتى تحتوى على ستة قلابات R - S ، ولهم مدخل واحد للتحرير R ومخرج واحد لكل قلاب Q .



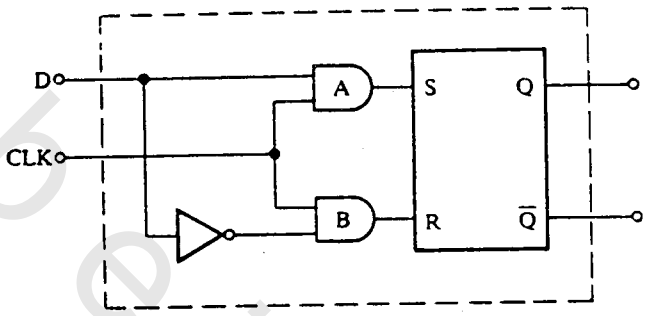
الشكل (١ – ٢٩)

١/٤/ ٢ – القلاب D Flip Flop :

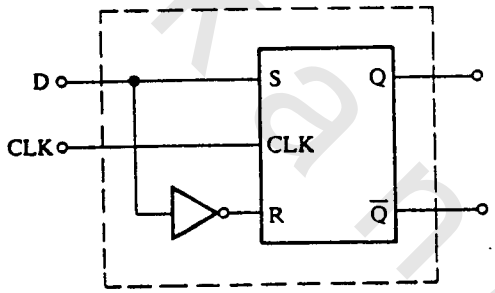
صمم هذا النوع من القلابات للتغلب على المشكلة التى ظهرت فى القلاب S - R ، والتى تتمثل فى أنه عندما تكون حالة كل من المدخلين S , R عالية أى (1) منطقى ، فإن المخرج يكون غير محدد .

وتم التغلب على ذلك فى القلاب D بالتأكد من أن S , R يتمم كل منهما الآخر أى أن حالة أحدهما هو معكوس حالة المدخل الآخر .

والشكل (١ – ٣٠) يعرض رمز قلاب D المختصر ، ورمز قلاب D المفصل وجدول الحقيقة للقلاب .



الرمز المفصل



الرمز المختصر

CLK	D	Q	$\bar{Q}$
L	X	P.S.	P.S.
H	H	H	L
H	L	L	H

جدول الحقيقة

الشكل (١ – ٣٠)

ويلاحظ أن القلاب D يتكون من قلاب R-S وبوابتى AND وبوابة NOT ، ولهذا القلاب مدخلان ، وهما : مدخل البيانات Data (D) ومدخل نبضات الساعة CLOCK (CLK) ، وله مخرجان ، وهما : المخرج Q ، ومعكوسه $\bar{Q}$.

نظرية عمل القلاب D :

١ – عندما تكون حالة مدخل النبضات cLk منخفضة (L) وعند أى حالة (x) للمدخل D فإن حالة المخرجين تكون الحالة السابقة لهم (P.S.) .

٢ – عندما تكون حالة مدخل النبضات CLK عالية (H) وحالة المدخل D عالية H فإن حالة المخرج Q تصبح عالية (H) ، وحالة المخرج المعكوس $\bar{Q}$ تصبح منخفضة (L) .

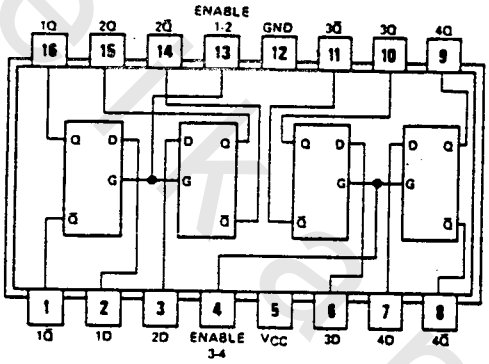
obeikandi.com

٣ – عندما تكون حالة مدخل النبضات clk عالية (H) ، وحالة المدخل D منخفضة (L) ، فإن حالة المخرج Q تصبح منخفضة (1) ، وحالة المخرج المعكوس $\bar{Q}$ تصبح مرتفعة (H).

والشكل (١ – ٣١) يعرض المسقط الأفقى للدائرة المتكاملة 7475 التى تحتوى على أربعة قلابات D، وكذلك جدول الحقيقة لقلاب واحد ، علماً بأن لكل قلابين مدخلا واحداً لنبضات الساعة G، ولكل قلاب مخرج ومعكوسه $\bar{Q}$, Q ، والرجل 5 توصل بالجهد الموجب للمنبع Vcc+ ، والرجل 12 توصل بأرضى المنبع .

والجدير بالذكر أن نظرية عمل قلابات هذه الدائرة المتكاملة لا تختلف عن نظرية عمل القلاب D السابقة شرحها .

فعندما تكون حالة المدخل D منخفضة (L) ومدخل نبضات الساغة G عالياً (H) ؛ فإن حالة المخرج Q تصبح منخفضة (L)، وعندما تكون حالة المدخل D عالية (H) ومدخل نبضات الساعة G عالياً (H) ؛ فإن حالة المخرج Q تصبح عالية (H) ، وعندما تكون حالة المدخل D منخفضة أو عالية (x) ، وحالة مدخل نبضات الساعة G منخفضة (L) فإن حالة المخرج Q هى الحالة السابقة له Qo، وبالطبع فإن حالة المخرج $\bar{Q}$ هى معكوس حالة المخرج Q .



المسقط الأفقى

FUNCTION TABLE
(Each Latch)

INPUTS		OUTPUTS	
D	G	Q	$\bar{Q}$
L	H	L	H
H	H	H	L
X	L	Q_0	$\bar{Q}_0$

جدول الحقيقة

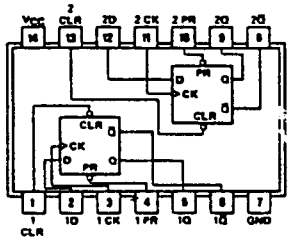
الشكل (١ – ٣١)

ويوجد نموذج آخر للقلاب D مزود بمدخلين إضافيين وهما : مدخل الإمساك preset ، ومدخل التحرير clear .

والشكل (١ – ٣٢) يبين المسقط الأفقى للدائرة المتكاملة 7474 والتى تحتوى على قلابين D ، لكل قلاب أربعة مداخل ، وكذلك جدول الحقيقة.

FUNCTION TABLE

INPUTS				OUTPUTS	
PRESET	CLEAR	CLOCK	D	Q	$\bar{Q}$
L	H	X	X	H	L
H	L	X	X	L	H
L	L	X	X	H*	H*
H	H	↑	H	H	L
H	H	↑	L	L	H
H	H	L	X	Q_0	$\bar{Q}_0$



SN5474/SN7474(J, N)

الشكل (١ – ٣٢)

نظرية عمل الدائرة المتكاملة 7474 :

تسمى الثلاث حالات الأولى من جدول الحقيقة بحالات التشغيل غير المتزامن للقلاب D ، والحالتان الرابعة والخامسة تسمى بحالات التشغيل المتزامن للقلاب D .

١ – التشغيل غير المتزامن للقلاب D ، ويحدث عندما تكون حالة أحد المدخلين preset, clear منخفضة (L) أو كلاهما حالته منخفضة (L) ، ويعمل القلاب فى هذا القلاب كقلاب R - S حيث إن : preset تمثل معكوس مدخل الإمساك $\bar{S}$ ، وأما clear تمثل معكوس مدخل التحرير $\bar{R}$ ، فعندما تكون حالة preset منخفضة (L) تصبح حالة Q عالية (H) . وعندما تكون حالة المدخل clear منخفضة (L) تصبح حالة $\bar{Q}$ عالية (H) ، وعندما تصبح حالة المدخلين preset , clear منخفضة (L) فإن حالة مخرج القلاب Q , $\bar{Q}$ يكون غير محدد ، ويجب أن يستبعد .

٢ – التشغيل المتزامن للقلاب D ، ويحدث عندما تكون حالة المدخلين preset , clear عالية (H) ، وتصل نبضات لمدخل النبضات CLOCK . فعند وصول نبضة لمدخل النبضات وعند الحافة الموجبة (العالية) أى : الانتقال من منخفض إلى عالٍ تنتقل حالة مدخل البيانات D للمخرج Q .

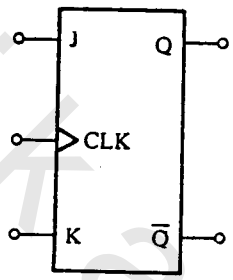
٣ – ثبات حالة مخارج القلاب D عندما تكون حالة المداخل preset , clear عالية (H) وحالة مدخل النبضات CLOCK منخفضة (L) .

obeikandi.com

والجدير بالذكر أن القلاب D يستخدم عادة فى تقليل تردد موجة مربعة للنصف ، فعندما تكون حالة كل من المدخلين preset , clear عالية (H) ودخلت موجه مربعة لمدخل النبضات CLOCK ، فإن خرج القلاب D على المخرج Q هو نصف تردد الموجة الداخلة .

١/٤/ ٣ – القلاب J - k Flip Flop :

الشكل (١ – ٣٣) يعرض رمز القلاب J - k ، وجدول الحقيقة له ، ويلاحظ أن لهذا القلاب ثلاثة مداخل وهى J, k , CLK وله مخرجان وهما : Q , $\overline{Q}$.



CLK	J	K	Q	$\overline{Q}$
0	X	X	N.C.	N.C.
1	X	X	N.C.	N.C.
↓	X	X	N.C.	N.C.
↑	0	0	N.C.	N.C.
↑	0	1	0	1
↑	1	0	1	0
↑	1	1	Toggle	

N.C. = no change
X = doesn't matter

الشكل (١ – ٣٣)

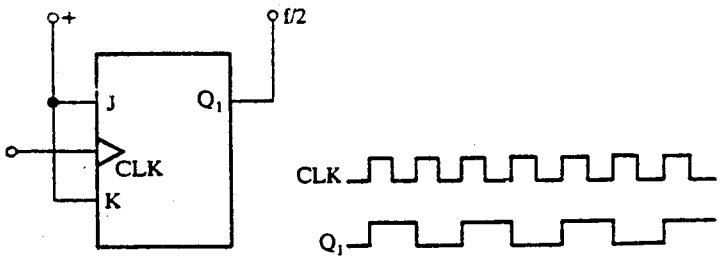
نظرية تشغيل القلاب J - k :

١ – لا تتغير حالة المخارج $\overline{Q}$, Q إلا عند الحافة الصاعدة للنبضات التى تصل إلى المدخل CLK ، وتكون حالة أحد المدخلين J,K عالية حيث تنتقل حالة المدخل J للمخرج Q وحالة المدخل K للمخرج $\overline{Q}$.

٢ – عندما تكون حالة المدخل J والمدخل k عالية (1) يعمل القلاب على تنصيف تردد الموجة التى تدخل لمدخل النبضات CLK ، وتسمى هذه الحالة Toggle .

والشكل (١ – ٣٤) يوضح حالة Toggle أى عمل القلاب كمنصف للتردد .

obeikandl.com

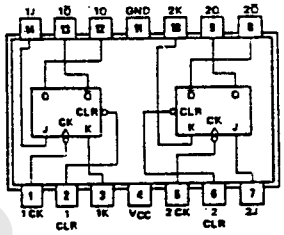


الشكل (١ – ٣٤)

والشكل (١ – ٣٥) يعرض المسقط الأفقى للدائرة المتكاملة 7473 ، والتى تحتوى على قلابين j - k ، وجدول الحقيقة لها .

FUNCTION TABLE

INPUTS				OUTPUTS	
CLEAR	CLOCK	J	K	Q	$\bar{Q}$
L	X	X	X	L	H
H	⎍	L	L	Q_0	$\bar{Q}_0$
H	⎍	H	L	H	L
H	⎍	L	H	L	H
H	⎍	H	H	TOGGLE	



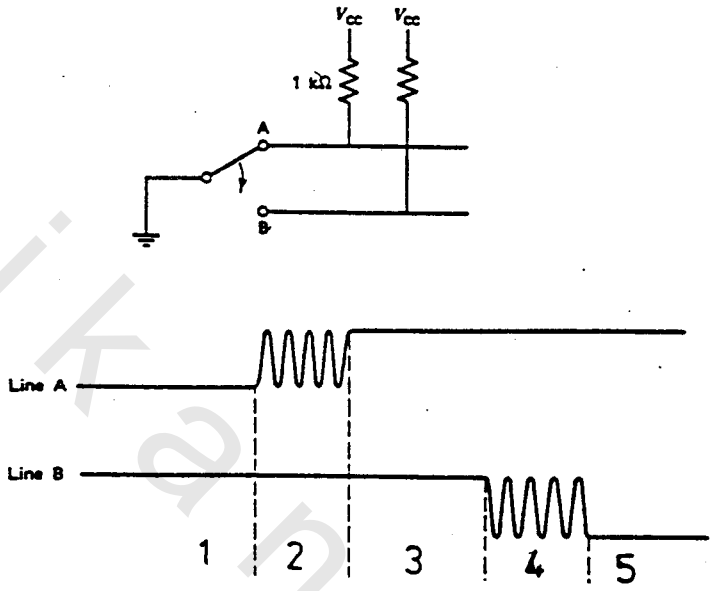
SN5473/SN7473(J, N, W)

الشكل (١ – ٣٥)

ويزود كل قلاب بمدخل للتحرير clear (CLR) ، ويكون فعالاً عند الحالة المنخفضة ، ويلاحظ من جدول الحقيقة أنه عندما تكون حالة مدخل التحرير (L) فإن حالة Q تصبح منخفضة (L) وحالة $\bar{Q}$ تصبح عالية (H) بغض النظر عن حالة باقى المداخل . ونظرية عمل القلاب J - k لهذه الدائرة المتكاملة لا يختلف عن نظرية عمل القلاب J - K السابق شرحها عدا أن مدخل التحرير Clear (CLR) يجب أن تكون حالته عالية باستمرار . علماً بأن الرمز $\bar{Q}_0$, Q_0 تعنى الحالة السابقة للمخارج .

١/٤/ ٤ – إزالة ارتداد المفاتيح switch Debouncing :

عادة يصاحب غلق وفتح المفاتيح تكرار للفتح والغلق عدة مرات ، وتسمى هذه الظاهرة بالارتداد . والشكل (١ – ٣٦) يبين الارتداد الناتج عن تحويل مفتاح قطب واحد سكتين SPDT من النقطة A إلى النقطة B .



الشكل (١ – ٣٦)

ويلاحظ أنه يمكن تقسيم العلاقة بين الجهد والزمن للخط A والخط B لخمس مراحل وهم كما يلى :

المرحلة 1 ثبات جهد A , b لاستقرار المفتاح على الوضع A .

المرحلة 2 تذبذب الجهد فى الخط A نتيجة لارتداد ريشة المفتاح عند ملامسة النقطة A .

المرحلة 3 ثبات كل من جهد A , B ؛ لأن ريشة المفتاح غير ملامسة للنقطة A ولا النقطةB .

المرحلة 4 تذبذب الجهد فى الخط B نتيجة لارتداد ريشة المفتاح عند ملامسة النقطة B .

المرحلة 5 ثبات كل من جهد A,B لاستقرار المفتاح على الوضع B .

obeikandi.com

وتسبب عملية الارتداد مشاكل كبيرة فى دوائر العدادات والمسجلات .. إلخ لذلك يجب اتخاذ بعض الاحتياطات ؛ للتخلص من الارتداد الناتج عن غلق وفتح المفاتيح .

فالدائرة المبينة بالشكل (١ – ٣٧ أ) مناسبة لإزالة الارتداد الناتج عن الضواغط ، والمفاتيح الدوارة والمنزلقة .

والجدير بالذكر أن هذه الدائرة تحدث تأخيراً زمنياً فى الخرج من لحظة تغير وضع المفتاح مقدار 1ms بعدها تكون ريشة المفتاح قد استقرت فى الحالة الجديدة . فعند غلق المفتاح S فإن أول ارتداد يؤدى لتفريغ المكثف C_1 فيصبح خرج بوابة Schmitt NOT عالياً ، وبالتالى يصبح الزمن المار بين كل ارتداد والثانى غير كافٍ لشحن المكثف c ، وبالتالى يظل خرج البوابة عالياً ، علماً بأن سعة المكثف c تساوى 10μf وقيمة المقاومة R حوالى 4.7 K Ω .

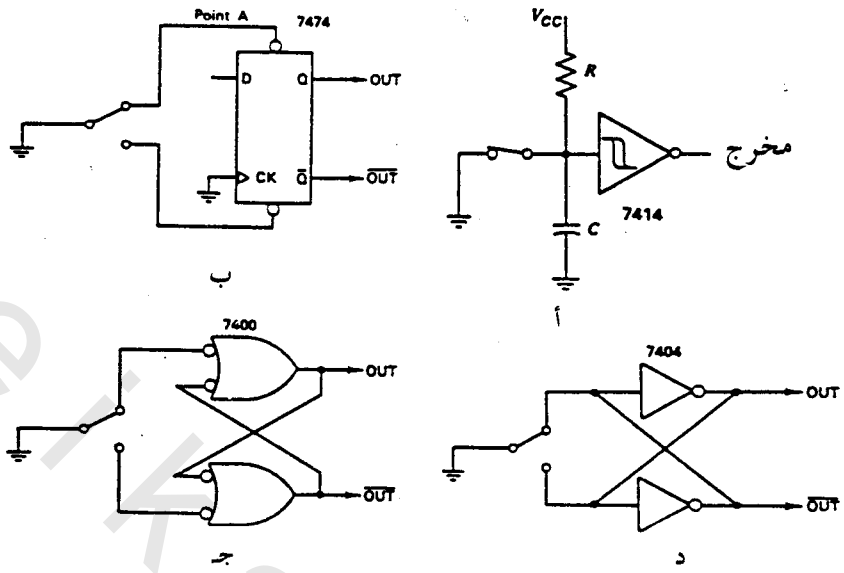
أما الدوائر المبينة بالشكل (١ – ٣٧) ب ، جـ ، د مناسبة لإزالة الارتداد الناتج عن المفاتيح الأحادية القطب ذات السكتين SPDT .

ففى الشكل (ب) عندما يوضع المفتاح على الوضع العلوى فإن الحالة المنخفضة للنقطة A تجعل خرج القلاب عالياً ، ولا يؤثر الارتداد فى خرج القلاب FF ، وعند تغيير وضع المفتاح من الوضع العلوى للوضع السفلى فإن أول ارتداد يؤدى إلى تحرير القلاب ، وتصبح حالة خرج القلاب OUT منخفضة ، ويظل خرج القلاب على هذا الحال .

أما البوابتان المستخدمتان فى الشكل (جـ) هما بوابتا NAND يشكلان قلاباً R - S يعمل عند الحالة المنخفضة ، فعند تغير وضع المفتاح من الوضع العلوى للوضع السفلى فإن الارتداد الحادث عن ترك النقطة العلوية لن يؤثر على خرج القلاب لأنه سيظل مرتفعاً ، وبمجرد وصول ريشة المفتاح للنقطة السفلية فإنه ، عند أول تلامس يصبح خرج القلاب out منخفضاً، ويثبت على ذلك لهما حدث ارتداد عند النقطة السفلية .

أما البوابتان المستخدمتان فى الشكل (د) فهما عاكستان فعندما يكون المفتاح على الوضع العلوى يكون خرج العاكس العلوى مرتفعاً ، وخرج العاكس السفلى منخفضاً ، وعند انتقال المفتاح من الوضع العلوى للوضع السفلى ، وأثناء الانتقال يظل خرج العاكس العلوى مرتفعاً وذلك لأن خرج العاكس السفلى يحافظ على دخل العاكس العلوى عاليًا وبمجرد الوصول

للوضع السفلى يصبح خرج العاكس العلوى منخفضًا وخرج العاكس السفلى مرتفعًا .



الشكل (١ – ٣٧)

١/ ٥ – دوائر الإمساك Latches :

تحتوى دوائر الإمساك المتكاملة على مجموعة من القلابات التى سبقت دراستها ، وتقوم Latches بالمحافظة على حالة مخارجها (مخارج القلابات) عند انقطاع إشارات مداخلها، ولذلك يقال إن Latches تقوم بإمساك حالة كلمة رقمية (مجموعة من الإشارات الرقمية) ، وهناك عدة أنواع لدوائر Latches التى تنتمى لعائلة TTL مثل :

١ – دوائر الإمساك نوع R - S على سبيل المثال الدوائر المتكاملة الآتية :

74279 , 74118 , 74119 .

٢ – دوائر الإمساك نوع D غير العاكسة على سبيل المثال الدوائر المتكاملة الآتية :

74873 , 7477, 74100 , 74363 , 74373 , 74845

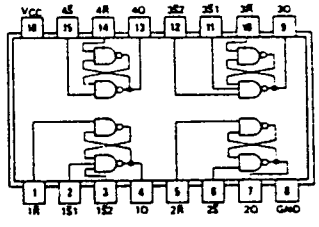
٣ – دوائر الإمساك نوع D ذات المخارج ومعكوسها مثل :

7475 , 74375

وسوف نتناول فى هذه الفقرة بعض دوائر الإمساك بمزيد من التفصيل .

أولاً : دائرة الإمساك نوع R - S طراز 74279 :

الشكل (١ – ٣٨) يعرض المسقط الأفقى لهذه الدائرة ، وكذلك جدول الحقيقة لها ، ويلاحظ أن هذه الدائرة تحتوى على أربع قلابات R - S ، وكل قلاب يتألف من بوابتى NAND ، ويعمل عند الحالة المنخفضة للمداخل حيث إن :



SN54279/SN74279(J, N, W)

FUNCTION TABLE

INPUTS $\overline{S}$	INPUTS $\overline{R}$	OUTPUT Q
H	H	Q_0
L	H	H
H	L	L
L	L	H*

H = high level
L = low level

الشكل (١ – ٣٨)

مداخل الإمساك للقلابات الأربعة هى :

$1\overline{S}1 , 1\overline{S}2 , 2\overline{S} , 3\overline{S}1 , 3\overline{S}2 , 4\overline{S}$

تكون فعالة عندما تكون حالتها منخفضة ، وأيضا فإن مداخل التحرير للقلابات الأربعة هى :

$1\overline{R} , 2\overline{R} , 3\overline{R} , 4\overline{R}$ تكون فعاله عندما تكون حالتها منخفضة .

نظرية عمل قلاب واحد من الدائرة :

١ – تكون حالة المخرج Q عالية (H) عندما تكون حالة مدخل أو مدخلى الإمساك $\overline{S}$ منخفضة (L) وحالة مدخل التحرير $\overline{R}$ عالية (H) .

٢ – يحدث تحرير لحالة مخرج القلاب Q عندما تكون حالة مدخل الإمساك $\overline{S}$ عالية (H) وحالة مدخل التحرير $\overline{R}$ منخفضة (L) .

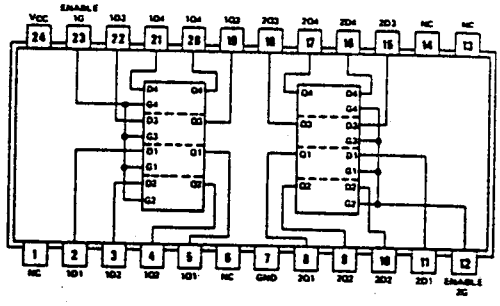
٣ – لا يحدث تغير في حالة المخرج Q عندما تكون حالة المداخل $\overline{R} , \overline{S}$ عالية (H) .

ثانياً : دائرة الإمساك نوع D طراز 74100 :

الشكل (١ – ٣٩) يعرض المسقط الأفقى لهذه الدائرة المتكاملة ، وجدول الحقيقة لها .

ويلاحظ أن هذه الدائرة المتكاملة تحتوى على دائرتى إمساك كل منها بأربعة مداخل ومدخل تمكين وأربعة مخارج .

obeikandi.com



FUNCTION TABLE
(Each Latch)

INPUTS		OUTPUTS	
D	G	Q	$\bar{Q}$
L	H	L	H
H	H	H	L
X	L	Q_0	$\bar{Q}_0$

H = high level, X = irrelevant
Q_0 = the level of Q before the high-to-low transition of G

الشكل (١ – ٣٩)

التعريف بأرجل الدائرة المتكاملة :

مداخل بيانات . $D_1 - D_4$

مداخل التمكين (فعالة عندما تكون حالتها مرتفعة) . $G_1 - G_4$

مخارج الدائرة المتكاملة . $Q_1 - Q_4$

نظرية عمل الدائرة المتكاملة 74100 :

١ – عندما تكون حالة مدخل التمكين G مرتفعة (H) ، فإن حالة مدخل البيانات D تنتقل للمخرج Q المقابل .

٢ – عندما تكون حالة مدخل التمكين G منخفضة ، فإن حالة المخرج Q لن تتغير ، بغض النظر عن حالة مدخل البيانات D .

١/ ٦ – أنظمة الأعداد والأكواد Code and number systems :

إن معرفة النظم المختلفة للأعداد والأكواد يسهل على القارىء التعامل مع أنظمة التحكم الرقمية ، وقبل البدء فى سرد النظم المختلفة للأعداد والأكواد ، سنشير إلى بعض المصطلحات التى تستخدم عادة مع نظم الأعداد المختلفة وهى :

١ – إن أى عدد يتكون من مجموعة من الخانات Digits .

٢ – كل نظام أعداد له أساس ثابت وله مجموعة أعداد أساسية .

obeikandl.com

٣ – يمكن تحويل أى نظام أعداد إلى النظام العشرى للأعداد ، والمستخدم فى حياتنا اليومية ، وذلك باستخدام المعادلة التالية :

$$Z = a_o b^o + a_1 b^1 + a_2 b^2 + ... \rightarrow 1.10$$

حيث إن :

Z هو العدد العشرى المكافىء أما a_2 , a_1 , a_0 فهى الأعداد الأساسية ، b هو الأساس .

١/٦/١ – ١ – نظام الأعداد العشرية Decimal numbers :

أساس نظام الأعداد العشرية 10

الأعداد الأساسية للنظام العشرى 9 , ... 2 , 1 , 0

فيمكن القول إن العدد العشرى 456 يساوى

$$456 = 4 \times 10^2 + 5 + 10^1 + 6 \times 10^0$$

حيث إن :

10 هى أساس النظام العشرى .

6 , 5 , 4 الأعداد الأساسية للنظام العشرى .

١/٦/١ – ٢ – نظام الأعداد الثنائية Binary numbers :

أساس نظام الأعداد الثنائية 2 .

الأعداد الأساسية لنظام الأعداد الثنائية 1 , 0 .

مثال :

حول العدد الثنائى $(10110110)^{LS}_{MS}$ لمكافئه العشرى حيث إن الخانة (bit) اليسرى هى الأعلى رتبة (MSD) ، ورتبتها 2^7 والخانة اليمنى هى الأقل رتبة LSD ، ورتبتها 2^0 .

$$Z = 1 \times 2^7 + 0 \times 2^6 + 1 \times 2^6 + 1 \times 2^4 + 0 \times 2^3 + 1 \times 2^2 + 1 \times 2^1 + 0 \times 2^0$$

$$= (182)_{10}$$

علماً بأن كل خانة من خانات العدد الثنائى تسمى bit ، ويسمى العدد الثنائى بكلمة ward وتتكون الكلمة عادة من مجموعة من bits .

obeikandl.com

١/٦/ ٣ – نظام الأعداد الثمانية Octal numbers :

الأساس 8

الأعداد الأساسية 7 , ... , 2 , 1 , 0

مثال :

حول العدد الثمانى $(1763)_8$ لمكافئه العشرى .

$$Z = 1 \times 8^3 + 7 \times 8^2 + 6 \times 8^1 + 3 \times 8^0$$

$$= (1067)_{10}$$

١/٦/ ٤ – نظام الأعداد السداسية عشر Hexadecimal numbers :

الأساس 16 .

الأعداد الأساسية 0, 1, 2, 3, 4, 5, 6, 7, 8, 9, A, B, C, D, E, F,

وفيما يلى المكافىء العشرى للأعداد الأساسية الستة الأخيرة

A = 10 B = 11 C = 12 D = 13 E = 14 F = 15

مثال :

حول العدد السداسى عشر $(1A6)_{16}$ لمكافئه العشرى

$$Z = 1 \times 16^2 + A \times 16^1 + 6 \times 16^0 = (422)_{10}$$

١/٦/ ٥ – الأعداد العشرية المكودة ثنائيا BCD :

يمكن تمثيل الأعداد العشرية بأعداد ثنائية حيث إن أى عدد عشرى أساسى، أى : يتكون من خانة واحدة يمكن تمثيله بعدد ثنائى له أربع خانات .

مثال :

حول العدد العشرى 7493 لعدد عشرى مكود ثنائياً .

$$(7493)_{10} = (\underset{7}{0111}\ \underset{4}{0100}\ \underset{9}{1001}\ \underset{3}{0011})$$

obeikandl.com

٧/١ – العدادات Counters :

العداد الالكترونى هو أداة تحصى عدد النبضات التى تدخل إلى مدخل النبضات للعداد .

ويتكون العداد من مجموعة من القلابات متصلة معاً بطريقة تمكنها من العد .

وتنقسم العدادات إلى نوعين من حيث نظرية عملها :

١ – عدادات تزامنية .

٢ – عدادات غير تزامنية .

وتنقسم العدادات إلى نوعين من حيث وظيفتها وهما :

أ – عدادات تصاعدية up counters ويزداد خرجها بمقدار 1 كلما وصلت نبضة لمدخل نبضات العداد .

ب – عدادات تنازلية Down counters ، ويقل خرجها بمقدار 1 كلما وصلت نبضة لمدخل نبضات العداد وصولاً للصفر .

وتنقسم العدادات إلى ثلاثة أنواع من حيث نوع مخارجها وهى :

أ– عداد ثنائى .

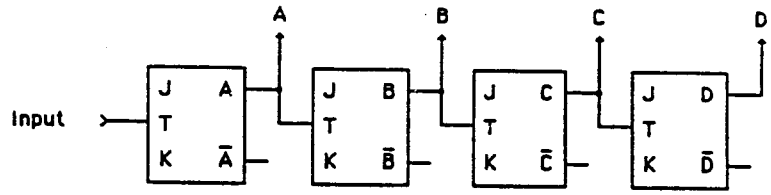
ب – عداد ثنائى مكود عشرياً BCD ويطلق عليه – أحياناً – عداد عشرى .

جـ – عداد ثمانى وله ثلاثة مخارج .

وستتضح هذه الأنواع فى الفقرات التالية :

٧/١ /١ – العدادات غير المتزامنة Asynchronous counters :

الشكل (١ – ٤٠) يعرض دائرة عداد ثنائى غير متزامن وتصاعدى ، يتكون من أربعة قلابات J - k . حيث يوصل المداخل J - k للقلابات الأربعة مع الطرف Vcc+ لمنبع التيار المستمر (غير موضح بالرسم) .



الشكل (١ – ٤٠)

ويلاحظ أنه استخدمت الأحرف A, B, C, D كمخارج للقلابات بدلاً من Q حتى يسهل تمييز القلابات ، وكل خرج من هذه المخارج الأربعة يعطى دلالة عن عدد عشرى معين فمثلاً:

$A = 2^0 = 1$

$B = 2^1 = 2$

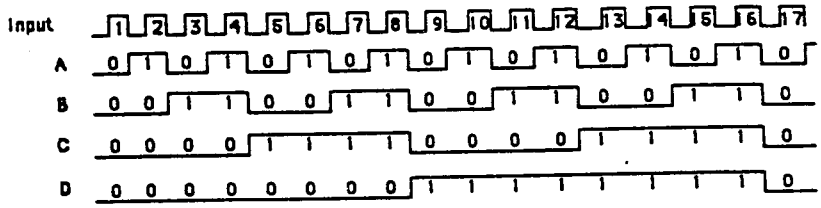
$C = 2^2 = 4$

$D = 2^3 = 8$

ويقوم هذا العداد الثنائى بعد النبضات عند الحافة السالبة (الهابطة)، عند الانتقال من عالٍ لمنخفض ، والتى تدخل لمدخل النبضات T .

ويبدأ هذا العداد العد عندما تكون حالة جميع مخارجه منخفضة (0) أى أن العدد المحمل به العداد فى البداية هو صفر عشرى ، وأقصى عدد نحصل عليه من هذا العداد الثنائى هو : (1111) ، وهو يساوى $(15)_{10}$.

والشكل (١ – ٤١) يبين شكل موجات الجهد على المخارج الأربعة A, B, C, D عند دخول نبضة ساعة على مدخل النبضات T للقلاب A .



الشكل (١ – ٤١)

ويلاحظ أن قيمة العدد الخارج على مخارج العداد A, B, C, D تزداد واحداً أثناء الحافة الهابطة لنبضة المؤقت فمثلاً: عند الحافة الهابطة للنبضة 5 فإن :

$$A = 1 \qquad B = 0 \qquad C = 1 \qquad D = 0$$

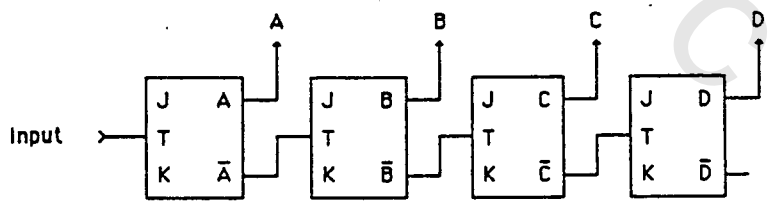
أى أن : العدد الثنائى الخارج على مخارج العداد A, B, C, D هو : (0101) ويكافىء :

$$Z = 1 \times 2^0 + 0 \times 2 + 1 \times 2^2 + 0 \times 2^3 = 5$$

والشكل (١ – ٤٢) يعرض دائرة عداد ثنائى تنازلى غير متزامن يتكون من أربعة قلابات J - k ، حيث توصل المداخل J , k للقلابات الأربعة مع الطرف Vcc+ لمنبع التيار المستمر ، (غير موضح بالرسم) ، وللعداد أربعة مخارج وهى : A , B , C , D ، حيث يعطى كل منهم دلالة عن عدد عشرى معين حيث إن :

$$A = 2^0 = 1 \qquad C = 2^2 = 4$$

$$B = 2^1 = 2 \qquad D = 2^3 = 8$$



الشكل (١ – ٤٢)

وبمجرد وصول النبضة الأولى لهذا العداد تصبح حالة جميع مخارجه عالية أى أن :

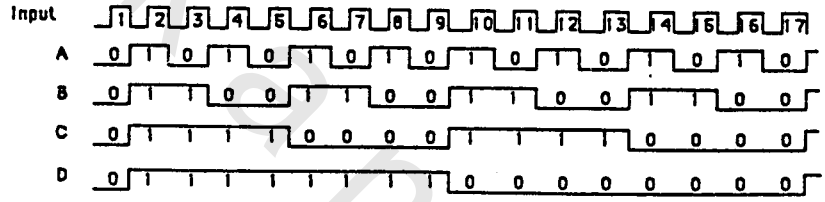
$$A = B = C = D = 1$$

ويكون العدد العشرى الذى يحمل به العداد فى البداية وهو :

$$Z = 1 \times 1 + 1 \times 2 + 1 \times 4 + 1 \times 8 = 15$$

وكلما وصلت نبضة للعداد قل العدد المحمل به العداد بمقدار 1 إلى أن يصبح حالة جميع مخارج العداد منخفضة ، فى هذه الحالة يكون العدد المحمل به العداد يكافىء صفراً (عشرياً) حينئذ يبدأ العداد من جديد دورة العد .

والشكل (١ – ٤٣) يبين شكل الجهد على المخارج الأربعة A, B, C, D عند دخول نبضة ساعة مدخل نبضات الساعة T .



الشكل (١ – ٤٣)

ويلاحظ أن قيمة العد تقل واحداً أثناء الحافة الهابطة لنبضات الساعة (الانتقال من عالٍ لمنخفض) فمثلاً : عند الحافة الهابطة للنبضة 7 فإن :

$$A = 1 , \quad B = 0 , \quad C = 0 , \quad D = 1$$

ويكون العدد الثنائى الخارج على مخارج الأعداد A, B, C, D هو : (1001) حيث إن خرج A هو الأقل رتبة وخرج D هو الأعلى رتبة .

$$Z = 1 \times 1 + 0 \times 2 + 0 \times 4 + 1 \times 8 = 9$$

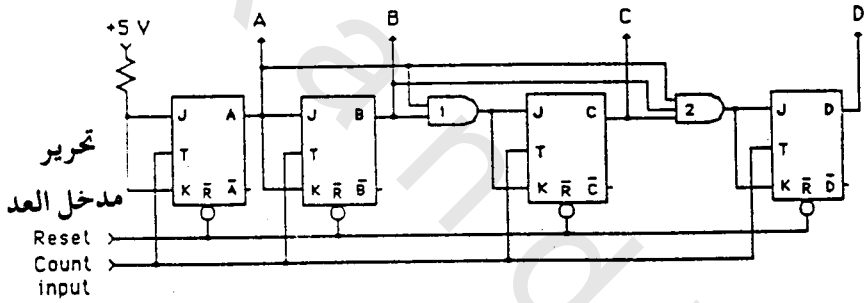
obeikandl.com

١/٧/١ ٢ – العدادات المتزامنة synchronous counters :

تمتاز العدادات المتزامنة بالسرعة الفائقة مقارنة بالعدادات الغير متزامنة .

والشكل (١ – ٤٤) يعرض دائرة لعداد ثنائى متزامن تصاعدى حيث يوصل مولد النبضات بمدخل النبضات للقلابات الأربعة A, B, C, D ويتم إدخال خرج القلاب A على المدخلين J , k للعداد B إدخال خرج القلابين A, B على المدخلين J , k للعداد C بواسطة البوابة 1 وإدخال خرج جميع القلابات A, B, C على المدخلين J, k للعداد D بواسطة البوابة 2.

ويلاحظ أن هذه الدائرة مزودة بمدخل لتحرير القلابات عند أى لحظة عندما يكون حالة خط التحرير Reset منخفضة (L) ، لذلك يجب المحافظة على حالة هذا الخط مرتفعة أثناء قيام العداد بالعد .



الشكل (١ – ٤٤)

١/٧/١ ٣ – الدوائر المتكاملة للعدادات :

يمكن تقسيم الدوائر المتكاملة للعدادات عائلة TTL إلى :

١ – عدادات غير متزامنة تعمل عند الحافة الهابطة لنبضات الساعة وتنقسم بدورها إلى :

أ – عدادات لها خرج BCD تصاعدية مثل الدوائر المتكاملة التالية :

74196 , 74176 , 7490 , 74290

ب – عدادات لها خرج ثنائى مثل الدوائر المتكاملة التالية :

74197 , 74177 , 7493 , 74293

٢ – عدادات متزامنة تعمل عند الحافة الصاعدة لنبضات الساعة ، وتنقسم بدورها إلى :

أ – عدادات لها خرج BCD تصاعدية مثل الدوائر المتكاملة التالية :

74162 , 74160

ب – عدادات لها خرج BCD تصاعدية / تنازلية مثل الدوائر المتكاملة التالية :

74190 , 74192

جـ – عدادات لها خرج ثنائى بأربعة مخارج ثنائية مثل الدوائر المتكاملة التالية :

74163 , 74161 , 74191 , 74193

د– عدادات لها خرج ثنائى بستة مخارج ثنائية مثل الدائرة المتكاملة 7497

ويمكن تقسيم الدوائر المتكاملة للعدادات عائلة CMOS سلسلة ..40 CD إلى :

أ – عدادات عشرية مثل الدائرة المتكاملة CD 4017 A

ب – عدادات ثنائية بسبعة مخارج ثنائية CD 4024 A

جـ – عدادات ثنائية باثنى عشر مخرجاً ثنائياً CD 4040 A

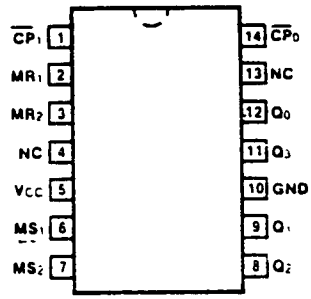
ء – عدادات ثنائية بأربعة عشر مخرجاً ثنائياً مع مذبذب CD 4060 A

هـ – عدادات ثنائية بواحد وعشرين مخرجاً ثنائياً مع مذبذب CD 4045

وسوف نتناول فى هذه الفقرة أكثر هذه الأنواع استخداماً .

أولاً : العداد العشرى المكود ثنائياً ، 7490 :

الشكل (١ – ٤٥) يعرض مسقطاً أفقياً لهذا العداد (أ) والرمز المنطقى (ب) وجدول الحقيقة (جـ) وجدول اختيار الوظيفة (د) .



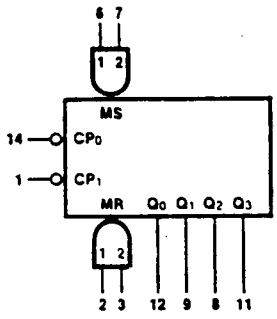
أ

BCD COUNT SEQUENCE

COUNT	OUTPUTS			
	Q_0	Q_1	Q_2	Q_3
0	L	L	L	L
1	H	L	L	L
2	L	H	L	L
3	H	H	L	L
4	L	L	H	L
5	H	L	H	L
6	L	H	H	L
7	H	H	H	L
8	L	L	L	H
9	H	L	L	H

NOTE: Output Q_0 is connected to input $\overline{CP_1}$ for BCD count.

جـ



ب

MODE SELECTION

RESET/SET INPUTS				OUTPUTS			
MR_1	MR_2	MS_1	MS_2	Q_0	Q_1	Q_3	Q_3
H	H	L	X	L	L	L	L
H	H	X	L	L	L	L	L
X	X	H	H	H	L	L	H
L	X	L	X	Count			
X	L	X	L	Count			
L	X	X	L	Count			
X	L	L	X	Count			

H = HIGH Voltage Level
L = LOW Voltage Level
X = Immaterial

د

الشكل (١ – ٤٥)

التعريف بأرجل العداد :

مخارج العداد $Q_0 - Q_3$

حيث إن : $Q_0 = 2^0 , Q_1 = 2^1 , Q_2 = 2^2 , Q_3 = 2^3$

مدخلان للتحرير MR_1 , MR_2

مدخلان للتحميل MS_1 , MS_2

مداخل النبضات CP_O , CP_1

نظرية عمل الدائرة المتكاملة 7490 :

تحتوى الدائرة المتكاملة 7490 على عدادين: **الأول** بمخرج واحد Q_0 وله مدخل للتحرير MR_1 ، ومدخل للتحميل MS_1 ، ومدخل للنبضات CP_0 . **والثاني** بثلاثة مخارج , Q_2 , Q_1 Q_3 ، ومدخل للتحرير MR_2 ، ومدخل للتحميل MS_2 ومدخل للنبضات CP_1، وحتى يعمل العداد كعداد BCD بأربعة مخارج يتم توصيل مخرج العداد الأول Q_0 مع مدخل نبضات العداد الثنائى CP_1 .

وهناك عدة حالات لتشغيل هذا العداد موضحة ، بجدول اختيار الوظيفة وهى :

١ – عندما تكون حالة MR_2 , MR_1 عالية ، وحالة أحد المدخلين MS_2 , MS_1 منخفضة فإن جميع مخارج العداد تصبح منخفضة .

٢ – عندما يكون حالة MS_2 , MS_1 عالية، فإن حالة مخارج العداد تصبح عالية بغض النظر عن حالة المداخل MR_2 , MR_1 .

٣ – عندما تكون حالة أحد المدخلين MR_2 , MR_1 على الأقل منخفضة وحالة أحد المدخلين MS_2 , MS_1 على الأقل منخفضة يعمل العداد كعداد BCD عند الحافة الهابطة لنبضات الساعة التى تدخل على مدخل النبضات CP_0 ، حيث يبدأ العد من 0 وصولاً إلى 9 ثم تتكرر دورة العد من جديد، ويمكن معرفة حالة المخارج Q_3 - Q_0 عند أى نبضة من جدول الحقيقة .

ثانياً : العداد العشرى المكود ثنائيا BCD التصاعدى / التنازلى 74192 :

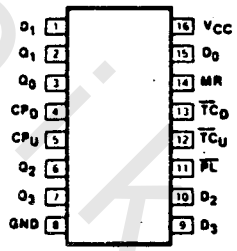
الشكل (١ – ٤٦) يعرض مسقطاً أفقياً لهذا العداد (أ) والرمز المنطقى للعداد (ب) وجدول الوظيفة (جـ) .

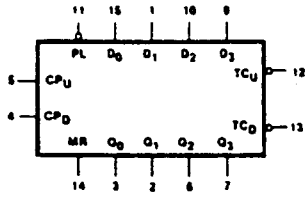
التعريف بأرجل الدائرة المتكاملة :

مدخل نبضات الساعة للعد التصاعدى (فعال عند الحافة الصاعدة)	CP_u
مدخل نبضات الساعة للعد التنازلى (فعال عند الحافة الصاعدة)	CP_D
مدخل التحرير (يكون فعالاً عندما يكون عالياً)	MR

obeikandi.com

$\overline{PL}$	مدخل تحميل بيانات على التوازى (فعال عندما يكون منخفضاً)
$P_0 - P_3$	مداخل بيانات على التوازى
$Q_0 - Q_3$	مخارج العداد
$\overline{TC}_D$	خرج الاقتراض (منخفض عندما يكون فعالاً)
$\overline{TC}_u$	خرج الباقى (منخفض عندما يكون فعالاً)





OPERATING MODE	INPUTS								OUTPUTS					
	MR	$\overline{PL}$	CP_U	CP_D	D_0	D_1	D_2	D_3	Q_0	Q_1	Q_2	Q_3	$\overline{TC}_U$	$\overline{TC}_D$
Reset (clear)	H	X	X	L	X	X	X	X	L	L	L	L	H	L
	H	X	X	H	X	X	X	X	L	L	L	L	H	H
Parallel load	L	L	X	L	L	L	L	L	L	L	L	L	H	L
	L	L	X	H	L	L	L	L	L	L	L	L	H	H
	L	L	L	X	H	X	X	H	$Q_n = D_n$				L	H
	L	L	H	X	H	X	X	H	$Q_n = D_n$				H	H
Count up	L	H	↑	H	X	X	X	X	Count up				H[a]	H
Count down	L	H	H	↑	X	X	X	X	Count down				H	H[b]

H = HIGH voltage level
L = LOW voltage level
X = Don't care
↑ = LOW-to-HIGH clock transition

NOTES:
a. $\overline{TC}_U = CP_U$ at terminal count up (HLLH).
b. $\overline{TC}_D = CP_D$ at terminal count down (LLLL).

الشكل (١ – ٤٦)

نظرية عمل الدائرة المتكاملة 74192:

١ – يتم تحرير مخارج العداد الأربعة $Q_0 - Q_3$ (أى إعادتهم للحالة المنخفضة) إذا كانت حالة مدخل التحرير MR مرتفعة وتنتقل حالة CP_D للمخرج $\overline{TC}_D$.

٢ – يتم نقل حالة المداخل المتوازية $D_o - D_3$ للمخارج المقابلة $Q_o - Q_3$ عندما تكون حالة كل من $\overline{PL}$, MR منخفضة وتنتقل حالة CP_D إلى $\overline{TC}_D$ إذا كانت حالة المداخل المتوازية $D_0 - D_3$ منخفضة ، وتنتقل حالة CP_U إلى $\overline{TC}_D$ إذا كانت حالة بعض أو كل المداخل المتوازية عالية .

٣ – يعمل العداد تصاعدياً إذا كانت حالة MR منخفضة وحالة $\overline{PL}$, CP_D عالياً ، وذلك عند الحافة الصاعدة لنبضات الساعة التى تدخل من المدخل CP_U وتبدأ دورة العد من LLLL وصولا إلى HLLH فى هذه الحالة تنتقل حالة المخرج $\overline{TC}_U$ من مرتفع لمنخفض ، وتبدأ دورة العد من جديد ، فتعود حالة $\overline{TC}_U$ مرتفعة كما كانت .

٤ – يعمل العداد تنازلياً إذا كانت حالة MR منخفضة ، وحالة CP_U , $\overline{PL}$ مرتفعة وذلك عند الحافة الصاعدة لنبضات الساعة التى تدخل من المدخل CP_U وتبدأ دورة العد من HLLH وصولاً إلى LLLL فى هذه الحالة تنتقل حالة المخرج $\overline{TC}_D$.

من مرتفع لمنخفض ، وتبدأ دورة العد من جديد فتعود حالة $\overline{TC}_D$ مرتفعة كما كانت .

ثالثاً : العداد العشري CD 4017 A :

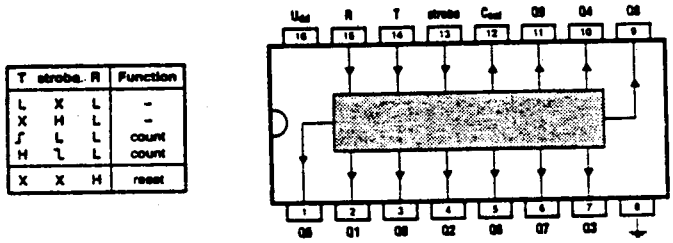
الشكل (١ – ٤٧) يعرض المسقط الأفقى لهذه الدائرة المتكاملة ، وجدول الحقيقة .

التعريف بأرجل الدائرة المتكاملة :

مخارج العداد العشرى	$Q_0 - Q_9$
مدخل التحرير	R
مدخل الإمساك	Strobe

مخرج الباقى Cout

مدخل النبضات T



T	strobe	R	Function
L	X	L	-
X	H	L	-
⌐	L	L	count
H	⌐	L	count
X	X	H	reset

الشكل (١ – ٤٧)

نظرية تشغيل العداد :

١ – عندما تكون حالة مدخل التحرير R منخفضة (L) وحالة مدخل الإمساك Strobe منخفضة يقوم العداد بعد النبضات التى تدخل للمدخل T عند الحافة الصاعدة . فعند دخول النبضة الأولى يكون حالة Q_0 عالية ، وباقى المخارج منخفضة . وعند دخول النبضة الثانية ، تصبح حالة Q_1 فقط عالية . وعند وصول النبضة الثالثة تصبح حالة Q_2 فقط عالية وهكذا وصولاً للنبضة العاشرة يصبح حالة Q_9 فقط عالية وعند وصول النبضة الحادية عشر يصبح حالة Q_0 فقط عالية وتتكرر دورة التشغيل .

٢ – عندما تكون حالة مدخل التحرير R منخفضة ، وحالة مدخل النبضات T عالية يقوم العداد بعد النبضات التى تدخل على مدخل الإمساك عند الحافة الهابطة .

٣ – يقوم العداد بتثبيت حالة مخارجه عند وصول إشارة عالية لمدخل الإمساك Strobe وعندما تكون حالة مدخل التحرير R منخفضة بغض النظر عن حالة باقى المداخل .

٤ – يقوم العداد بتحرير مخارجه ، أى تعود جميع مخارجه للحالة المنخفضة عندما تكون حالة مدخل التحرير R عالية .

obeikandl.com

رابعاً : العداد الثنائى ذو الأربعة عشر مخرجاً والمذبذب CD 4060

بالشكل (١ – ٤٨) يعرض المسقط الأفقى وجدول الوظيفة لهذه الدائرة المتكاملة .

التعريف بأرجل الدائرة المتكاملة :

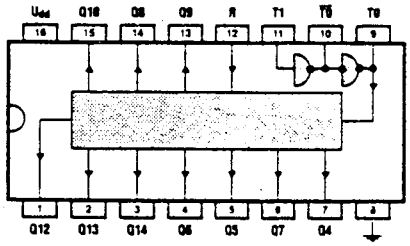
مخارج العداد الثنائية

$(Q_4 - Q_{14})$

أطراف المذبذب

$T_o , \overline{T_o}, T_1$

T	R	Function
X	H	reset
H	L	-
L	L	-
⅂	L	count



الشكل (١ – ٤٨)

نظرية عمل العداد :

لتشغيل العداد يجب أن توصل مقاومة R بالرجل T_o ويوصل مكثف C بالرجل T_1 ويوصل الطرف الثانى لكل من المكثف والمقاومة معا بالرجل T_o .

ويكون تردد المذبذب مساوياً

$$F = \frac{1}{2.2\,RC} \rightarrow 1.11$$

وعندما تكون حالة المدخل R منخفضة يقوم العداد بعد نبضات المذبذب ، وإخراج العدد الثنائى المكافىء لعدد النبضات على مخارج العداد ، علماً بأن رتبة كل مخرج تكافىء رقمه، فرتبة المخرج Q_4 هو 2^4 والمخرج Q_5 هو 2^5 وهكذا .

فبعد 2^5 نبضة يصبح حالة المخرج Q_5 عالية ، وبعد 2^{14} نبضة تصبح حالة المخرج Q_{14} عالية وهكذا .

وعندما تصبح حالة المدخل R عالية يحدث تحرير لجميع مخارج العداد ، وتعود حالتها منخفضة . وعادة تستخدم هذه الدائرة المتكاملة كمؤقت زمنى .

فمثلاً : إذا كانت قيمة المقاومة $R_1 = 67\ k\ \Omega$ والمكثف $C = 1\mu F$ فإن تردد المذبذب يساوى :

$$F = \frac{1000}{2.2X67X1} = 6.8\ Hz$$

obeikandi.com

أى أن زمن النبضة يساوى :

$$T = \frac{1}{F} = 0.147 \text{ SEC}$$

وبالتالى تصبح حالة المخرج Q_{14} عالية بعد زمن مقداره يساوى

$$T = 2^{14} \times 0.147 = 2408 \text{ SEC}$$

$$= 40 \text{ min}$$

٨ / ١ – مسجلات الإزاحة Shift Registers :

يقوم مسجل الإزاحة بتخزين رقم ثنائى ثم إزاحته يميناً أو يساراً عندما يقتضى الأمر ذلك.

ويتكون مسجل الإزاحة من عدة قلابات حيث يخصص قلاب لكل خانة (Bit) من الرقم الثنائى ، ويمكن إدخال الرقم الثنائى للمسجل أو إخراجه منه بشكل متتالٍ أى خانة بعد خانة أو بشكل متواز أى كل الخانات معاً .

ويوجد عدة أنواع من مسجلات الإزاحة مثل :

١ – مسجلات الإزاحة ذات الدخل والخرج المتوالى SISO .

٢ – مسجلات الإزاحة ذات الدخل المتوالى والخرج المتوازى SIPO .

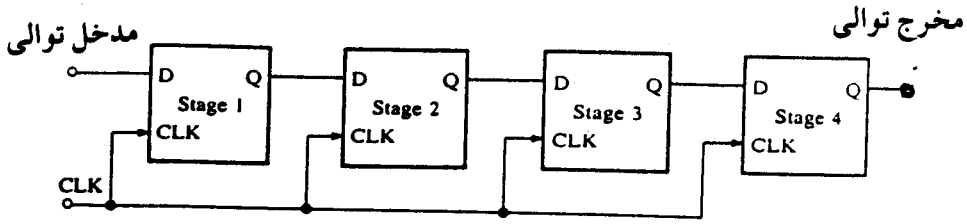
٣ – مسجلات الإزاحة ذات الدخل المتوازى والخرج المتوالى PISO .

٤ – مسجلات الإزاحة ذات الدخل والخرج المتوازى PIPO .

وسوف نتناول هذه الأنواع بالتفصيل فى الفقرات القادمة .

١/٨/١ – مسجلات الإزاحة ذات الدخل والخرج المتوالي SISO:

الشكل (١ – ٤٩) يعرض مسجل إزاحة SISO يتكون من أربعة قلابات D .



الشكل (١-٤٩)

حيث تدخل البيانات من مدخل القلاب الأول ، وتخرج من مخرج القلاب الرابع ومع كل نبضة تتحرك البيانات من اليسار إلى اليمين ، ويتميز هذا المسجل بأن أول Bit يدخل هو أول Bit يخرج .

فلتخزين عدد يتكون من أربع خانات مثل 1110 نحتاج لأربع نبضات ساعة تدخل على خط CLK ، فينتقل هذا العدد الثنائى 1110 من مدخل التوالى serial in ؛ ليخزن فى القلابات الأربعة ، ويصبح خرج القلاب 4 هو (o) ومخرج القلاب 3 هو 1 ومخرج القلاب 2 هو 1 ومخرج القلاب 1 هو 1 .

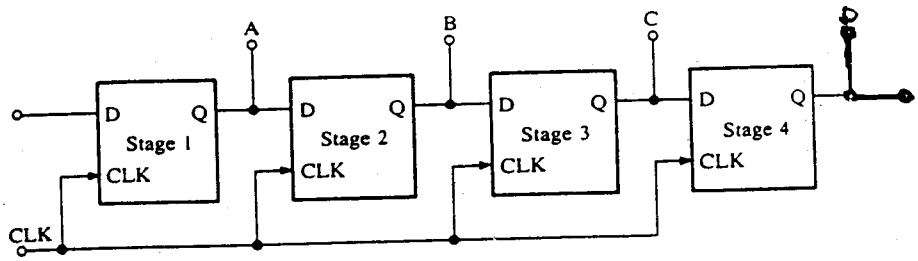
ويحتاج هذا العدد لثلاث نبضات أخرى تصل لمسار نبضات الساعة CLK حتى يخرج هذا العدد من مخرج التوالى serial out خانة تلو الأخرى أى أن العدد الكلى اللازم لنقل أى عدد ثنائى من مدخل التوالى إلى مخرج التوالى يكافىء (n + 3) حيث n هو عدد خانات العدد الثنائى .

وعادة تستخدم مسجلات SISO فى التأخير الزمنى حيث يتم تأخير البيانات الخارجة عن البيانات الداخلة فترة زمنية (n + 3) T حيث إن T هو زمن النبضة الواحدة لنبضات الساعة .

١/٨/٢ - مسجلات الإزاحة ذات الدخل المتوالي والخرج المتوازي SIPO :

الشكل (١ - ٥٠) يعرض مسجل إزاحة SIPO يتكون من أربعة قلابات D .

مخارج متوازية



الشكل (١ – ٥٠)

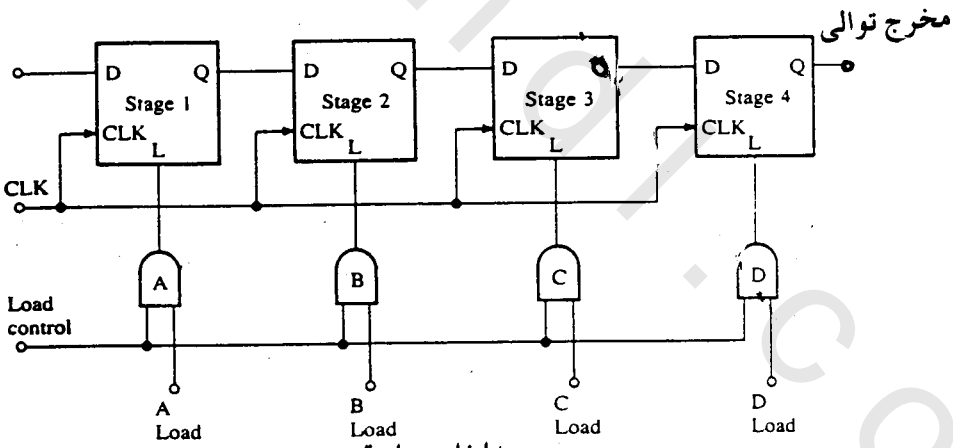
حيث تدخل البيانات من مدخل التوالى serial in ، وتخرج من مخارج التوازى A - D ويحتاج العدد الثنائى المؤلف من أربع خانات ، أربع نبضات ، حتى يخرج على مخارج المسجل A - D .

فمثلا : عند دخول العدد الثنائى 1011 لمدخل التوالى وبعد أربع نبضات فإن :

D = 1 , C = 1 , B = 0 , A = 1

١/٨/١ ٣ – مسجلات الإزاحة ذات الدخل المتوازي والخرج المتوالي PISO :

الشكل (١ – ٥١) يعرض مسجل إزاحة PISO يتكون من أربع قلابات D .



مداخل متوازية

الشكل (١–٥١)

ويلاحظ أن لهذا المسجل أربعة مداخل A, B, C, D ومخرجاً واحداً متوالياً Serial out

ويوجد طرف لتحميل المسجل Load control فعندما تكون حالة طرف Load control عالية فإن الكلمة التى تدخل على مداخل التوازى A - D سوف تخرج من مخرج التوالى Serial out بعد أربع نبضات .

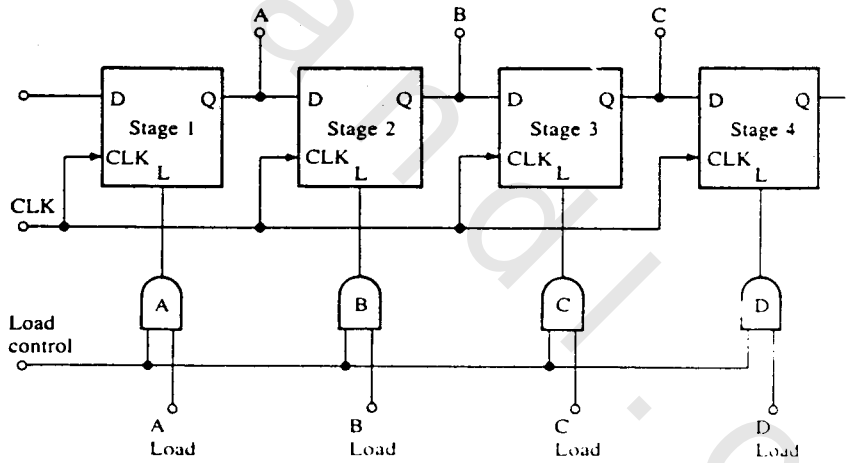
فمثلاً عند دخول العدد الثنائى 1011 على مداخل التوازى A - D وعندما يكون حالة طرف Load control عالية فبمجرد وصول النبضة الأولى لمدخل النبضات يصبح خرج القلاب الرابع 1 والثالث 1 والثانى 0 والأول 1 .

وبعد وصول ثلاث نبضات أخرى لمدخل النبضات يكون هذا العدد قد خرج الخانة تلو الأخرى من مخرج التوالى .

١/٨/ ٤ – مسجلات الإزاحة ذات الدخل والخرج المتوازي PIPO :

الشكل (١ – ٥٢) يعرض مسجل إزاحة **PIPO** يتكون من أربعة قلابات D .

مخارج متوازية



مداخل متوازية

الشكل (١ – ٥٢)

ويلاحظ أن لهذا المسجل أربعة مداخل متوازية A - D وأربعة مخارج متوازية A - D ، ويحتاج العدد الثنائى المؤلف من أربع خانات نبضة واحدة ليخرج على مخارج المسجل .

والجدير بالذكر أن معظم مسجلات الإزاحة المتوفرة فى الأسواق تكون عامة بمعنى أنها

يمكن أن تعمل كمسجل SISO أو SIPO أو PISO أو PIPO .

وهذا سيتضح من دراسة الدوائر المتكاملة للمسجلات .

٥/٨/١ – الدوائر المتكاملة للمسجلات :

يوجد العديد من الدوائر المتكاملة TTL للمسجلات والجدول (١ – ٥) يعرض ستة أنواع مختلفة من هذه الدوائر المتكاملة وخواصها .

الجدول (١ – ٥)

الطراز	الوظيفة	عدد الأرجل	عدد الخانات	اتجاه الإزاحة	بإمكانية تحميل	بإمكانية إمساك	بإمكانية تحرير
74194	PIPO	16	4	يمين/يسار	نعم	نعم	نعم
74195	PIPO	16	4	يمين	نعم	لا	نعم
74165	PIPO	16	8	يمين	نعم	نعم	نعم
74164	SIPO	14	8	يمين	نعم	نعم	نعم
7495	PIPO	14	4	يمين	نعم	لا	لا
7474	SISO	14	4	يمين	نعم	لا	نعم

وسوف نتناول بالتفصيل بعض هذه الدوائر المتكاملة فى هذه الفقرة .

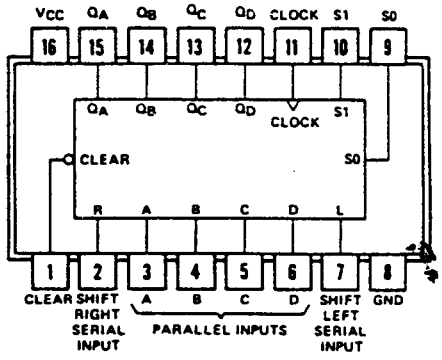
أولاً : الدائرة المتكاملة 74194 :

الشكل (١ – ٥٣) يعرض المسقط الأفقي وجدول الوظيفة لهذه الدائرة المتكاملة .

FUNCTION TABLE

INPUTS										OUTPUTS			
CLEAR	MODE		CLOCK	SERIAL		PARALLEL				Q_A	Q_B	Q_C	Q_D
	S_1	S_0		LEFT	RIGHT	A	B	C	D				
L	X	X	X	X	X	X	X	X	X	L	L	L	L
H	X	X	L	X	X	X	X	X	X	Q_{A0}	Q_{B0}	Q_{C0}	Q_{D0}
H	H	H	↑	X	X	a	b	c	d	a	b	c	d
H	L	H	↑	X	H	X	X	X	X	H	Q_{An}	Q_{Bn}	Q_{Cn}
H	L	H	↑	X	L	X	X	X	X	L	Q_{An}	Q_{Bn}	Q_{Cn}
H	H	L	↑	H	X	X	X	X	X	Q_{Bn}	Q_{Cn}	Q_{Dn}	H
H	H	L	↑	L	X	X	X	X	X	Q_{Bn}	Q_{Cn}	Q_{Dn}	L
H	L	L	X	X	X	X	X	X	X	Q_{A0}	Q_{B0}	Q_{C0}	Q_{D0}

H = high level (steady state)
L = low level (steady state)
X = irrelevant (any input, including transitions)
↑ = transition from low to high level
a, b, c, d = the level of steady-state input at inputs A, B, C, or D, respectively
Q_{A0}, Q_{B0}, Q_{C0}, Q_{D0} = the level of Q_A, Q_B, Q_C, or Q_D, respectively, before the indicated steady-state input conditions were established
Q_{An}, Q_{Bn}, Q_{Cn}, Q_{Dn} = the level of Q_A, Q_B, Q_C, Q_D, respectively, before the most-recent ↑ transition of the clock.



الشكل (١ – ٥٣)

التعريف بأرجل الدائرة المتكاملة :

مداخل تحديد الوظيفة	S_0 , S_1
مداخل البيانات المتوازية	A, B, C, D
مدخل التوالي للبيانات للإزاحة يميناً	Shift Right Serial Input
مدخل التوالي للبيانات للإزاحة يساراً	Shift Left Serial Input
مدخل نبضات الساعة ويكون فعالاً عند الحافة الصاعدة	Clock
مدخل التحرير ويكون فعالاً عندما يكون منخفضاً	Clear
المخارج المتوازية	Q_A - Q_D

نظرية عمل الدائرة المتكاملة 74194 :

١ – عندما يكون حالة مدخل التحرير CLEAR منخفضة تتحرر جميع المخارج المتوازية

Q_A - Q_C أى تصبح حالتها منخفضة .

٢ – عندما تكون حالة مدخل نبضات الساعة CLOCK منخفضة أو حالة مدخل التحرير عالية CLEAR يحدث إمساك لحالة المخارج Q_A - Q_D وأيضاً عندما تكون حالة مداخل الوظيفة S_0 , S_1 منخفضة ، وحالة مدخل التحرير CLEAR عالية يحدث إمساك لحالة المخارج Q_A - Q_D

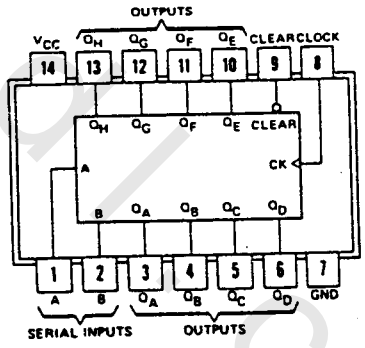
٣ – عندما تكون حالة S_0 , S_1 , CLEAR عالية تنتقل محتويات المداخل المتوازية A - D إلى المخارج المتوازية المقابلة Q_A - Q_D عند الحافة الصاعدة لأول نبضة تدخل من مدخل النبضات CLOCK ، وتسمى هذه العملية بالتحميل .

٤ – عندما تكون حالة S_0 عالية وحالة S_1 منخفضة تنتقل محتويات مدخل التوالى للإزاحة جهة اليمين SERIAL / RIGHT للمخرج Q_A مع إزاحة محتويات Q_A - Q_D إزاحة جهة اليمين .

٥ – عند تكون حالة S_0 منخفضة وحالة S_1 عالية تنتقل محتويات مدخل التوالى للإزاحة جهة اليسار SERIAL / LEFT للمخرج Q_D مع إزاحة محتويات Q_D - Q_A إزاحة جهة اليسار .

ثانياً : الدائرة المتكاملة 74164 :

الشكل (١ – ٥٤) يعرض المسقط الأفقى وجدول الوظيفة لهذه الدائرة المتكاملة .



FUNCTION TABLE

INPUTS				OUTPUTS			
CLEAR	CLOCK	A	B	Q_A	Q_B	...	Q_H
L	X	X	X	L	L		L
H	L	X	X	Q_{A0}	Q_{B0}		Q_{H0}
H	↑	H	H	H	Q_{An}		Q_{Gn}
H	↑	L	X	L	Q_{An}		Q_{Gn}
H	↑	X	L	L	Q_{An}		Q_{Gn}

H = high level (steady state), L = low level (steady state)
X = irrelevant (any input, including transitions)
↑ = transition from low to high level.
Q_{A0}, Q_{B0}, Q_{H0} = the level of Q_A, Q_B, or Q_H, respectively, before the indicated steady-state input conditions were established.
Q_{An}, Q_{Gn} = the level of Q_A or Q_G before the most-recent ↑ transition of the clock; indicates a one-bit shift.

الشكل (١ – ٥٤)

التعريف بأرجل الدائرة المتكاملة 74164 :

المداخل المتوالية	A, B
مدخل نبضات الساعة (فعال عند الحافة الصاعدة)	CLOCK
مدخل التحرير (فعال عندما يكون منخفضاً)	CLEAR
المخارج المتوازية	Q_A - Q_H

نظرية عمل الدائرة المتكاملة 74164 :

١ – عندما تكون حالة CLEAR منخفضة تتحرر المخارج المتوازية Q_A - Q_H أى تعود حالتها لتصبح منخفضة .

٢ – عندما تكون حالة CLOCK منخفضة وحالة CLEAR عالية يحدث إمساك لحالة المخارج

٣ – عندما تكون حالة مدخل التحرير CLEAR مرتفعة وحالة أحد مدخلى التوالى A, B على الأقل منخفضة ، يحدث إزاحة لمحتويات المخارج جهة اليمين مع جعل حالة Q_A منخفضة .

٤ – عندما تكون حالة مدخل التحرير CLEAR مرتفعة وحالة مدخلى التوالى A , B مرتفعة يحدث إزاحة لمحتويات المخارج جهة اليمين مع جعل حالة Q_A مرتفعة .

٩/١ – المشفرات Encoders :

تقوم المشفرات بتحويل الإشارات القادمة من لوحة المفاتيح Keyboard إلى إشارات ثنائية وهناك ثلاثة أنواع من المشفرات :

١ – مشفرات ثمانية Octal Encoders .

٢ – مشفرات عشرية Decimal Encoders

٣ – مشفرات سداسية عشر Hexadecimal Encoders

والشكل (١ – ٥٥) يوضح فكرة عمل الأنواع الثلاثة من المشفرات . ففى الشكل (أ) مشفر ثمانى وله ثمانية مداخل 7 : 0 متصلة مع ثمانية مفاتيح S_7 : S_0 وله ثلاثة مخارج A, B, C، فعند الضغط على المفتاح S_5 مثلاً تصل إشارة عالية للمدخل 5 ، فيقوم المشفر بتحويل

العدد 5 لمكافئه الثنائى فيكون 101 ، أى تصبح حالة $C = 1 , A = 1 , B = 0$.

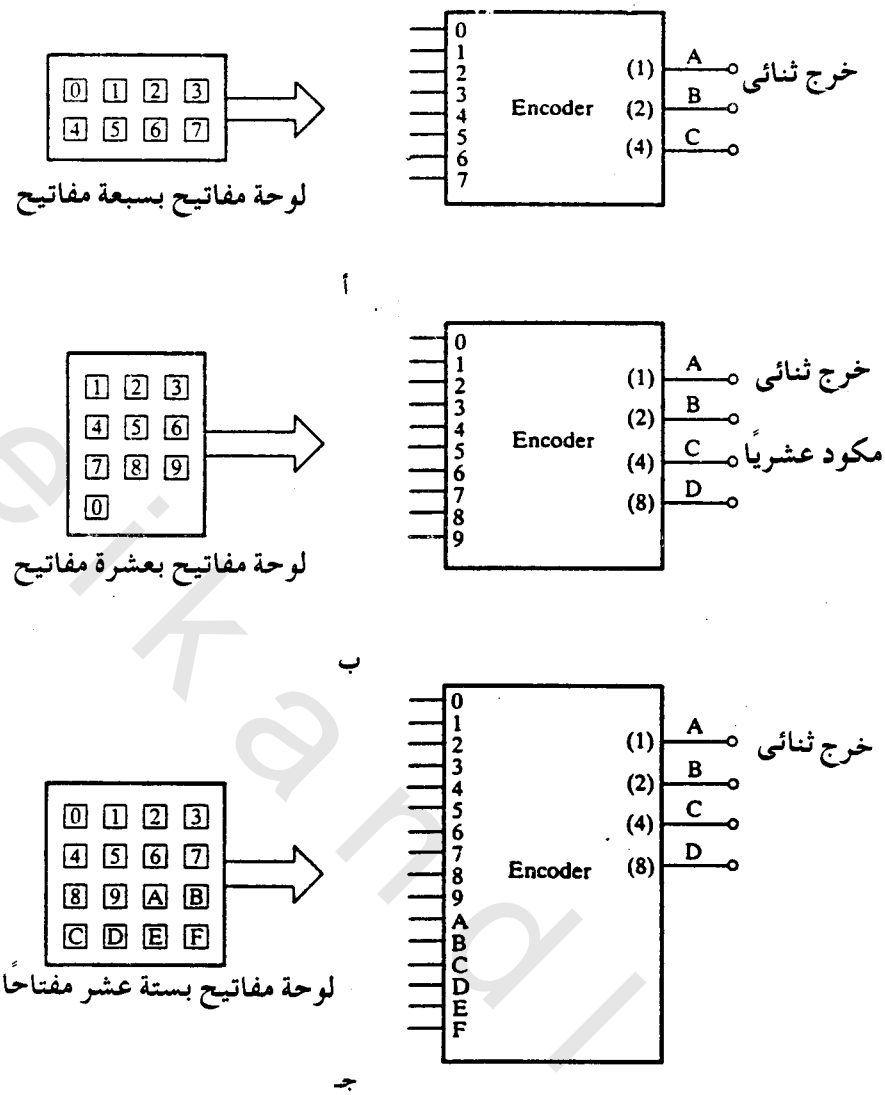
وفى الشكل (ب) مشفر عشرى له عشرة مداخل $S_9 : S_0$ 9 : 0 متصلة بعشرة مفاتيح وله أربعة مخارج A, B, C, D فعند الضغط على المفتاح S_8 مثلاً تصل إشارة عالية للمدخل 8 فيقوم المشفر بتحويل العدد 8 لمكافئه الثنائى فيكون 0001 أى تصبح حالة

$A = 0 , \quad B = 0 , \quad C = 0 , \quad D = 1$

وفى الشكل (جـ) مشفر سداسى عشر وله ستة عشر مدخلاً F : 0 متصلة مع ستة عشر مفتاحاً $S_F : S_O$ ، وللمشفر أربعة مخارج وهى : A - D . وعند الضغط على الضاغط S_E مثلاً تصل إشارة عالية للمدخل E ، ويقوم المشفر بتحويل العدد السداسى عشر E لمكافئه الثنائى ، والذى يساوى 0111 وتصبح حالة

$A = 0 , \quad B = 1 , \quad C = 1 , \quad D = 1$

obeikandl.com



الشكل (١ – ٥٥)

١/٩/١ – الدوائر المتكاملة للمشفرات :

سنتناول فى هذه الفقرة الدائرة المتكاملة 74147 ، والتى تعمل كمشفر عشرى كمثال للدوائر المتكاملة للمشفرات .

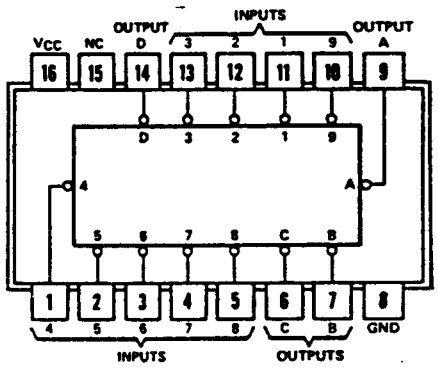
والشكل (١ – ٥٦) يعرض المسقط الأفقى للدائرة المتكاملة 74147 وكذلك جدول الوظيفة الخاص بها .

SN54147, SN74147

FUNCTION TABLE

INPUTS									OUTPUTS			
1	2	3	4	5	6	7	8	9	D	C	B	A
H	H	H	H	H	H	H	H	H	H	H	H	H
X	X	X	X	X	X	X	X	L	L	H	H	L
X	X	X	X	X	X	X	L	H	L	H	H	H
X	X	X	X	X	X	L	H	H	H	L	L	L
X	X	X	X	X	L	H	H	H	H	L	L	H
X	X	X	X	L	H	H	H	H	H	L	H	L
X	X	X	L	H	H	H	H	H	H	L	H	H
X	X	L	H	H	H	H	H	H	H	H	L	L
X	L	H	H	H	H	H	H	H	H	H	L	H
L	H	H	H	H	H	H	H	H	H	H	H	L

H = high logic level, L = low logic level, X = irrelevant



الشكل (١ – ٥٦)

التعريف بأرجل الدائرة المتكاملة 74147 :

مخارج المشفر (منخفضة عندما تكون فعالة) A - D

مداخل المشفر (فعالة عندما تكون منخفضة) 1 - 9

نظرية تشغيل الدائرة المتكاملة 74147 :

نظراً لأن جميع مداخل ومخارج هذه الدائرة المتكاملة معكوسة ، لذلك فإن محتويات جدول الوظيفة هو عكس ما استعرضناه سالفاً عن المشفرات العشرية ، ويلاحظ غياب المدخل 0 مع ملاحظة أنه فى حالة عدم وجود أى مدخل فعال (حالته منخفضة) هذا يعنى أن خرج المشفر يكون معكوس الصفر .

والشكل (١ – ٥٧) يبين طريقة استخدام الدائرة المتكاملة 74147 كمشفر عشرى .

حيث إن :

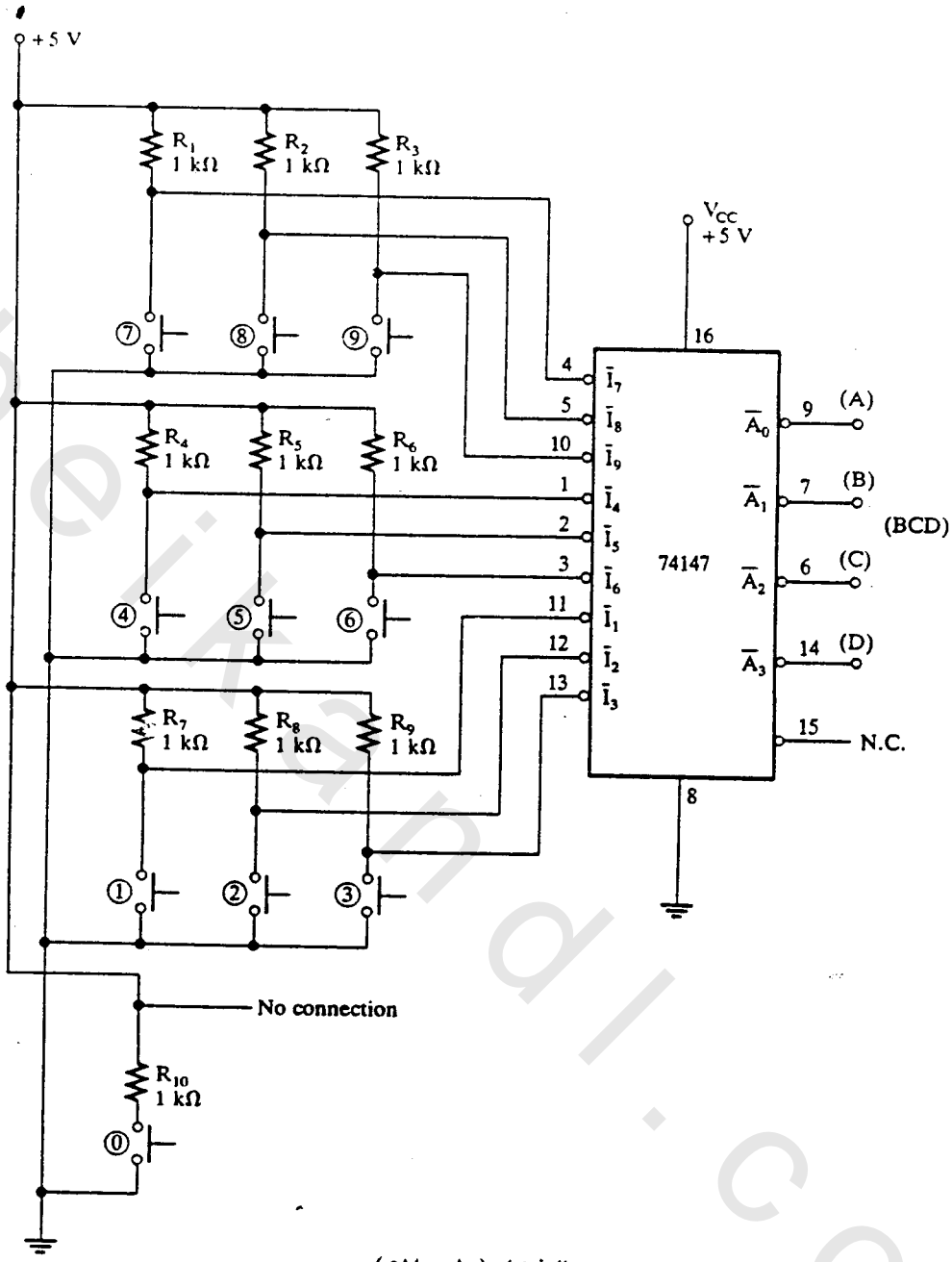
I_1 - I_9 هى المداخل المعكوسة للمشفر العشرى ، وكذلك فإن A_3 - A_0 هى المخارج المعكوسة للمشفر العشرى .

فعند الضغط على الضاغط 7 مثلاً فإن حالة مخارج المشفر العشرى سيكون كالآتى :

$$A = L \quad B = L \quad C = L \quad D = L$$

وهذا موضح من جدول الوظيفة الخاص بهذا المشفر والمبين بالشكل (١ – ٥٩) .

obeikandi.com



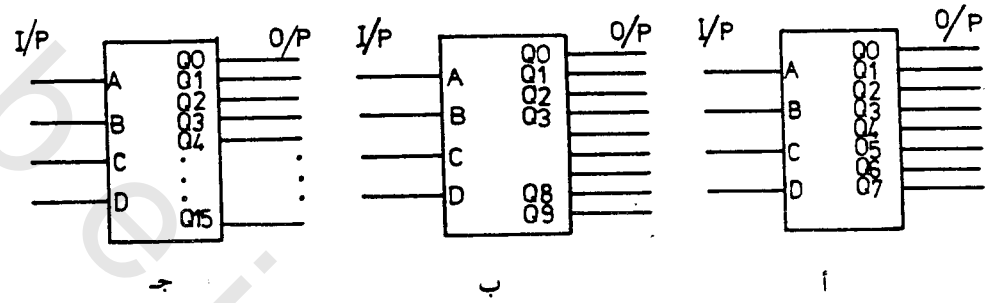
الشكل (١ – ٥٧)

١٠/١ – مفسرات الشفرة Decoders :

تنقسم مفسرات الشفرة Decoders إلى :

١ – موزعات Demultiplexer / Decoder

وهى تقوم بتحويل بيانات الدخل الثنائية إلى خرج ثمانى أو عشرى أو سداسى عشر كما هو مبين بالشكل (١ – ٥٨) .



الشكل (١ – ٥٨)

فـالشكل (أ) لموزع فى خط من ثمـانيـة . والشكل (ب) لموزع فى خط من عـشـرة ، والشكل (جـ) لموزع فى خط من ستة عشر .

فإذا كان حالة المداخل A, B, C لموزع فى خط من ثمانية هى :

$$A = 0 , \quad B = 1 , \quad C = 1$$

والتى تكافىء العدد العشرى Z

$$Z = 0 \times 2^0 + 1 \times 2^1 + 2 \times 2^2 = 5$$

فإن حالة المخرج Q_5 تصبح مساوية 1 .

٢ – مشغلات وحدات العرض الرقيمة Display Decoders / Drivers :

وهى تقوم بتحويل العدد العشرى المكود ثنائيا BCD لشفرة تشغيل وحدة عرض رقمية بسبع شرائح Segment display - 7 ، ويكون عدد مخارج وحدة العرض الرقمية سبعة مخارج وهى : a , b, c, d, e, f, g .

ولمزيد من التـفـاصـيل عن وحـدات العـرض الرقـمـيـة ذات السـبع شـرائـح ارجع للفـقـرة (٢–٨–١).

وهناك نوعان من مشغلات وحدات العرض الرقمية – وهما :

أ – مشغلات وحدة عرض رقمية بمهبط مشترك Common Cathode .

ب – مشغلات وحدات عرض رقمية بمصعد مشترك Common Anode .

١/١٠/١ – الدوائر المتكاملة لمفسرات الشفرة Decoders :

١ – الدوائر المتكاملة للموزعات Demultiplexers :

توجد عدة دوائر متكاملة عائلة TTL سلسلة ...74 للموزعات مثل :

أ – موزعات فى خط من ثمانية مثل :

74259, 7445, 7442, 74138, 74145

ب – موزعات فى خط من عشرة مثل :

7445, 7442, 7443, 7444, 74145

جـ – موزعات فى خط من ستة عشر مثل : 74154

د– موزعات فى خط من أربعة مزدوجة مثل :

74139, 74$\overline{1}$55, 74$\overline{1}$56

٢ – الدوائر المتكاملة لمشغلات وحدات العرض الرقمية مثل :

أ – مشغلات وحدات عرض رقمية ذات المخارج المعكوسة مثل :

7446, 7447, 74247, 74347, 7447

وهى تستخدم فى تشغيل وحدات العرض ذات المصعد المشترك .

ب – مشغلات وحدات عرض رقمية ذات المخارج الغير معكوسة مثل :

7448, 7449, 74248, 74279

وهى تستخدم فى تشغيل وحدات العرض الرقمية ذات المهبط المشترك .

والجدير بالذكر أنه توجد دائرة متكاملة تنتمى لعائلة CMOS سلسلة ...CD 40 لمشغل وحدة عرض رقمية تعمل كعداد عشرى بمخارج لوحدة عرض رقمية طراز CD 4033 .

وسوف نتناول بعض الدوائر المتكاملة للموزعات ولمشغلات وحدات العرض الرقمية بالتفصيل للتوضيح.

أولاً : الدائرة المتكاملة لموزع في خط من ثمانية طراز 74138 :

الشكل (١ – ٥٩) يعرض المسقط الأفقي للدائرة المتكاملة 74138 (أ) .

والرمز المنطقي (ب) وجدول الحقيقة (جـ)

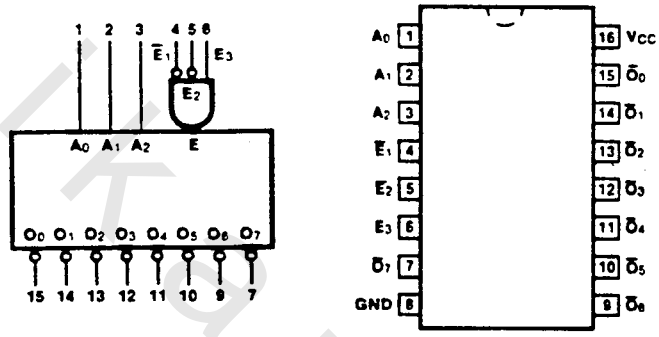
التعريف بأرجل الدائرة المتكاملة :

$\overline{E}_1 , \overline{E}_2$. مداخل تمكين معكوسة (فعالة عندما تكون منخفضة)

E_3 مدخل تمكين (فعال عندما تكون حالته عالية)

$A_0 - A_2$ مداخل العنوان

$\overline{Q}_0 - \overline{Q}_7$ مخارج معكوسة (تكون حالتها منخفضة عندما تكون فعالة)



ب أ

TRUTH TABLE

INPUTS						OUTPUTS							
$\overline{E}_1$	$\overline{E}_2$	E_3	A_0	A_1	A_2	$\overline{O}_0$	$\overline{O}_1$	$\overline{O}_2$	$\overline{O}_3$	$\overline{O}_4$	$\overline{O}_5$	$\overline{O}_6$	$\overline{O}_7$
H	X	X	X	X	X	H	H	H	H	H	H	H	H
X	H	X	X	X	X	H	H	H	H	H	H	H	H
X	X	L	X	X	X	H	H	H	H	H	H	H	H
L	L	H	L	L	L	L	H	H	H	H	H	H	H
L	L	H	H	L	L	H	L	H	H	H	H	H	H
L	L	H	L	H	L	H	H	L	H	H	H	H	H
L	L	H	H	H	L	H	H	H	L	H	H	H	H
L	L	H	L	L	H	H	H	H	H	L	H	H	H
L	L	H	H	L	H	H	H	H	H	H	L	H	H
L	L	H	L	H	H	H	H	H	H	H	H	L	H
L	L	H	H	H	H	H	H	H	H	H	H	H	L

H = HIGH Voltage Level
L = LOW Voltage Level
X = Immaterial

جـ

الشكل (١ – ٥٩)

obeikandl.com

نظرية عمل الدائرة المتكاملة 74138 :

١ – عندما تكون حالة $\overline{E}_1$, $\overline{E}_2$ منخفضة وحالة E_3 عالية ، فإن حالة المخرج الذى عنوانه يكافىء العشرى لبيانات مداخل العنوان A_2 - A_0 يكون منخفضاً .

مثال :

عندما يكون $A_0 = H, A_1 = H, A_2 = L$ فهذا يعنى أن العدد العشرى المكافىء لهذا العنوان يساوى :

$$Z = 1 \times 1 + 1 \times 2 + 0 \times 4 = 3$$

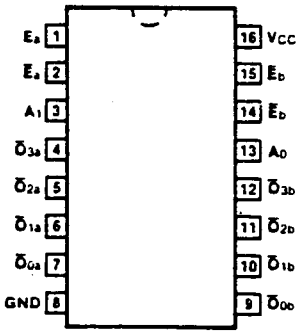
وبالتالى تصبح حالة المخرج $\overline{Q}_3$ منخفضة وباقى المخارج عالية .

٢ – إذا لم تكن حالة $\overline{E}_1$, $\overline{E}_2$ منخفضة وحالة E_3 عالية فإن حالة جميع المخارج تكون عالية بغض النظر عن حالة مداخل العنوان A_2 - A_0 .

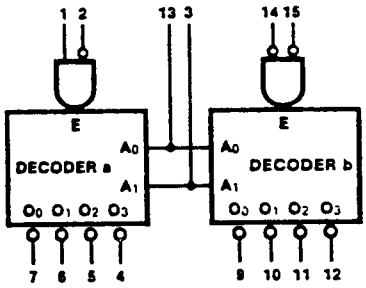
ثانياً : الدائرة المتكاملة لموزع فى خط من أربعة مزدوج طراز 74155 :

الشكل (١ – ٦٠) يعرض المسقط الأفقى للدائرة المتكاملة 74155 (أ) والرمز المنطقى (ب) وجدول الحقيقة (جـ) .

obeikandi.com



أ



ب

TRUTH TABLE

ADDRESS		ENABLE a		OUTPUT a				ENABLE b		OUTPUT b			
A_0	A_1	E_a	$\overline{E}_a$	$\overline{O}_0$	$\overline{O}_1$	$\overline{O}_2$	$\overline{O}_3$	$\overline{E}_b$	$\overline{E}_b$	$\overline{O}_0$	$\overline{O}_1$	$\overline{O}_2$	$\overline{O}_3$
X	X	L	X	H	H	H	H	H	X	H	H	H	H
X	X	X	H	H	H	H	H	X	H	H	H	H	H
L	L	H	L	L	H	H	H	L	L	L	H	H	H
H	L	H	L	H	L	H	H	L	L	H	L	H	H
L	H	H	L	H	H	L	H	L	L	H	H	L	H
H	H	H	L	H	H	H	L	L	L	H	H	H	L

H = HIGH Voltage Level
L = LOW Voltage Level
X = Immaterial

جـ

الشكل (١ – ٦٠)

التعريف بأرجل الدائرة المتكاملة 74155 :

مـداخل العنوان	A_0 , A_1
مداخل تمكين (فعاله عندما تكون منخفضة)	$\overline{E}_a$ - $\overline{E}_b$
مدخل تمكين (فعال عندما يكون عالياً)	E_a
المخارج المعكوسة (فعالة عندما تكون منخفضة)	$\overline{O}_0$ - $\overline{O}_3$

obeikandl.com

نظرية عمل الدائرة المتكاملة 74155 :

١ – عندما تكون حالة Ea عالية وحالة $\overline{Ea}$ منخفضة فإن حالة المخرج التى تكافىء المكافىء العشرى لبيانات مداخل العنوان A_1 , A_0 تكون منخفضة ، وذلك للـ Decoder a فمثلاً إذا كان $A_0 = H, A_1 = L$ فإن المكافىء العشرى للعنوان هو 1، وبالتالى تصبح حالة المخرج $\overline{O}_1$ منخفضة .

٢ – عندما تكون حالة $\overline{Eb}, \overline{Eb}$ منخفضة فإن حالة المخرج الذى يكافىء المكافىء العشرى لبيانات مداخل العنوان A_1 , A_0 تكون منخفضة وذلك بالنسبة للـ Decoder b.

فمثلاً : إذا كانت $A_0 = L , A_1 = H$ ، فإن المكافىء العشرى لهذا العنوان هو 2 ، وبالتالى تصبح حالة المخرج $\overline{O}_2$ منخفضة .

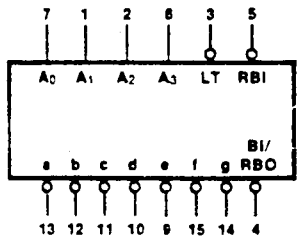
٣ – عندما تكون حالة المداخل $\overline{Eb}$, $\overline{Ea}$ خلاف ما ذكر بالنقطة 1 تصبح حالة جميع مخارج Decoder a عالية .

٤ – عندما تكون حالة المداخل $\overline{Eb}, \overline{Eb}$ خلاف ما ذكر بالنقطة 2 تصبح حالة جميع مخارج Decoder b عالية .

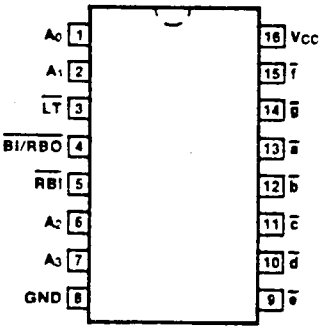
ثالثاً : الدائرة المتكاملة لمشغل وحدة العرض الرقمية طراز 7447 :

الشكل (١ – ٦١) المسقط الأفقى (أ) والرمز المنطقى (ب) وجدول الحقيقة (جـ) للدائرة المتكاملة 7447 .

obeikandl.com



ب



أ

TRUTH TABLE

DECIMAL OR FUNCTION	INPUTS							OUTPUTS							NOTE
	$\overline{LT}$	$\overline{RBI}$	A_3	A_2	A_1	A_0	$\overline{BI/RBO}$	$\overline{a}$	$\overline{b}$	$\overline{c}$	$\overline{d}$	$\overline{e}$	$\overline{f}$	$\overline{g}$	
0	H	H	L	L	L	L	H	L	L	L	L	L	L	H	1
1	H	X	L	L	L	H	H	H	L	L	H	H	H	H	1
2	H	X	L	L	H	L	H	L	L	H	L	L	H	L	
3	H	X	L	L	H	H	H	L	L	L	L	H	H	L	
4	H	X	L	H	L	L	H	H	L	L	H	H	L	L	
5	H	X	L	H	L	H	H	L	H	L	L	H	L	L	
6	H	X	L	H	H	L	H	H	H	L	L	L	L	L	
7	H	X	L	H	H	H	H	L	L	L	H	H	H	H	
8	H	X	H	L	L	L	H	L	L	L	L	L	L	L	
9	H	X	H	L	L	H	H	L	L	L	H	H	L	L	
10	H	X	H	L	H	L	H	H	H	H	L	L	H	L	
11	H	X	H	L	H	H	H	H	H	L	L	H	H	L	
12	H	X	H	H	L	L	H	H	L	H	H	H	L	L	
13	H	X	H	H	L	H	H	L	H	H	L	H	L	L	
14	H	X	H	H	H	L	H	H	H	H	L	L	L	L	
15	H	X	H	H	H	H	H	H	H	H	H	H	H	H	
$\overline{BI}$	X	X	X	X	X	X	L	H	H	H	H	H	H	H	2
$\overline{RBI}$	H	L	L	L	L	L	L	H	H	H	H	H	H	H	3
$\overline{LT}$	L	X	X	X	X	X	H	L	L	L	L	L	L	L	4

NOTES

(1) $\overline{BI/RBO}$ is wire-AND logic serving as blanking input ($\overline{BI}$) and/or ripple-blanking output ($\overline{RBO}$). The blanking out ($\overline{BI}$) must be open or held at a HIGH level when output functions 0 through 15 are desired, and ripple-blanking input ($\overline{RBI}$) must be open or at a HIGH level if blanking of a decimal 0 is not desired. X = input may be HIGH or LOW.

(2) When a LOW level is applied to the blanking input (forced condition) all segment outputs go to a HIGH level regardless of the state of any other input condition.

(3) When ripple-blanking input ($\overline{RBI}$) and inputs A_0, A_1, A_2 and A_3 are LOW level, with the lamp test input at HIGH level, all segment outputs go to a HIGH level and the ripple-blanking output ($\overline{RBO}$) goes to a LOW level (response condition).

(4) When the blanking input/ripple-blanking output ($\overline{BI/RBO}$) is open or held at a HIGH level, and a LOW level is applied to lamp test input, all segment outputs go to a LOW level.

جـ

الشكل (١ – ٦١)

التعريف بأرجل الدائرة المتكاملة 7447 :

$A_0 - A_3$ مداخل BCD

$\overline{RBI}$ مدخل الإطفاء المتموج

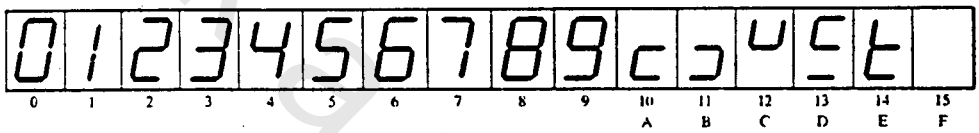
$\overline{LT}$ مدخل اختبار اللمبات (فعال عندما يكون منخفضاً)

$\overline{BI}$ / $\overline{RBO}$ مدخل الإطفاء / مخرج الإطفاء المتموج (فعال عندما يكون منخفضاً)

$\overline{a}$ - $\overline{g}$ المخارج التى توصل بوحدة العرض الرقمية (منخفضة عندما تكون فعالة)

نظرية عمل الدائرة المتكاملة 7447 :

١ – عندما تكون حالة $\overline{LT}$, $\overline{RBI}$, $\overline{BI}$ عالية فإن الدائرة المتكاملة ستقوم بتحويل أى عدد عشرى مكود ثنائيا BCD يدخل على المداخل A_0 - A_3 إلى ما يؤدى إلى ظهور العدد العشرى المكافىء على وحدة العرض السباعية Seven segment display عدا أنه إذا زاد العدد العشرى المكود ثنائياً عن 9 فإنه يظهر رمز معين مع كل رقم ، والشكل (١ – ٦٢) يوضح ذلك .



الشكل (١ – ٦٢)

٢ – يمكن إطفاء وحدة العرض الرقمية وذلك بالمحافظة على حالة $\overline{RBI}$ منخفضة وحالة $\overline{LT}$ عالية .

٣ – يمكن إضاءة جميع الشرائح السبعة لوحدة العرض الرقمية للاختبار ، وذلك بالمحافظة على حالة $\overline{LT}$ منخفضة .

٤ – يمكن التحكم فى شدة إضاءة وحدة العرض الرقمية بتغيير حالة المدخل $\overline{BI}$ بين منخفض وعالٍ بسرعة ، ومع تغير النسبة بين زمن بقاء الموجة المربعة عالياً إلى زمن بقاء الموجه المربعة منخفضاً تتغير شدة الإضاءة .

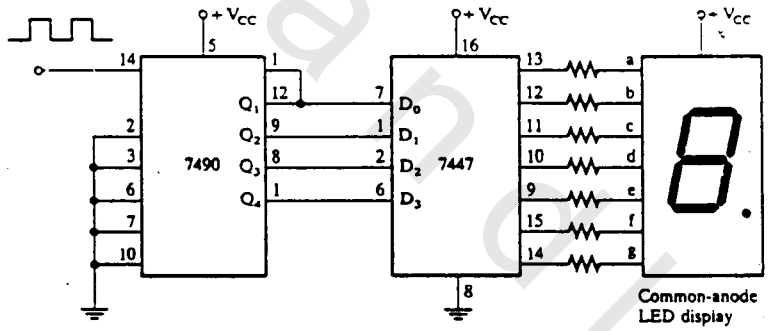
٥ – عندما تكون حالة جميع المداخل A_0 - A_3 منخفضة وحالة $\overline{LT}$ عالية وحالة $\overline{RBI}$ منخفضة يصبح حالة $\overline{a}$ - $\overline{g}$ عالية، وتستخدم هذه الخاصية عند استخدام أكثر من

مشغل وحدة عرض لعرض عدد يتكون من أكثر من خانة مثل خانة للآحاد وأخرى للعشرات ، وأخرى للمئات، فعندما يكون العدد الخارج لوحدات العرض 012 مثلاً، فبهذه الخاصية يمكن منع ظهور الصفر الأيسر ويصبح العدد الظاهر هو 12.

٢ /١٠/١ – تطبيق عملى (عداد النبضات اللا مستقر من (9 - 0) :

الشكل (١ – ٦٣) يعرض دائرة بسيطة لعداد نبضات لا مستقر ، حيث يستخدم فيها عداد عشرى طراز 7490 والذى يتكون من عدادين أحدهما بمخرج واحد Q_1 والآخر بثلاثة مخارج Q_4 , Q_3 , Q_2 ، وحتى يعمل العداد كعداد رباعى (بأربعة مخارج) يتم إدخال النبضات على مدخل نبضات العداد الأول (الرجل 14) ، ويتم توصيل المخرج Q_1 (الرجل 12) بمدخل نبضات العداد الثانى (الرجل 1) .

ويتم توصيل الأرجل 1, 2, 6, 7, 10 بالأرضى وتوصيل الرجل 5 بالجهد Vcc وذلك لتهيئة العداد لعد النبضات الداخلة على مدخل نبضات العداد الأول (الرجل 14) .



الشكل (١ – ٦٣)

وعند وصول نبضات للمدخل 14 للعداد 7490 يقوم العداد بعد هذه النبضات ليخرج عدد هذه النبضات فى صورة ثنائية على مخارج العداد Q_1 - Q_4، ويقوم مشغل وحدة العرض الرقمية ذات المصعد المشترك (الدائرة المتكاملة 7447) بتحويل الشفرة الثنائية إلى شفرة وحدة العرض الرقمية ، والجدير بالذكر أن المخارج السبعة a - g لمشغل وحدة العرض الرقمية توصل بالمداخل السبعة a - g لوحدة العرض الرقمية من خلال مقاومة لتحديد التيار وعادة قيمة هذه المقاومة تساوى : 330Ω

obeikandi.com

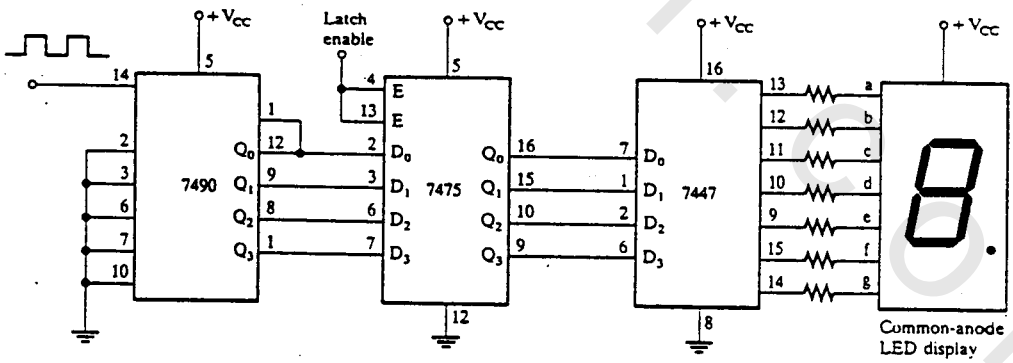
ويظهر فى وحدة العرض الرقمية الأرقام من 9 - 0 ، ولقد سمى هذا العداد بعداد نبضات لا مستقر ، لأن الرقم المعروض على وحدة العرض الرقمية يتغير كلما وصلت نبضة لمدخل العداد، فإذا وصلت نبضات متلاحقة للعداد فإن هذا الرقم سيتغير بسرعة وهذا يسبب مضايقة المشاهد .

١/١٠/ ٣ – تطبيق عملى (عداد النبضات المستقر من (9 - 0) :

الشكل (١ – ٦٤) يعرض دائرة بسيطة لعداد نبضات مستقر ، وهذه الدائرة لا تختلف عن دائرة عداد النبضات اللا مستقر إلا فى إضافة دائرة الإمساك 7475، والتى توضع بين الدائرة المتكاملة للعداد العشرى 7490، ودائرة مشغل وحدة الرقمية ذات المصعد المشترك 7447 .

والغرض من دائرة الإمساك هو منع حدوث تغير سريع فى الرقم المعروض على وحدة العرض الرقمية لمنع مضايقة المشاهد ، حيث تقوم دائرة الإمساك بتثبيت حالة مخارج إلى أن تصل نبضة عالية لمداخل التمكين Latch enable (الأرجل 4,13) فتنتقل الحالة اللحظية للمداخل D_0 - D_3 للمخارج Q_0 - Q_3 ويمكن استخدام دائرة مذبذب بطىء جداً للحصول على نبضات مداخل التمكين لدائرة الإمساك .

وبذلك فإن العدد المعروض على وحدة العرض الرقمية لن يتغير لحين وصول نبضة عالية من مذبذب التمكين إلى مداخل التمكين .



الشكل (١ – ٦٤)

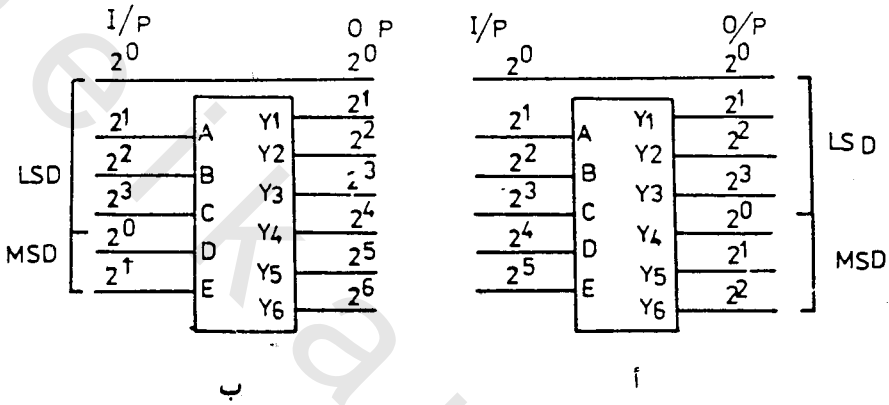
١١/١ – مغيرات الشفرة Code converters :

تنقسم مغيرات الشفرة إلى نوعين :

١ – مغيرات شفرة ثنائية إلى ثنائية مكودة عشرياً BCD .

٢ – مغيرات شفرة ثنائية مكودة عشرياً إلى ثنائية .

والشكل (١ – ٦٥) يعرض هذين النوعين .



الشكل (١ – ٦٥)

ففى الشكل (أ) مغير شفرة من ثنائى إلى BCD ، ويلاحظ أنه يضاف خط خارجى يمثل مدخلاً ومخرجاً فى آن واحد وفى الشكل (ب) مغير شفرة من BCD لثنائى ، ويلاحظ أنه يضاف خط خارجى يمثل مدخلاً ومخرجاً إضافياً لمغير الشفرة ، والجدير بالذكر أن LSD تعنى الخانة الأقل رتبة (الآحاد) أما MSD تعنى الخانة الأعلى رتبة (العشرات) .

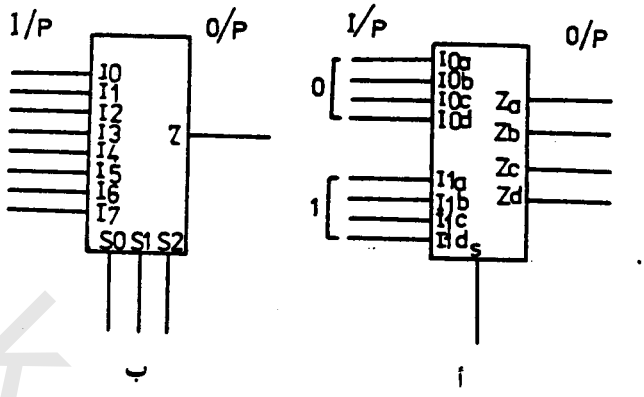
ويوجد دائرتان متكاملتان تحت عائلة TTL سلسلة ....74 الأولى طراز 74185 وتقوم بتغيير الشفرة الثنائية إلى BCD، والثانية طراز 74184 وتقوم بتغيير الشفرة BCD إلى ثنائية .

١٢/١ – المجمعات Multiplexer (MUX) :

تحتوى MUX على مجموعة من قنوات الدخل ، وقناة واحدة للخرج ، ومداخل للعنوان، وتحتوى كل قناة على خط واحد أو مجموعة من الخطوط ، ولكل قناة دخل عنوان محدد

بحيث تقوم MUX بنقل بيانات قناة الدخل التى عنوانها يطابق العنوان الداخل من مداخل العنوان إلى قناة الخرج .

والشكل (١ – ٦٦) يعرض نوعين مختلفين من MUX .



الشكل (١ – ٦٦)

فالشكل (أ) يعرض MUX بقناتى دخل القناة الأولى (Ioa - Iod) والقناة الثانية (I1a - I1d) وقناة خرج (Za - Zd) ومدخل عنوان S، فعندما تكون حالة مدخل العنوان 0 تنتقل حالة قناة الدخل (Ioa - Iod) إلى قناة المخارج . وعندما تكون حالة مدخل العنوان 1 تنتقل حالة قناة الدخل (I1a -I1d) إلى قناة المخارج . والشكل (ب) يعرض MUX بثمانية خطوط دخل (I_0 - I_7) ، وخط خرج واحد Z وله ثلاثة مداخل عنوان (S_0 - S_2) حيث تنتقل حالة المدخل الذى رقمه يكافىء المكافىء العشرى للعنوان المدخل من مداخل العنوان (S_0 - S_2) إلى الخرج. فمثلاً إذا كان :

$$S_0 = L , S_1 = H , S_2 = H$$

فإن المكافىء العشرى لهذا العنوان هو $Z = 0 \times 2^0 + 1 \times 2^1 + 2 \times 2^2 = 6$

وبالتالى ينتقل حالة المدخل I_5 إلى المخرج Z وهكذا.

ويمكن تقسيم الدوائر المتكاملة للمجمعات إلى :

١ – دوائر متكاملة TTL سلسلة .....74 لمجمعات من 8 خطوط لخط واحد مثل :

7435 , 74355 , 74356 , 74357 , 74151 , 74152 , 74251

٢ – دوائر متكاملة عائلة TTL سلسلة ....74 لمجمعات من 16 خطاً لخط واحد مثل :

74250, 74150, 74850, 74851

٣– دوائر متكاملة عائلة TTL سلسلة ... 74 لمجمعات من 2 قناة لقناة واحدة مثل :

74257, 74258, 74158, 74157, 74298

٤– دوائر متكاملة عائلة TTL سلسلة ....74 لمجمعات من 4 قناة لقناة واحدة مثل :

74153, 74352, 74353

١/ ١٣ – الذاكرات Memories :

وهى أداة تقوم بتخزين المعطيات أو المعلومات والتعليمات التى يتطلبها جهاز الكترونى كالحاسب أو الميكروبرسيسور ، بشفرة ثنائية .

وهناك نوعان من الذاكرات وهما :

١ – الذاكرات الابتدائية Primary Memories وتصنع من أشباه الموصلات وتنقسم بدورها إلى :

أ – ذاكرات قراءة وكتابة Read/write ، وهذه الذاكرات تفقد محتوياتها مثل RAM .

ب – ذاكرات القراءة فقط Read / only ، وهذه الذاكرات تتميز بأنها لا يمكن أن تفقد محتوياتها مثل : ROM, EEPROM, PROM, EPROM

٢ – الذاكرات الثانوية Secondary Memories مثل الذاكرات المغناطيسية Magnetic المستخدمة مع أجهزة الكومبيوتر كالأقراص المرنة والقرص الصلب وشرائط التسجيل.. إلخ .

وسنكتفى فى هذا الكتاب بإلقاء الضوء على الذاكرات الابتدائية ، حيث تخزن البيانات فى الذاكرات المصنوعة من أشباه الموصلات فى صفوف كلٍ منها يتألف من خلية واحدة ، أو أربع أو 16 خلية ، ويخصص لكل صف عنوان .

obeikandi.com

والشكل (١ – ٦٧) يبين عدة تنظيمات لتخزين البيانات .

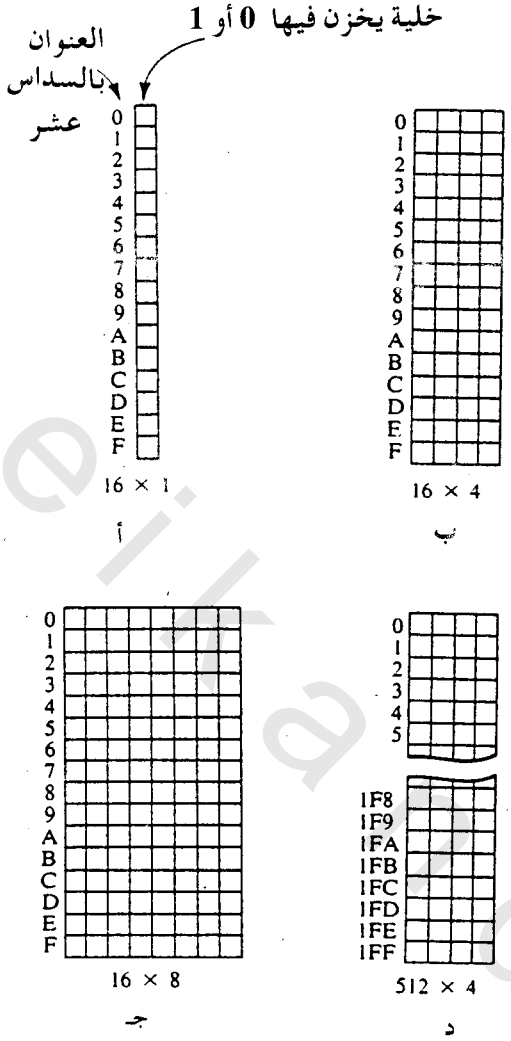
فالشكل (أ) به منظومة تخزين بيانات 1 x 16 أى 16 صفاً ، كل يحتوى على خلية تخزين واحدة .

والشكل (ب) به منظومة تخزين بيانات 4 x 16 .

والشكل (جـ) به منظومة تخزين بيانات 8 x 16 .

والشكل (د) به منظومة تخزين بيانات 4 x 512 .

ويخزن فى كل خلية خانة Bit (1 أو 0) ويخزن فى كل صف كلمة تتكون من مجموعة خانات بحيث يمكن الوصول إلى أى كلمة بعنوان موقعها .

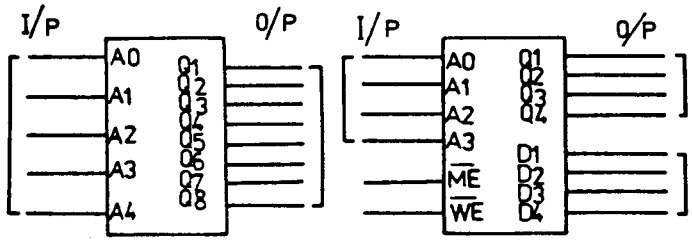


الشكل (١ – ٦٧)

فـفى ذاكـرات RAM يـمكـن الوصول إلى أى موقع بطريقة عشوائية ، وبالتالى يمكن قراءة محتويات RAM بدون ترتيب ، فليس من الضرورى البدء بقراءة الكلمة الأولى وصولا للكلمة المطلوب قراءتها . وقراءة كلمة لا تمحوها من الذاكرة ،كما أنه يمكن كتابة كلمة جديدة فى أى عنوان بطريقة عشوائية (بدون ترتيب) ، ويقال عن الذاكرة RAM أيضا طيارة Volaitle لأنها تفقد محتوياتها بمجرد انقطاع المصدر الكهربى عنها .

والشكل (١ – ٦٨) يبين نموذجاً لذاكرة تخزين RAM, EPROM, EEPROM

(الشكل أ) وذاكرة تخزين PROM (الشكل ب).



ب أ

الشكل (١ – ٦٨)

تعريف بأطراف الذاكرة RAM, EPROM, EEPROM :

مـــداخل العنوان $A_0 - A_3$.

مـخـارج الذاكـرة $Q_1 - Q_4$.

مـداخل البـيـانات $D_1 - D_4$.

مدخل التمكين (اختيار الوظيفة) $\overline{ME}$.

مـدخل القـراءة والكتـابة $\overline{WE}$.

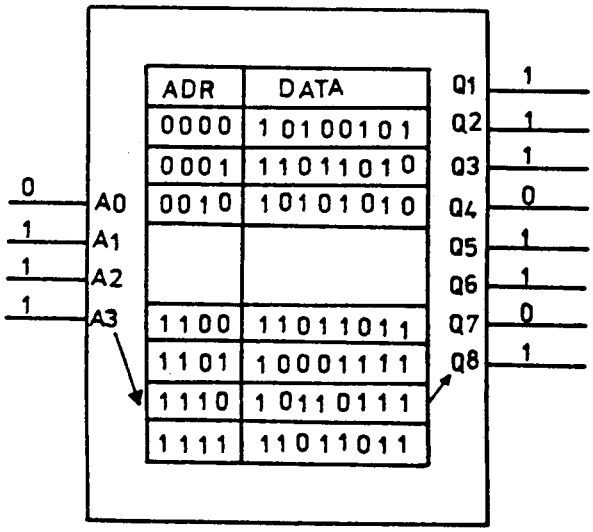
فيمكن كتابة أى بيانات مدخلة من المداخل $D_1 - D_4$ فى الذاكرة عندما تكون حالة $\overline{ME}, \overline{WE}$ منخفضة ، ويمكن قراءة أى بيانات مخزنة فى الذاكرة من المخارج $Q_1 - Q_4$ عندما تكون حالة $\overline{ME}$ منخفضة وحالة $\overline{WE}$ عالية .

التعريف بأطراف الذاكرة PROM :

مـــداخل العنوان $A_0 - A_4$.

مـخـارج الذاكـرة $Q_1 - Q_8$.

والشكل (١ – ٦٩) يوضح كيفية قراءة كلمة مخزنة فى الذاكرة PROM (أى نقل محتوياتها للخارج) ، وذلك بتحديد عنوانها من مداخل العنوان .



الشكل (١ – ٦٩)

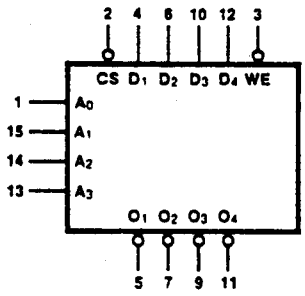
١/١٣/١ – الدوائر المتكاملة للذاكرات :

أولاً : الدوائر المتكاملة لذاكرات RAM :

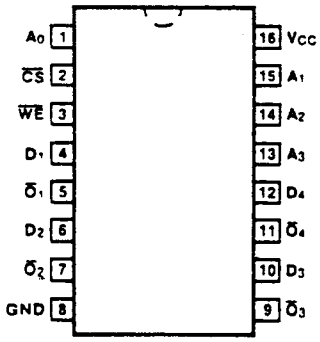
سنستعرض الدائرة المتكاملة 7489 والتى تصل سعتها إلى (64 bit) منظمة على النحو التالى : 4 x 16 أى 16 صفاً وأربعة أعمدة .

والشكل (١ – ٧٠) يعرض المسقط الأفقى للدائرة المتكاملة RAM طراز 7489 ، وكذلك الرمز المنطقى وجدول الوظيفة .

obeikandl.com



ب



أ

INPUTS		OPERATION	CONDITION OF OUTPUTS
$\overline{CS}$	$\overline{WE}$		
L	L	Write	Complement of Data Inputs
L	H	Read	Complement of Selected Word
H	L	Inhibit Entry	Undetermined
H	H	Hold	(Off) HIGH

H = HIGH Voltage Level
L = LOW Voltage Level

جـ

الشكل (١ – ٧٠)

التعريف بأرجل الدائرة المتكاملة 7489 :

مداخل العنوان $A_0 - A_3$.

مدخل تمكين القراءة ، ويكون فعالاً عندما تكون حالته منخفضة $\overline{CS}$.

مدخل تمكين القراءة ، ويكون فعالاً عندما تكون حالته منخفضة $\overline{WE}$.

مداخل البيانات $D_1 - D_4$.

مخارج البيانات المعكوسة $\overline{O}_1 - \overline{O}_4$.

نظرية عمل الدائرة المتكاملة 7489 :

١ – يمكن كتابة أى بيانات مدخلة من المداخل $D_1 - D_4$ ، وذلك عندما تكون حالة $\overline{CS}$, $\overline{WE}$ منخفضة وستكون حالة المخارج $\overline{O}_1 - \overline{O}_4$ هى معكوس حالة المداخل المقابلة .

٢ – يمكن قراءة أى بيانات مخزنة فى RAM ، وذلك بالمحافظة على حالة $\overline{CS}$, $\overline{WE}$

منخفضة ، وتكون حالة مخارج الدائرة المتكاملة $\overline{O}_1$ - $\overline{O}_4$ هى معكوس حالة الكلمة المخزنة داخل RAM .

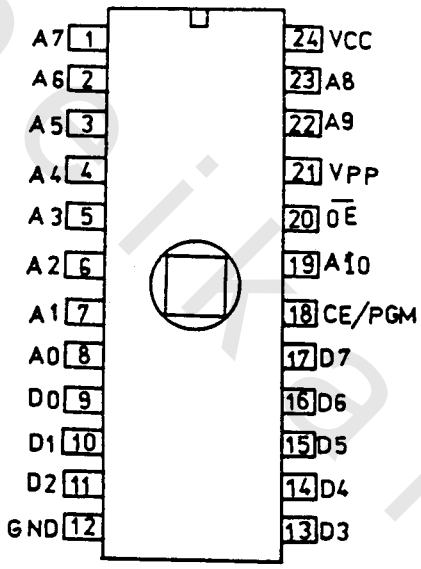
٣ – يمكن المحافظة على حالة الكلمات المخزنة داخل RAM ، وذلك بجعل حالة $\overline{CS}$, $\overline{WE}$ عالية .

٤ – عندما تكون حالة $\overline{CS}$ عالية وحالة $\overline{WE}$ منخفضة ، فإن حالة المخارج $\overline{O}_1$ - $\overline{O}_4$ تكون غير محددة .

ثانياً: الدوائر المتكاملة لذاكرات EPROM :

سنستعرض الدائرة المتكاملة 2716 وهى ذاكرة EPROM تبلغ سعتها 2KB منظمة على النحو التالى : (256 X 8) أى : 256 صفاً وثمانية أعمدة . والشكل (١ – ٧١) يبين المسقط الأفقى لهذه الذاكرة .

والجدير بالذكر أنه يوجد شباك صغير من الزجاج فى منتصف الدائرة المتكاملة ، ويستخدم هذا الشباك فى مسح هذه الذاكرات ، وذلك بتعريضه لأشعة فوق بنفسجية تصدر من لمبة أشعة فوق بنفسجية على مسافة Cm لفترة زمنية تتراوح ما بين (10- 40 min) ، وهذه الفترة تعتمد على مواصفات المصنعين .



الشكل (١ – ٧١)

التعريف بأرجل الدائرة المتكاملة 2716 :

مخارج الذاكرة	D_0 - D_7 .
مداخل العنوان	A_0 - A_{10} .
مدخل تمكين الدائرة المتكاملة	$\overline{CE}$ / PGM .
مدخل تمكين المخارج	$\overline{OE}$.
مدخل جهد البرمجة	V_{PP} .
مدخل الجهد الموجب	V_{CC} .
مدخل الأرض	GND .

والجدول (١ – ٦) يبين الحالات المختلفة لتشغيل ذاكرة EPROM طراز 2716

حيث إن :

جهد دخل منخفض	V_{IL}.
جهد دخل مرتفع	V_{IH}.
جهد مرتفع أو منخفض	X.
خروج البيانات المخزنة على المخارج	Dout.
تخزين البيانات الداخلة	D_{IN}.

الجدول (١ – ٦)

الرجل / الحالة	$\overline{CE}$ / PGM	$\overline{OE}$	V_{PP}	Vcc	$Q_0 - Q_7$
قراءة	V_{IL}	V_{IL}	+ 5V	+ 5 V	Dout
برمجة	V_{IL} نبضة أو نبضة V_{IH}	V_{IH}	+ 25 V	+ 5 V	D_{IN}
فحص البرنامج	V_{IL}	V_{IL}	+ 25V	+ 5 V	Dout

الدوائر المتكاملة للذاكرات PROM :

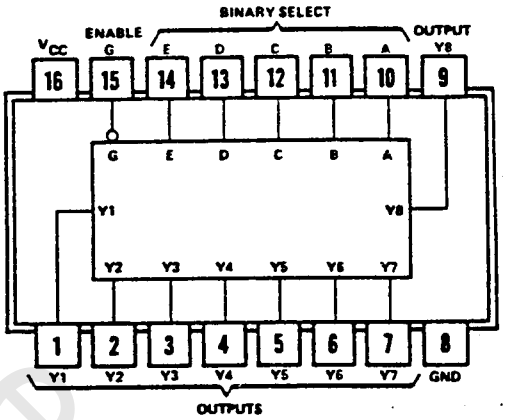
سنستعرض فى هذه الفقرة الدائرة المتكاملة 74188 وهى ذاكرة PROM تبلغ سعتها 256 bit منظمة على الشكل التالى : 8 x 32 .

والشكل (١ – ٧٢) يعرض المسقط الأفقى لهذه الدائرة المتكاملة .

التعريف بأرجل الدائرة المتكاملة:

مخارج الذاكرة	$Y_1 - Y_8$
مداخل العنوان	A - E
مدخل التمكين (فعال عند الحالة المنخفضة)	G
مدخل الجهد الموجب	V_{CC}

مدخل الأرضى GND



الشكل (١ – ٧٢)

وقبل برمجة الذاكرة PROM طراز 74188 تكون حالة جميع خلايا الذاكرة منخفضة ، وهناك عدة خطوات متبعة لبرمجة ذاكرة PROM وهى كالآتى :

١ – وصل جهد 5v + للرجل Vcc وادخل عنوان الكلمة المطلوب إدخالها على مداخل العنوان A - E.

٢ – وصل جهد منطقى عال لمدخل التمكين G أى 5v + .

٣ – افصل جميع المخارج عدا المخرج المطلوب جعل حالته عالية .

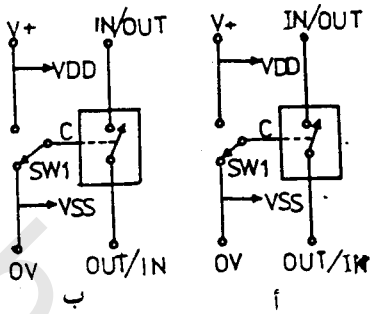
٤ – ارفع جهد الرجل vcc إلى 10v + ، وفى نفس الوقت اجعل جهد مدخل التمكين G منخفضاً علماً بأن مصدر القدرة يجب أن يكون قادراً على إمداد تيار مقداره 100mA ، عند جهد 10V ، وبعد مرور 1S تقريباً اعد جهد مدخل التمكين للحالة المنطقية العالية ، وكذلك جهد الرجل V_{cc} إلى 5V + .

٥ – كرر الخطوة 2, 3, 4 لكل المخارج المطلوب جعل حالتها عالية لكل عنوان ، فمثلا : إذا كانت الكلمة المطلوب إدخالها على العنوان المختار هى : 11010010 فيجب أن تكرر الخطوات 2, 3, 4 للمخرج Y_2, Y_5, Y_7, Y_8 لإدخال هذه الكلمة.

obeikandi.com

١/ ١٤ – المفتاح الثنائى الاتجاه CMOS :

يستخدم هذا المفتاح لتوصيل أو قطع الإشارات الرقمية أو الإشارات التناظرية ، ولهذا المفتاح طرفان كل طرف يمكن أن يكون مدخلاً أو مخرجاً للتيار ، لذلك سمى بمفتاح ثنائى الاتجاه CMOS Bilater-al switch . والشكل (١ – ٧٣) يبين طريقة استخدام المفتاح الثنائى الاتجاه CMOS .



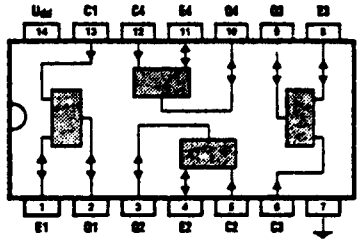
الشكل (١–٧٣)

فالشكل (أ) يبين طريقة تشغيل مفتاح CMOS ثنائى الاتجاه فى وصل وقطع الإشارات التناظرية ، فعند توصيل مدخل التحكم C للمفتاح بالجهد السالب – V الموصل بالجهد V_{SS} يتحول المفتاح لحالة القطع ، وعند توصيل مدخل التحكم C بالجهد الموجب +V الموصل بالجهد V_{DD} يتحول المفتاح لحالة الوصل ، ويجب ألا يتعدى التغير فى جهد الإشارة الرقمية أقصى قيمة موجبة V_{DD} وأقصى قيمة سالبة V_{SS} .

والشكل (ب) يبين طريقة تشغيل مفتاح CMOS ثنائى الاتجاه فى وصل وقطع الإشارات الرقمية ، فعند توصيل مدخل التحكم C للمفتاح بالأرضى 0V الموصل بالرجل V_{SS} يتحول المفتاح لحالة القطع، فى حين أنه عند توصيل مدخل التحكم C بالجهد الموجب +V الموصل بالجهد V_{SS} يتحول المفتاح لحالة الوصل ON ، وعادة فإن المفتاح CMOS ثنائى الاتجاه يسبب تشويهاً مقداره 0.5% عند استخدامه فى وصل وقطع الإشارات التناظرية .

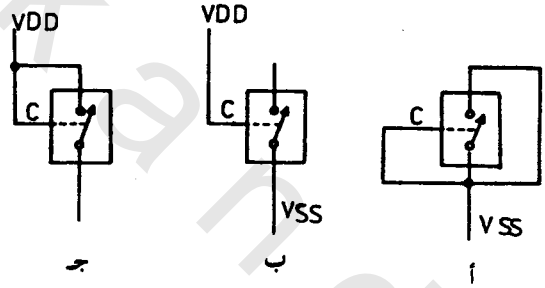
والجدير بالذكر أنه توجد بعض الدوائر المتكاملة للمفاتيح CMOS ثنائية الاتجاه مصممة للعمل على قطع ووصل الإشارات التناظرية باستخدام جهد تحكم أحادى القطبية $(+V_{DD}, 0V)$.

والشكل (١ – ٧٤) يعرض المسقط الأفقى للدائرة المتكاملة 4066 B والدائرة المتكاملة 4016B وكلاهما يحتوى على أربعة مفاتيح CMOS علماً بأن خطوط التحكم للأربعة مفاتيح CMOS هى C_1, C_2, C_3, C_4 .



الشكل (١-٧٤)

ويجب توصيل أى مفتاح لا يستخدم فى الدائرة المتكاملة بأحد الطرق الموضحة بالشكل (١ – ٧٥) .



الشكل (١-٧٥)

١/ ١٥ – الشروط الواجب تحقيقها عند استخدام الدوائر المتكاملة عائلة TTL :

١ – استخدام مصدر قدرة مستمر منتظم 5V + ، وذلك للحصول على جهد مستمر موجب يترواح ما بين 5.25V : 4.75 ، وذلك عند استخدام دوائر TTL التجارية .

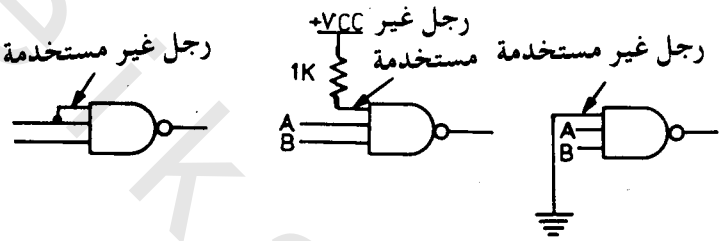
٢ – استخدام أسلاك سميكة ، أو خطوط سميكة فى الدوائر المطبوعة لوصلات القدرة ، فيجب ألا يقل سمك خطوط القدرة فى الدوائر المطبوعة عن 0.08 بوصة أى : 2 مليميتر .

٣ – توصيل مكثف 100 µF مع جهد V_{CC} وأرضى المصدر عند مدخل القدرة للوحة

obeikandl.com

المطبوعة ، ويوصل مكثف سعته (0.01 - 0.1 µF) مع خط V_{CC} والأرضى لكل دائرة متكاملة لها خرج ذات القطب الرمزى Totem .

٤ – لا تترك مداخل البوابات غير المستخدمة عائمة Floating ، أى بدون توصيل حيث إن أى مدخل عائم تكون حالته عالية ، ولكن يتم توصيل المداخل غير المستخدمة بإحدى الطرق المبينة بالشكل (١ – ٧٦) حيث توصل المداخل غير المستخدمة إما بالأرضى أو بالجهد V_{CC} . أو بأحد المداخل الأخرى .



الشكل (١-٧٦)

٥ – لا تنزع أى دائرة متكاملة IC نوع TTL أثناء وصول التيار الكهربى لها .

٦ – يجب ترك خطوط الخرج غير المستخدمة مفتوحة .

٧ – ينصح باستخدام كاوية لحام قدرتها 15W عند لحام هذه العناصر ، وينبغى أن يكون طرف الكاوية رفيعاً وأن يتم اللحام بسرعة حتى لا تسبب الحرارة العالية تلف الدائرة المتكاملة ، ومن الأفضل استخدام قاعدة تثبيت للدائرة المتكاملة حيث يتم لحامها مع اللوحة المطبوعة ثم تركب عليها الدائرة المتكاملة فيما بعد ، وبالتالى لا تتعرض الدائرة المتكاملة لأى حرارة ، كما أن هذا يسهل عملية تغيير الدائرة المتكاملة عند تلفها .

٨ – استخدام موصلات Coaxial لمخارج الدوائر المتكاملة TTL التى تحمل نفس الجهود

ويزيد طولها عن 25 سنتيمتراً .

١/ ١٦ – الشروط الواجب تحقيقها عند استخدام دوائر متكاملة عائلة CMOS :

١ – استخدام مصدر قدرة مستمر ومنتظم ، يتراوح جهده ما بين 18+ VDC : 3+.

٢ – لا تنزع الدائرة المتكاملة من وعائها الذى تباع به إلا بعد الانتهاء من تثبيتها .

٣ – لا تترك مداخل البوابات غير المستخدمة عائمة ، ولكن توصل مع جهد المصدر الموجب V_{DD} ، أو مع أرضى المصدر ، أو مع أحد المداخل الأخرى ؛ لأنه إذا تركت أحد المداخل غير مستخدمة فإن الشحنات الإستاتيكية سوف تتجمع عندها فيختل عمل الدائرة المتكاملة .

٤ – لا تنزع أى دائرة متكاملة CMOS أثناء وصول التيار الكهربى .

٥ – يجب منع وصول إشارة لأحد مداخل الدائرة المتكاملة CMOS أثناء انقطاع مصدر القدرة .

٦ – ينصح باستخدام كاوية لحام منخفضة القدرة 15 W مثلاً ، ولها سن رفيع، وتفضل أن تكون من النوع الذى يعمل بالتيار المستمر فإن لم يتوفر هذا النوع يمكن توصيل كاوية اللحام التى تعمل بالتيار المتردد ، حتى تسخن عند درجة حرارة معينة ثم تفصل، وتبدأ اللحام ، وينصح بتأريض كاوية اللحام وأجهزة القياس وطاولة العمل للمحافظة على أن يكون جهدهم جميعاً واحداً كما يجب توصيل معصم القائم على عملية اللحام بالأرضى من خلال مقاومة 1MΩ .

٧ – بعد الانتهاء من تركيب الدائرة المتكاملة تأكد من وضعها على قاعدة تثبيتها بشكل صحيح ، وتأكد من توصيل جهد التغذية الكهربية لهذه الدائرة بشكل صحيح .

obeikandl.com